

MG

«T»	BSC Villamosmérnöki Szak II. évf. Informatika I. zárthelyi	2007. 11. 23.	«S»
A	Név «N»	Aláírás:	
	Neptun kód: «K»	Pontszám:	

Az 1,2,3,4,5 feladatot a feladatlapon oldja meg!
(Pontozásnál minden jó jelölés +0,5 pont, minden hibás jelölés -0,5 pont, eredő >=0)

1. Neumann-alapelvnek megfelelő számítógépekre vonatkozó alábbi kijelentések közül jelölje x-szel az igaz állítás(oka)t és - jellel a hamis(ak)at! (3 pont)

Az eredeti Neumann modellnél a kombinált BE/KI meneti egység az ALU-val nem, csak a memóriával tudott közvetlenül információt cserélni.	
Az utasításokat és az adatokat az operatív memóriában azonos formában tárolja, így azokat csak a program algoritmusában különbözteti meg.	
A RISC elvű processzoroknál a gyorsabb működés elérésére mindig mikroprogramozott vezérlő egységet alkalmaznak.	
A RISC elvű processzoroknál egyetlen ciklus alatt végrehajtható, egyforma hosszúságú utasítások kialakításával előnyösen alkalmazható a gyorsításra a PIPE-LINE elv.	
Egycímes utasításkészletnél a cím a következő utasítás helyét adja meg.	
A többkomponensű címzési módok előnyösen alkalmazhatók összetett adatszerkezetek kezelésére.	

2. Multitask-os rendszernél az alábbi kijelentések közül jelölje x-szel az igaz(ak)at és - jellel a hamis(ak)at! (3 pont)

Minden task-hoz egy külön fizikai processzor tartozik.	
A processzor task-váltáskor részben hardveresen, részben szoftveresen menti a task teljes állapotát leíró információt.	
A task-váltást az op rendszer (pl.:időosztásos elven működő) ütemezője is kezdeményezheti.	
A i386/486 processzornál minden task csak a Globális szegmensleíró táblát (GT) használhatja, ezért task-váltáskor azt is cserélni kell.	
A i386/486 processzornál minden task-nak saját lap könyvtár (page directory) táblája lehet, ezért task-váltáskor ezt is cserélni kell.	
Multiprocesszoros rendszereknél, statikus feladat hozzárendelés esetén, egy adott feladatot (az ezt megoldó task-ot) mindig ugyanaz a fizikai processzor végzi el.	

3. Egy két utas set asszociatív vezérlést alkalmazó gyorsító tár(cache) adatai a következők: a blokkméret 128 byte, a direkt leképzés 10 bites blokkcímet (CBA) használ. Az operatív memória címe 32 bites. (3 pont)

Hány bites az offset (eltolás)?

Hány blokkot tartalmaz a teljes gyorsító tár?

Hány db, hány bites TAG komparátort tartalmaz a cache?(dbxbitszám)

4. Multibus II rendszernél az D, E, F egység az alábbi arbitrációs azonosító kódot adja a buszra:

ARB5* ARB0*

D 1 0 1 0 0 0
E 1 0 0 0 1 1
F 1 0 0 0 1 0

a) Mutassa be, hogyan dől el, ki kapja meg elsőnek a buszvezérlési jogot!

b) Mi a teljes sorrend?

1: 2: 3:

c) Milyen buszmegszerzési stratégiát realizál a fenti megoldás?

..... (3 pont)

5. Jelölje I-vel az igaz állítás(oka)t és H-val a hamis(ak)at!

a./

Az operációs rendszer és a hardver csatlakozási felületét a programozási nyelvek általában elrejtik a programozók elől, könyvtári eljárásokba építik be.	
Az egyszerű monitorral elérhető CPU-kihasználtság jellegzetesen 80-90 % volt.	
A multiprogramozott rendszerekben egyszerre több folyamat (program) futhat, ezért meg kell oldani a processzorregiszterek gyorsító tárral (cache) történő elérését.	
A CPU-kihasználtság a processzor teljesítményével egyenes arányban nő.	

b./ Közös memória használatával együttműködő folyamatok esetén

a folyamatok memóriacímei egy közös tárra mutatnak, saját, lokális memóriájuk nincs	
a közös (globális) memóriának az egyidejű olvasások és íráskor is specifikált módon, mégpedig a PRAM (Pipelined RAM) modell szerint kell működnie	
az azonos memóriacímre vonatkozó írás és olvasás rendezési típusú szinkronizációt kényszerít ki az író és az olvasó folyamat között	
a kölcsönös kizárás hatékony megoldásához a read és write oszthatatlansága nem elegendő, további összetett oszthatatlan utasításra is szükség van (pl. TestAndSet)	

6. Mutassa be az alábbi szinkronizáció-típusok megvalósítását bináris szemaforral:

a./ sorrendiség (precedencia)

b./ kölcsönös kizárás

c./ egyidejűség (randevú) folytassa a hátoldalon

(4 pont)