



BUDAPESTI MŰSZAKI ÉS GAZDASÁGTUDOMÁNYI EGYETEM
VILLAMOSMÉRNÖKI ÉS INFORMATIKAI KAR
MÉRÉSTECHNIKA ÉS INFORMÁCIÓS RENDSZEREK TANSZÉK

Digitális technika

VIMIAA01

Fehér Béla
BME MIT

Eddig

- **Tetszőleges digitális rendszer:**
 - Általános rendszerterv: adatstruktúra + vezérlés
- **Processzoros rendszerek:**
 - Általános processzor adatstruktúra
+ ASM alapú egyszerűsített processzor vezérlőegység
 - **A vezérlési állapot indirekt megadása:**
 - PC (programmemória cím)
 - programtár olvasás (aktuális utasítás)
 - dekódolt vezérlő jelek származtatása és végrehajtás
 - Tovább lépés: $PC = PC + 1$ vagy esetleg (feltételes) ugrás
- **Egységesített adatméret és be-/kimeneti interfészek**
- **LOAD/STORE működés, külső vagy memória adatok regiszterbe töltődnek használat előtt**

MiniRISC processzor bevezetése

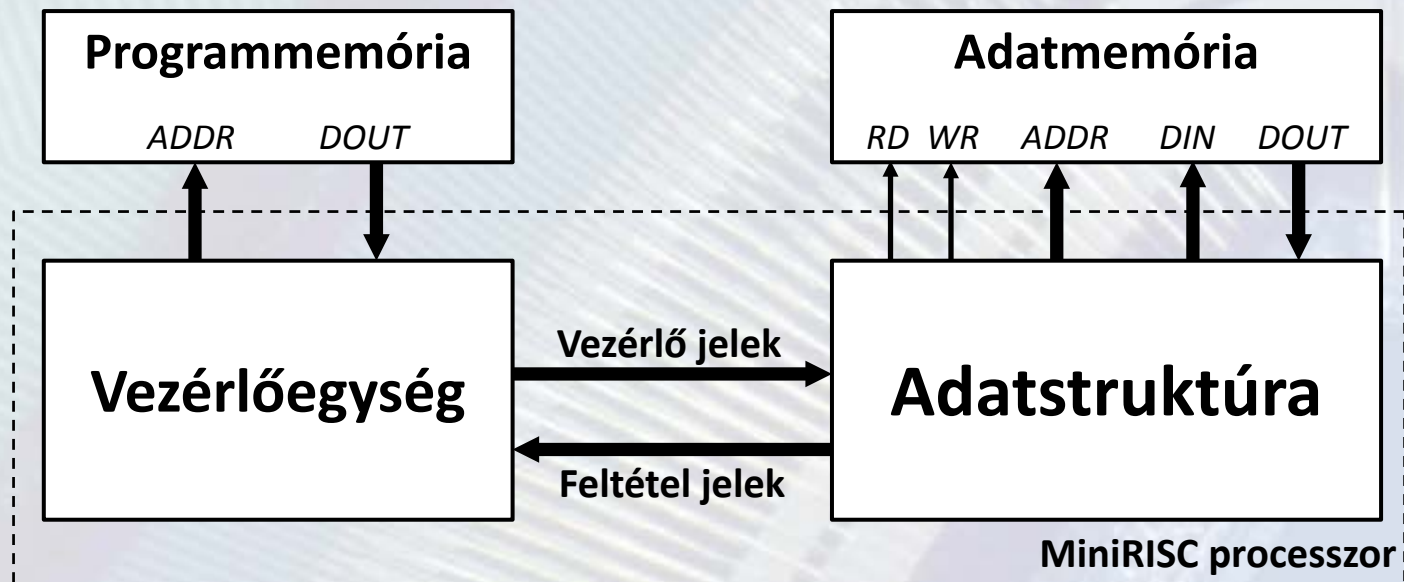
**A MiniRISC processzor
diasorozat 1 - 21 dia**

A processzor működés alapjai

MiniRISC processzor

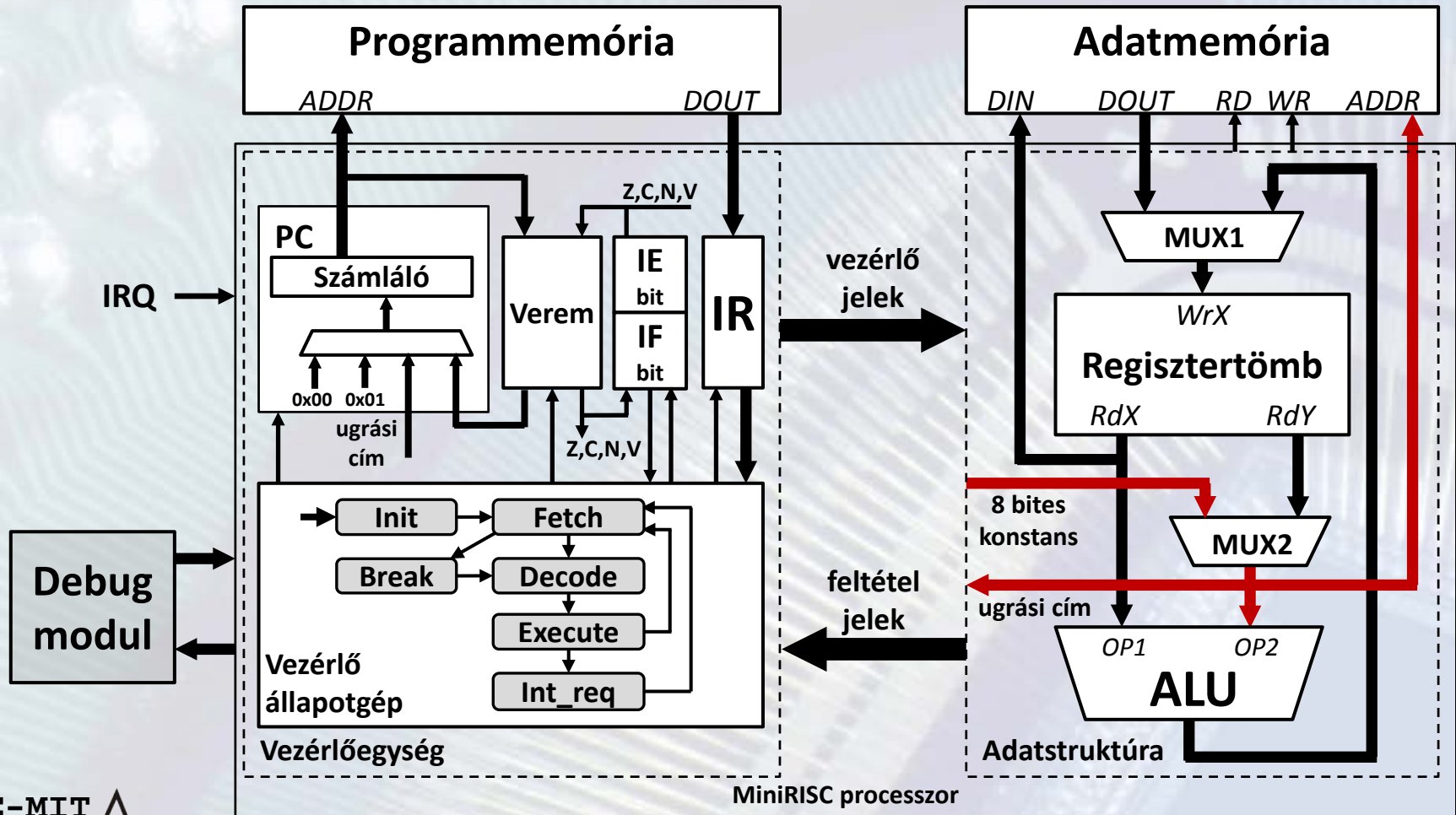
Felépítése követi az adatstruktúra-vezérlő szemléletet

- **Vezérlő:** az utasítások beolvasása, feldolgozása és ennek megfelelően az adatstruktúra vezérlése
- **Adatstruktúra:** műveletek végrehajtása az adatokon



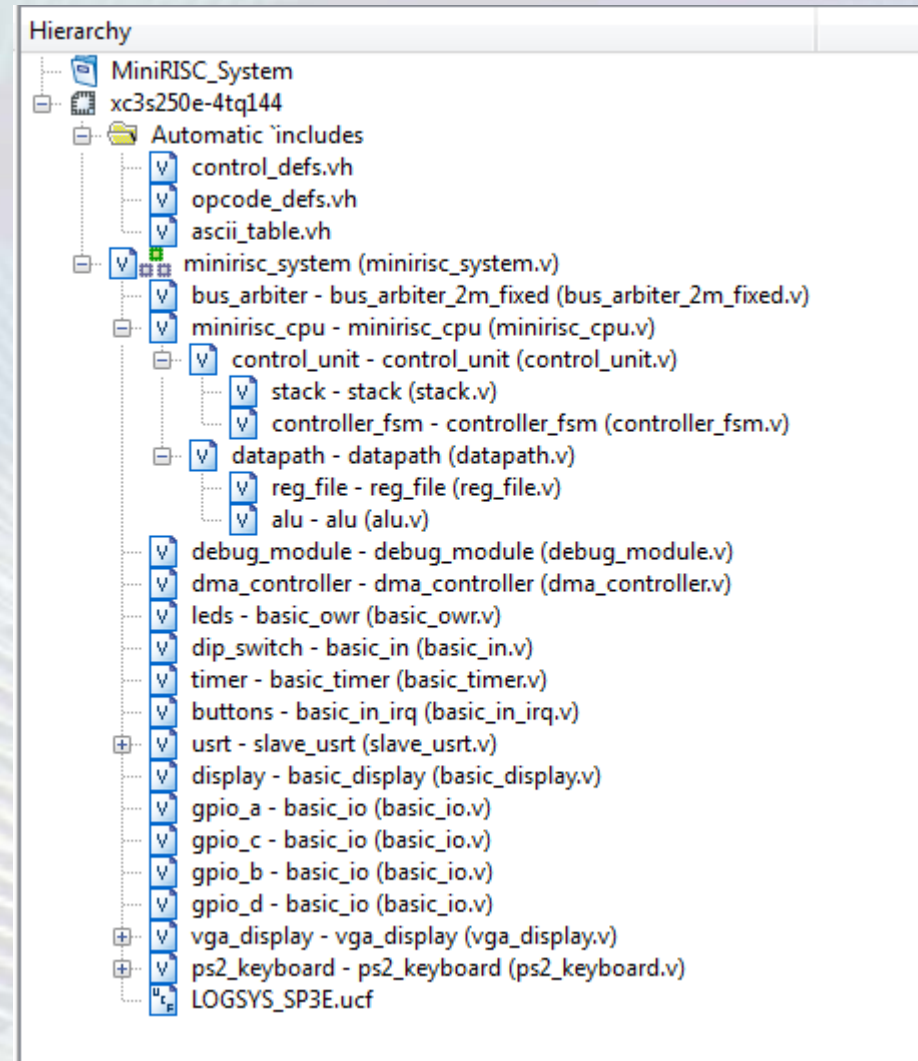
MiniRISC processzor blokkvázlata

A részletes felépítést lásd a Verilog forráskódban



MiniRISC processzor Verilog HDL

- A Verilog HDL projekt kicsit „összetettebb” az eddig megismerteknél, de egy teljes processzoros rendszer esetén ez természetes
- A fő komponensek:
MiniRISC CPU:
vezérlés + adatstruktúra
Perifériák:
Külső, belső egységek
- És ez még csak a HW...



MiniRISC processzor implementáció

- A szintézis szerint a MiniRISC processzor kb. az FPGA 50%-át foglalja el

Device Utilization Summary				
Logic Utilization	Used	Available	Utilization	Note(s)
Number of Slice Flip Flops	641	4,896	13%	
Number of 4 input LUTs	2,321	4,896	47%	
Number of occupied Slices	1,414	2,448	57%	
Number of Slices containing only related logic	1,414	1,414	100%	
Number of Slices containing unrelated logic	0	1,414	0%	
Total Number of 4 input LUTs	2,432	4,896	49%	
Number used as logic	1,624			
Number used as a route-thru	111			
Number used for Dual Port RAMs	604			
Number used for 32x1 RAMs	64			
Number used as Shift registers	29			
Number of bonded IOBs	68	108	62%	
Number of RAMB16s	10	12	83%	
Number of BUFMUXs	1	24	4%	
Number of BSCANs	1	1	100%	
Average Fanout of Non-Clock Nets	4.15			

- Az időzítési adatok alapján a szükséges 16MHz-es sebesség bőven teljesül

Timing Summary:

Speed Grade: -4

Minimum period: 14.545ns (Maximum Frequency: 68.752MHz)
Minimum input arrival time before clock: 8.353ns
Maximum output required time after clock: 7.094ns
Maximum combinational path delay: No path found

MiniRISC assembler

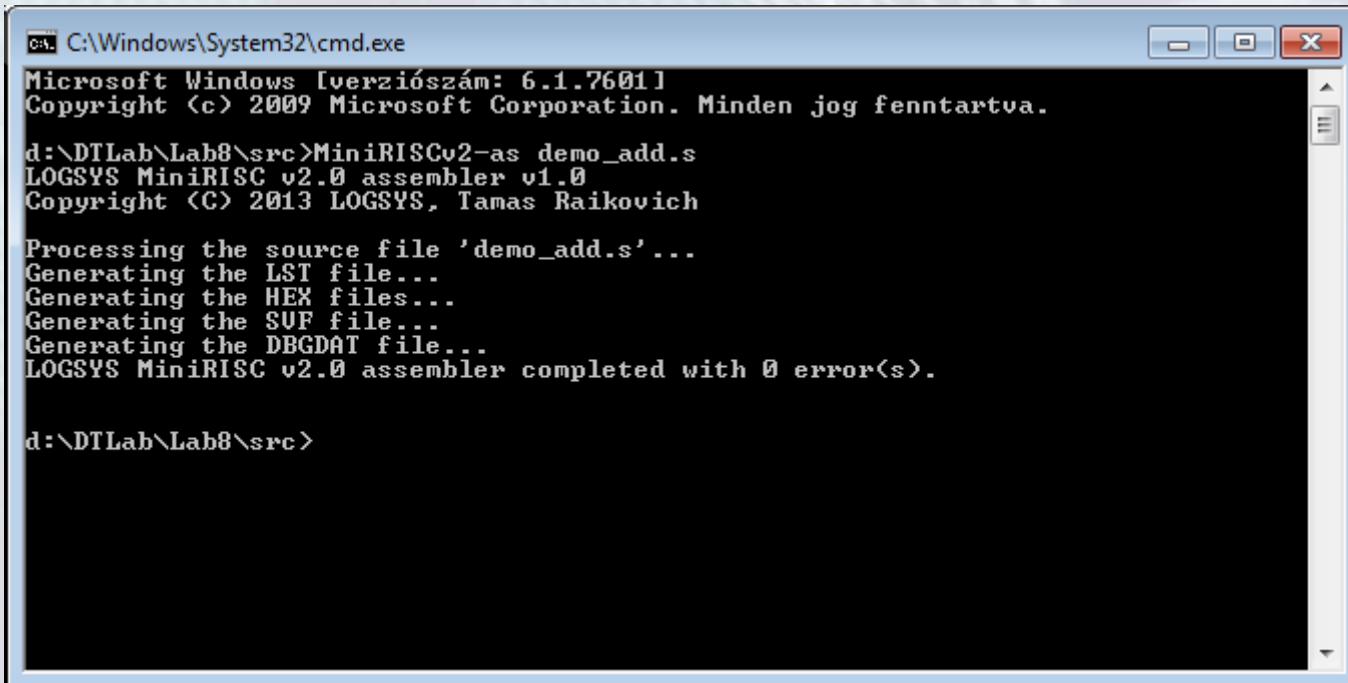
- A MiniRISC processzor felhasználói programjait alacsonyszintű (gépközeli) programnyelven készíthetjük el és fordíthatjuk futtatható bináris kódra.
- Az assembly nyelven megírt programok lefordítása a LOGSYS MiniRISCv2-as assemblerrel lehetséges
- Konkrét programfejlesztési részletek az előadás végén

MiniRISC kódgenerálás az assemblerrel

- Futtatása parancssorból: *MiniRISCv2-as filename.s*
 - A *filename.s* assembly forrásfájlt beolvassa és ha nincs benne hiba, lefordítja és generálja a következő fájlokat
 - *filename.lst* assembler listafájl címekkel, címkékkel, azonosítókkal, utasításkódokkal
 - *code.hex* szöveges fájl a Verilog kódból történő programmemória inicializáláshoz
 - *data.hex* szöveges fájl a Verilog kódból történő adatmemória inicializáláshoz
 - *filename.svf* a LOGSYS GUI-val letölthető, a program- és adatmemória tartalmát inicializáló SVF fájl
 - *filename.dbgdat* a debug információkat tartalmazó fájl
 - Az esetleges hibüzenetek a konzolon jelennek meg
- A MiniRISC assembler a MiniRISC IDE integrált részét képezi, a parancssorból való futtatása ezért nem gyakori, de egy példa kedvéért bemutatjuk.

MiniRISC kódgenerálás az assemblerrel

- Futtatása parancssorból:
MiniRISCV2-as filename.s
– *Forrásprogram: demo_add.s*



```
CA: C:\Windows\System32\cmd.exe
Microsoft Windows [verziószám: 6.1.7601]
Copyright (c) 2009 Microsoft Corporation. Minden jog fenntartva.

d:\DTLab\Lab8\src>MiniRISCV2-as demo_add.s
LOGSYS MiniRISC v2.0 assembler v1.0
Copyright (C) 2013 LOGSYS, Tamas Raikovich

Processing the source file 'demo_add.s'...
Generating the LST file...
Generating the HEX files...
Generating the SUF file...
Generating the DBGDAT file...
LOGSYS MiniRISC v2.0 assembler completed with 0 error(s).

d:\DTLab\Lab8\src>
```

MiniRISC kódgenerálás az assemblerrel

- **Fordítás eredménye:**
 - Generált lista fájl: demo_add.lst

```
Lister - [d:\LOGSYS\MiniRISC_final\MiniRISC_IDE\assembler\demo_add.lst]
Fájl Szerkesztés Beállítások Kikódolás Súgó 100%
LOGSYS MiniRISC v2.0 assembler v1.0 list file
Copyright (C) 2013 LOGSYS, Tamas Raikovich
Source file: demo_add.s
Created on : 2014.11.02. 14:36:58

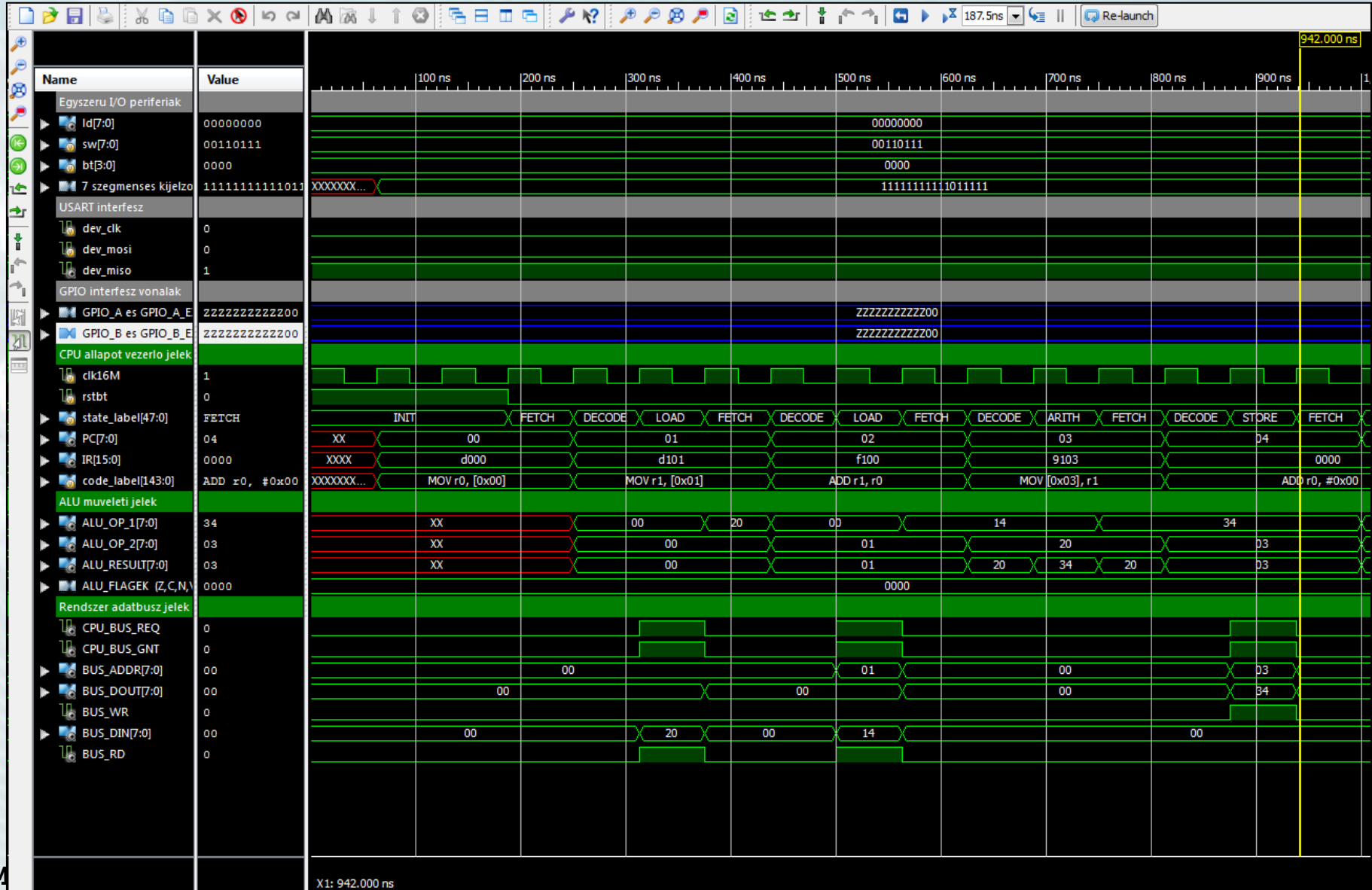
S Addr Instr source code
-----
                                CODE
C 00 D000 mov r0, 0x00 ; REG[0] = DMEM[0]
C 01 D101 mov r1, 0x01 ; REG[1] = DMEM[1]
C 02 F100 add r1, r0 ; REG[1] = REG[1] + REG[0]
C 03 9103 mov 0x03, r1 ; DMEM[3] = REG[1]

                                DATA
D 00 DB 0x20, 0x14
|
```


MiniRISC processzor szimuláció

- **A szimulációt támogató fájlok**
 - A minirisc_system_TF.v szimulációs tesztkörnyezet
 - A MiniRISC_alap.wcfg szimulációs hullámforma ablak konfigurációs fájl
- **A szimuláció menete:**
 - Az aktuális code.hex és data.hex fájlok bemásolása
 - Az ISE átkapcsolása szimulációs módba
 - A minirisc_system_TF.v fájl kiválasztása
 - Az ISim szimulátor indítása viselkedési módban
 - Szimulációs idő beállítása 187,5ns-ra == 1 utasítás

MiniRISC processzor szimuláció



BM

MiniRISC processzor szimuláció

- **Megfigyelhető a belső működés, tetszőleges részletességgel (de erre ritkán vagyunk kíváncsiak)**
 - Vezérlő állapota, PC, IR tartalma
 - A FETCH–DECODE–EXEC ciklus
 - Utasításkód alapján
 - az utasítás mnemonik megjelenítése, disassembler funkció, (bináris kódból utasítás neve, paramétereinek értelmezése), de címkék, azonosítók/változónevek nincsenek
 - ALU operandusok és a művelet eredménye
 - Flagek értéke (Z,C,N,V)
 - Busz adatátvitel paramétere, iránya és időzítése
 - Elemi perifériák (LD, SW, BT) értékei

MiniRISC processzor szimuláció

- **A valódi programok működése jellemzően sokkal hosszabb futásidőt igényel**
- **Az idődiagram itt nem áttekinthető, nem jelent segítséget, viszont minden részletében megfigyelhető a rendszer, ha szükséges**
- **Esetleg speciális perifériáknál SW-HW együttes fejlesztése**
- **Fontosabb egy jó programozói modell, ami a processzor műveleti szintjét, belső állapotát jeleníti meg (PC, program forráskód, regiszterek, memória)**

MiniRISC processzor bevezetése

**A MiniRISC processzor
diasorozat 22 – 42 dia**

A processzor programozása

Digitális technika

9. EA vége