

Elektronika alapjai

1. előadás

- Az alkalmazott technológiák rövid összefoglalása egy okostelefon felépítésén keresztül bemutatva
- Integrált áramkörök, technológiák
- Alapok/ismétlés (?)



Miről lesz szó?



■ Arról ami belül és kívül van...

- Egy komplett számítógép, mikroprocesszor, memóriák, segédprocesszorok
- Érzékelők, kijelzők
- ~~RF kommunikáció~~ ehhez kevés az időkeret és az előtanulmány...

- [Forrás](#)



Rövid bevezetés



- Milyen komponensekből áll a rendszer?
- Hogyan tervezik ezeket a komponenseket?
- Melyek a legfontosabb szempontok a tervezés során?
- Hogyan szerelik őket össze egy rendszerré?
- Mi biztosítja az energiát a működéshez?



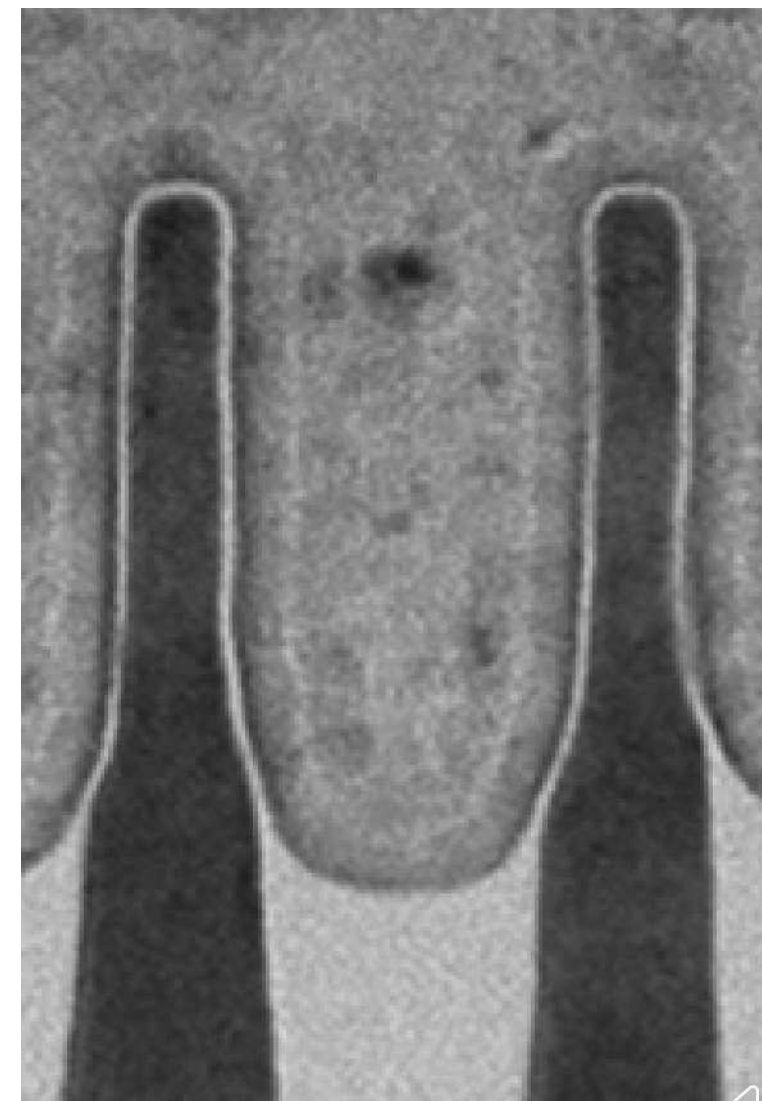
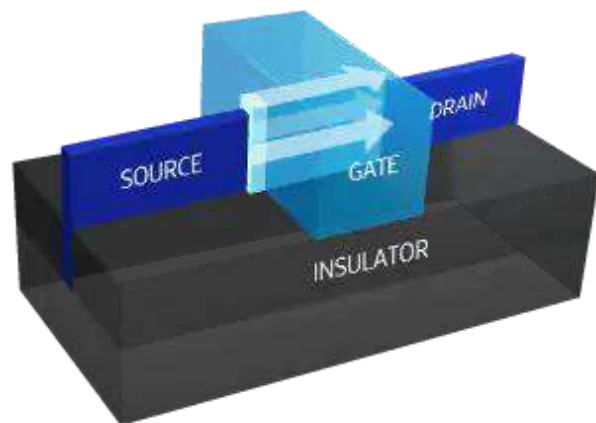
Az integrált áramkörök és összekötésük

- A fekete tokokban szilícium alaplemezen, akár többmilliárd komponenst tartalmazó **integrált áramkörök** (IC-k) vannak.
- A nyomtatott huzalozású lemez feladata, hogy összekösse ezeket illetve a szükséges egyéb (szokásos elnevezéssel **diszkrét**) alkatrészeket. (2. előadás)
- Az integrált áramkörökben további alkatrészek vannak akár milliárdszámra.
- A legfontosabb alkatrész a MOS tranzisztor, ami – első közelítésben – egy (nem teljesen ideális) kapcsoló.
- Ezekből a MOS tranzisztorokból készülnek el a digitális kapuk, amelyeket 8-16 szintű fémezéssel kötnek össze.



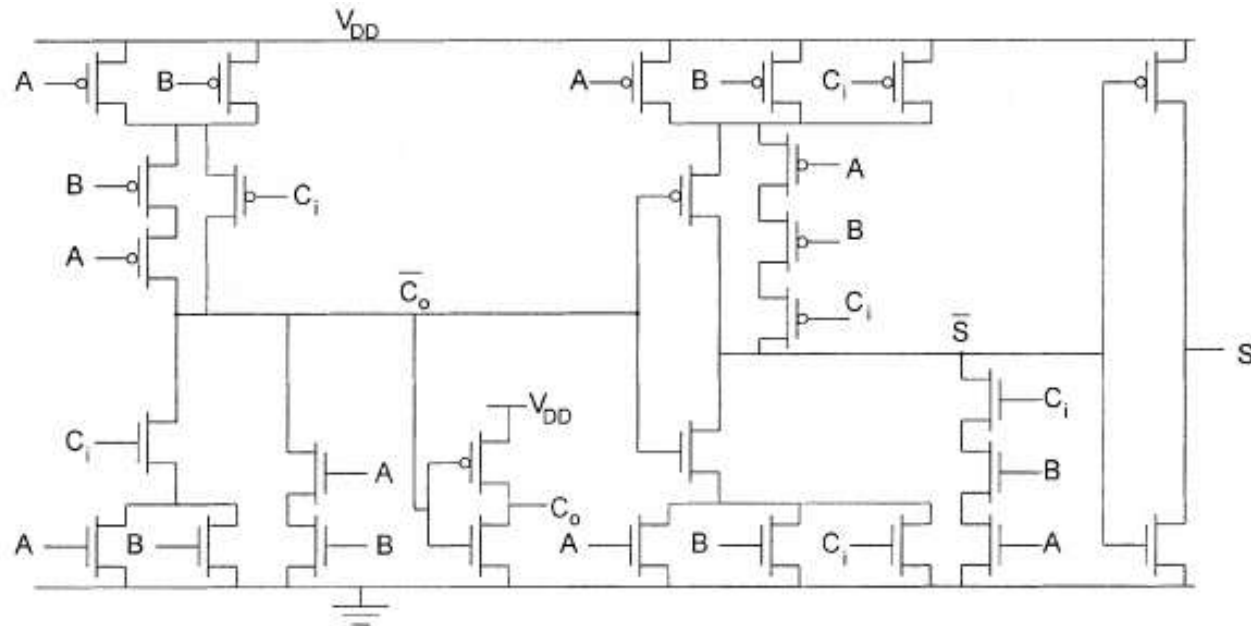
Az IC és MOS tranzisztor – 3. előadás

- Mit jelent az, hogy egy anyag félvezető?
- Hogy működik? (nagyjából és levezetések nélkül...)
- Miért lesz jó logikai áramkörök megvalósítására?
- Az ábrán egy modern ún. FinFET tranzisztor keresztmetszete látható.
 - A mintázat az atomok elektromos tere.



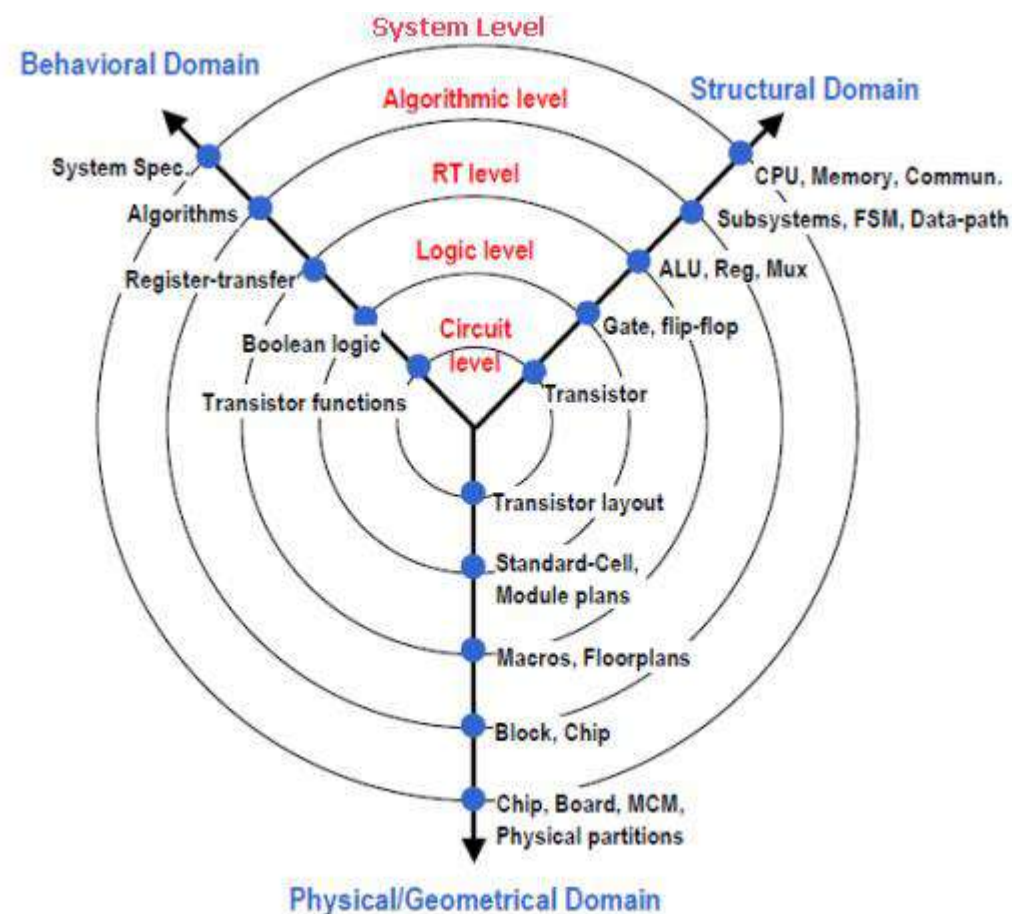
A digitális logika megvalósítása – 3. előadás, 3. gyakorlat

- Logikai áramkörök
 - Inverter és az alapkápek, a NOR és NAND kapu
- A rossz hírek:
 - **Fogyasztás, késleltetés, és ezek összefüggései**
- Kombinációs és szekvenciális hálózatok megvalósítása
 - Komplex kapuk, többszintű logika, tárolók
 - Milyen kapu van az ábrán? (a nevekből könnyű kitalálni...)



Digitális rendszertervezés 4. előadás

- A rendszertervezés folyamata
- Hardverleíró nyelvek
- **Logikai és fizikai szintézis**



Apple A16 application processor

- Ez egy SoC (System-on-a-chip)
- Hatmagos ARM processzor
 - ARM big.LITTLE architektúra
 - 2 high-performance „Everest” 3.46GHz
 - 4 energy efficient „Sawtooth” 2.02GHz
 - Utasításkészlet: ARM (UK)
 - Fejlesztés, mikroarchitektúra: Apple (US)
 - Grafikus gyorsító: 5 magos GPU
 - 16 magos Neural Engine
 - Image Processor
 - 6GB RAM – trükkösen felhelyezve
 - Gyártás TSMC (Taiwan), 4 (5)nm FINFET
 - 16milliárd tranzisztor (134 millió tranzisztor/mm²)



Memória technológiák 5. előadás

- RAM memóriák
 - Operatív memória → Dinamikus RAM
 - Cache memória → Statikus RAM (?)
- ROM memóriák
 - Program memória, adat memória, háttértár – ugyanazok az alkatrészek, csak más elrendezésben
- CAM (content adressable memory)
 - $O(1)$ keresés!



További előadások

- Az analóg jelformálás, műveleti erősítővel (6-7. előadás)
- Átjárás az analóg és a digitális világ között, az AD/DA átalakítók (8. előadás)
- Érzékelők (9. előadás)
- Tápellátás, energiaátalakítás (10. előadás)
- Teljesítmény és hőmérsékleti problémák. Hogyan történik egy rendszer hűtése, hogyan lehet egyszerű módszerekkel közelítőleg meghatározni egy komponens hőmérsékletét? (11. előadás)
- Megjelenítő eszközök működése (12. előadás)
- Kitekintés, modern technológiák (13. előadás)



Kimaradt...

- Egyéb tranzisztorok
 - Bipoláris, JFET stb.
- Analóg alapáramkörök, egytranzisztoros erősítők
- Teljesítményelektronika





Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

A mikroelektronika



Mikroelektronika

- Az Elektronika azon ága, amely kisméretű integrált áramkörök tervezésével és gyártásával foglalkozik
 - Általában (legalábbis jelenleg) félvezető alapanyagokból, egy kisméretű szilícium lapkán (chip) készülnek el az áramkörök.
 - Digitális integrált áramkörökben az alkatrészek tranzisztorok, azaz kisméretű kapcsoló elemek.
 - (analóg integrált áramkörökben természetesen megvalósíthatók a „megszokott” alkatrészek, azaz ellenállás, kapacitás, tekercs – ezek értékészlete korlátozott, minősége jóval rosszabb, mint az egyedi alkatrészeké – így érthető a digitális jelfeldolgozás irányába történő eltolódás)
 - Az integrált áramköri gyártás **TÖMEGGYÁRTÁS**
 - Az egy darabra jutó költség emiatt kicsi



A Moore-törvény

- 1965-ben Gordon Moore megjósolta, hogy az egy lapkára integrálható tranzisztorok száma másfél – kétévente megduplázódik (exponenciális növekedés)
- **A jóslat továbbra is helytálló**
- Az 1 millió tranzisztor/lapka határt az iparág a 80-as években törte át
 - 2300 tranzisztor, 1 MHz-es órajel frekvencia (Intel 4004) - 1971
 - TSMC 5nm 173M tranzisztor/ mm²
 - $3 \cdot 10^{17}$ db tranzisztort gyárt az Intel évenként
- Jobboldalt: Moore eredeti cikkének ábrája
 - A „merész” becslés talán nem túlzás

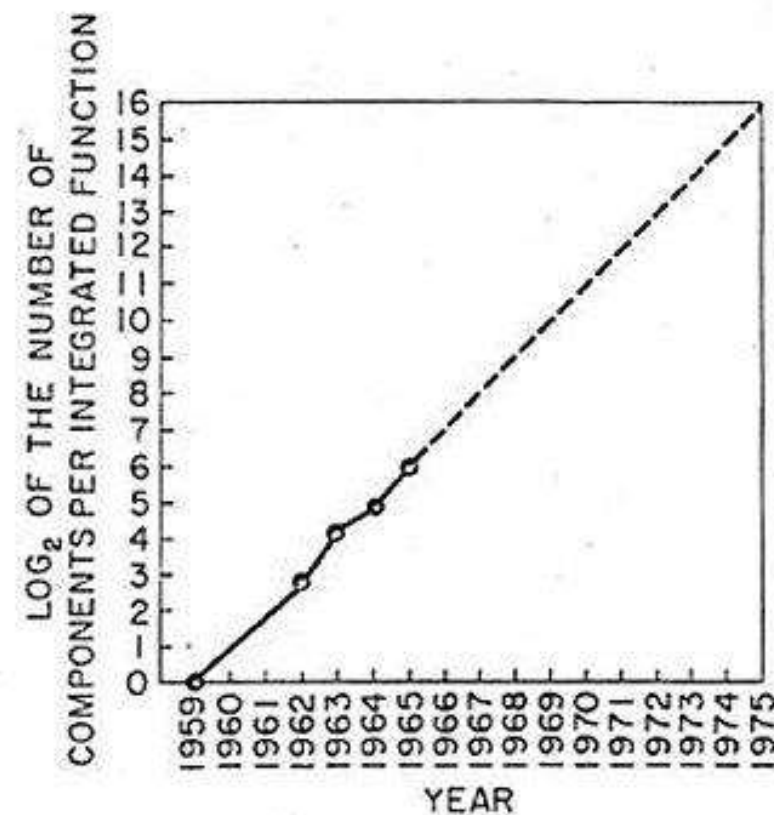
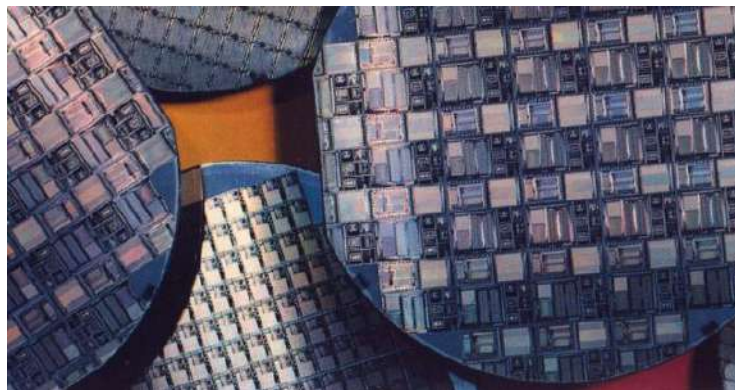


Fig. 2 Number of components per integrated function for minimum cost per component extrapolated vs time.

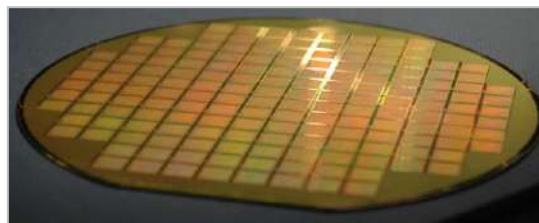
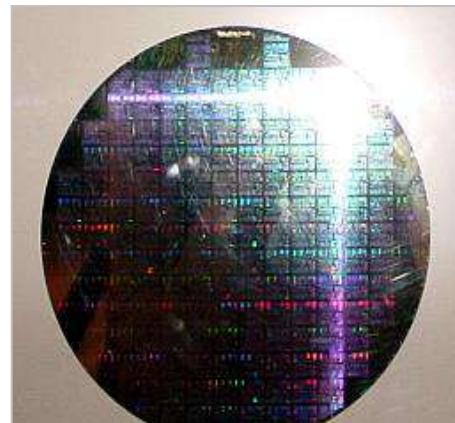


A planár technológia

- VLSI – very large scale integration.
 - 1980-as évek óta $\geq 10\,000$ tranzisztor
- A planár szó arra utal, hogy az integrált áramkörök gyártása síkbeli elrendezésben történik.
 - A gyártás „síkja” a félvezető szelet (wafer) felülete.
- Kiindulási alap: a rudakban készülő szilícium egykristály 50-450mm átmérőjű, 0,25-0,7 milliméter vastag szeletek
- Egy szeleten több ezer IC (chip vagy die) készül egyszerre



Kiindulási alapanyag: a szilícium egykristály, ~30cm



Megmunkált Si szelet



Fotolitográfia

- Feladata a szelektív mintázat kialakítása.
- A felületre ún. fotorezisztet visznek fel.
 - Szerves anyag, megvilágítás hatására bizonyos oldószerekkel szemben az oldhatósága megváltozik, pl. oldhatóvá válik.
- Egy **maszkon** keresztül (ami a megvalósítandó alakzatok körvonalát tartalmazza) megvilágítják.
- A rezisztet előhívják, azaz a szelektív oldószerrel a megvilágított részt leoldják.
 - Így a felületet a maszk által meghatározott területeken a fotoreziszt fedi.

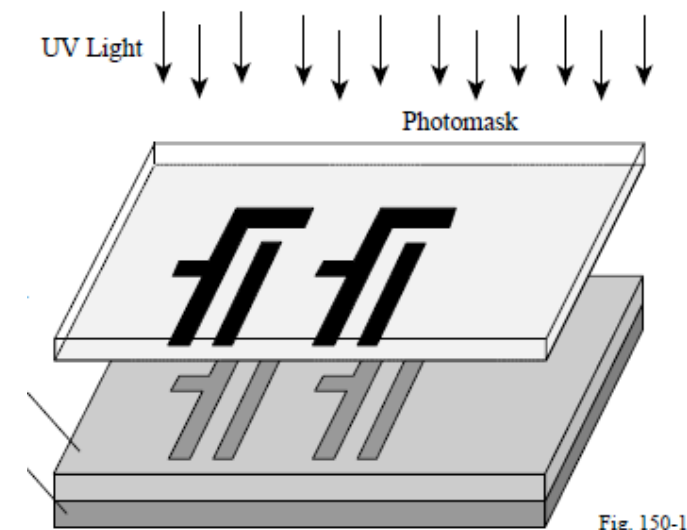


Fig. 150-1



Példa: fémezés kialakítása

- A teljes felszínt fémréteggel beborítják
- Ezt mintázzák meg, így a felületen kialakul rezisztből a fémezés rajzolata
- Utána a felesleget (amit nem véd reziszt) marószerezrel lemarják
 - Ezt a technológiát nagyon sok helyen alkalmazzák, pl. nyomtatott huzalozású hordozó gyártásakor is.
- Ennél persze egy jóval bonyolultabb a technológia, de az elv ez.



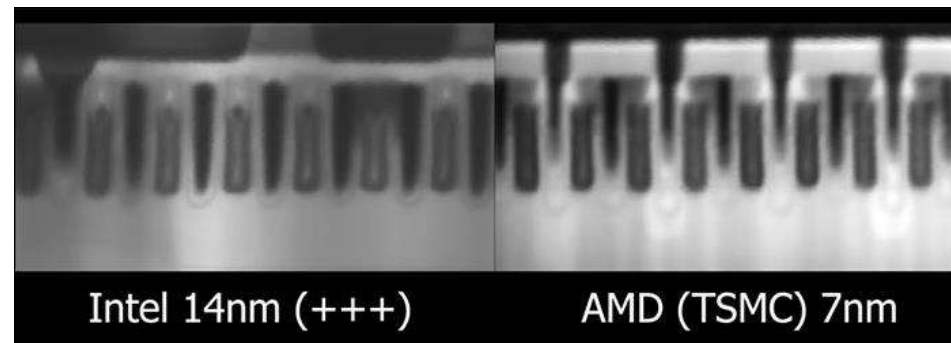
A méretcsökkentés

- Az elemek számát kétféleképpen növelhetjük meg:
 - Meg kell növelni a chip méretét. Ennek akadálya, hogy a gyártási hiba valószínűsége a chip felszínével egyenesen arányos. Így létezik egy optimális chip méret, aminél nagyobbat nem érdemes gazdaságosan gyártani.
 - Csökkenteni kell az elemek és az összeköttetések méretét.
 - Ha minden fizikai méretet pl. a felére csökkentünk, akkor kb. négyszerannyi alkatrészt lehet kialakítani felületegységenként.
 - Ez utóbbi a méretcsökkentés
- A méretcsökkentés hatása
 - A késleltetés csökken (órajel növelhető)
 - A digitális kapu fogyasztása csökken
 - Viszont a felületegységnyi fogyasztás **megnövekszik!**

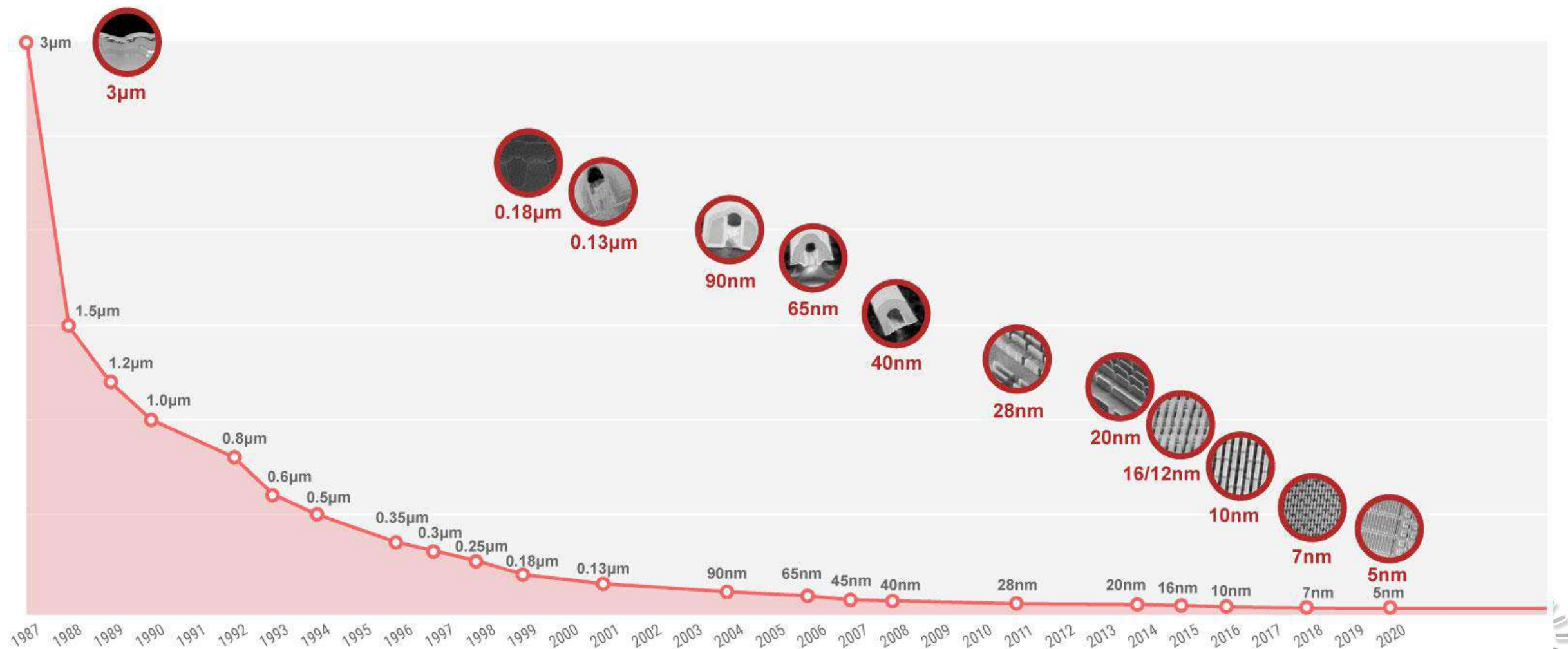


Méretcsökkentés

- “x nm-es” technológia
 - régebbi jelentése: a megvalósítható legkisebb méret x nm.
 - (manapság persze ezt is „érdekesen” értelmezik kb. 32nm alatt már marketing elnevezések ezek, nincs közük fizikai mérethez)
- Ez volt az ún. MFS (minimum feature size) vagy csíkszélesség
- 1970 környékén ez kb. $10\mu\text{m}$ (10 000nm) volt.
- Jelenleg ez az érték 3-5-7-10nm, gyártásban
 - Intel, Samsung, TSMC
- A szilícium rácsállandója (két atom középpontja közötti távolság a kristályrácsban) 543pm...



Történeti áttekintés (forrás: TSMC)



IRDS roadmap (2016 előtt ITRS)

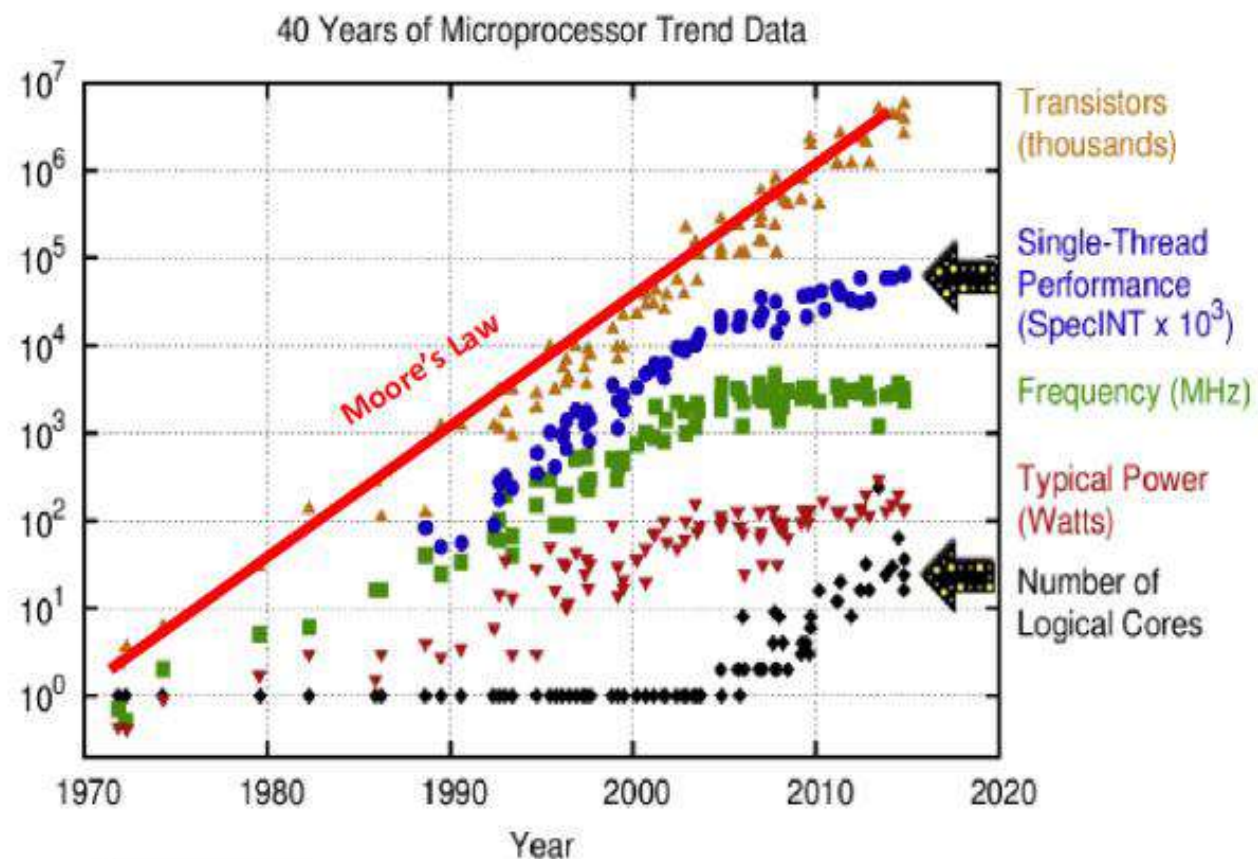
- Vezető ipari szakértők által **folyamatosan frissített** előrejelzések a mikroelektronikai technológiák (IC gyártás) várható fejlődési irányairól.

YEAR OF PRODUCTION	2022	2025	2028	2031	2034	2037
	G48M24	G45M20	G42M16	G40M16/T2	G38M16/T4	G38M16/T6
<i>Logic industry "Node Range" Labeling</i>	"3nm"	"2nm"	"1.5nm"	"1.0nm eq"	"0.7nm eq"	"0.5nm eq"
<i>Fine-pitch 3D integration scheme</i>	Stacking	Stacking	Stacking	3DVLSI	3DVLSI	3DVLSI
<i>Logic device structure options</i>	finFET LGAA	LGAA	LGAA CFET-SRAM	LGAA-3D CFET-SRAM	LGAA-3D CFET-SRAM	LGAA-3D CFET-SRAM
<i>Platform device for logic</i>	finFET	LGAA	LGAA CFET-SRAM	LGAA-3D CFET-SRAM-3D	LGAA-3D CFET-SRAM-3D	LGAA-3D CFET-SRAM-3D
LOGIC TECHNOLOGY ANCHORS						
<i>Device technology inflection</i>	Taller fin	LGAA	CFET-SRAM	Low-Temp Device	Low-Temp Device	Low-Temp Device
<i>Patterning technology inflection for Mx interconnect</i>	193i, EUV DP	193i, EUV DP	193i, High-NA EUV	193i, High-NA EUV	193i, High-NA EUV	193i, High-NA EUV
<i>Beyond-CMOS as complimentary to platform CMOS</i>	-	-	2D Device, FeFET	2D Device, FeFET	2D Device, FeFET	2D Device, FeFET
<i>Channel material technology inflection</i>	SiGe50%	SiGe60%	SiGe70%	SiGe70%, Ge	2D Mat	2D Mat
<i>Local interconnect inflection</i>	Self-Aligned Vias	Backside Rail	Backside Rail	Tier-to-tier Via	Tier-to-tier Via	Tier-to-tier Via
<i>Process technology inflection</i>	Channel, RMG	Lateral/AtomicEtch	P-over-N N-over-P	3DVLSI	3DVLSI	3DVLSI
<i>Stacking generation inflection</i>	3D-stacking, Mem-on-Logic	3D-stacking, Mem-on-Logic	3D-stacking, CFET, Mem-on-Logic	3D-stacking, CFET, 3DVLSI	3D-stacking, CFET, 3DVLSI	3D-stacking, CFET, 3DVLSI

- A rövidítések feloldása (FinFET, LGAA, LGAA – 3D) az utolsó előadáson.



Mikroprocesszor trendek



Source: IBM

FIG.

- Forrás: IRDS2018/IBM



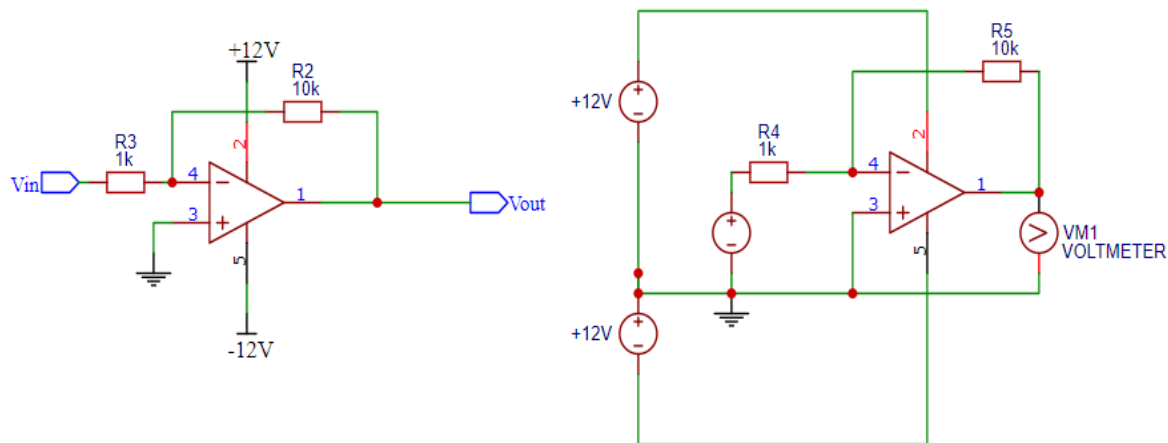
Alapok felfrissítése

- Kapcsolási rajz
- Kirchhoff törvények
- Lineáris hálózatok, a **Szuperpozíció elve**
- Passzív lineáris hálózati elemek
- RC hálózatok jellemzése



Tápfeszültségek

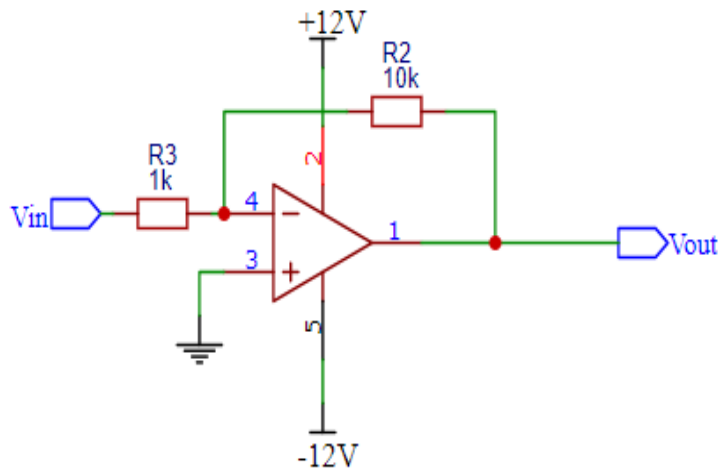
- A „valódi” kapcsolási rajz picit más, mint amit Fizikából „megszoktunk” ...



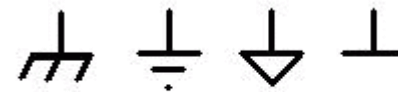
- A feszültség generátorok szimbólumai általában hiányoznak, ehelyett egy kis karika, vagy vonal mellé kerül egy felirat.
- Már egy egyszerűbb kapcsolásban is a rajz áttekinthetetlenné válik, ha a tápfeszültséget kettőnél több helyre kell elvezetni.
- A tápfeszültség szokásos jelzése V_{CC} , V_{DD} , vagy egyszerűen csak a tápfeszültség értéke pl. +12V



A föld



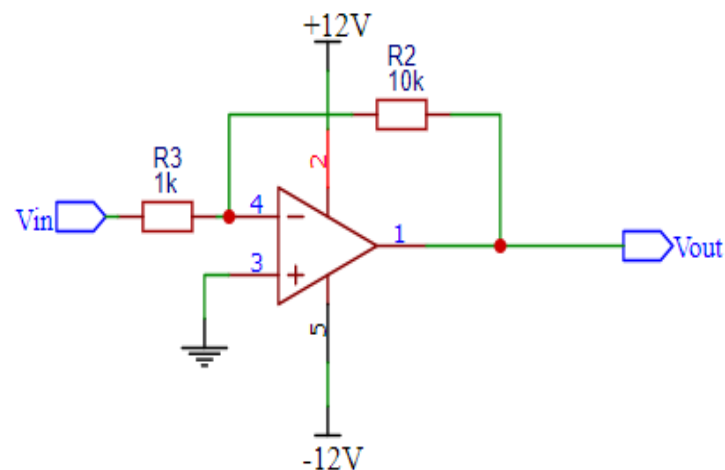
Föld szimbólumok, a bal szélső a védőföld



- Van egy kijelölt referencia pont, a föld.
- Minden feszültséget – ha nem mondjuk meg pontosan, hogy mi között kell mérni – ehhez viszonyítunk.
- A referencia pont és a valódi föld potenciál nem biztos, hogy egybeesik.
- Ez valójában fizikai értelemben véve potenciál, de a villamosmérnöki gyakorlatban feszültségnek mondjuk.



Passzív elemek



- A passzív elemek mértékegységeit nem mindig jelöljük, az elem szimbóluma egyértelműen megadja a mértékegységet.
- A prefixek követik az SI előírásokat. Gyakran az SI prefix a tizedes jelölő helyére kerül. (ez főleg az alkatrészeken van így.) pl. 5k1 felirat egy ellenállásnál 5,1kΩ-os ellenállást jelöl. A használatos SI prefixek:

M, mega	10^6
k, kilo	10^3
m, milli	10^{-3}
μ, mikro	10^{-6}
n, nano	10^{-9}
p, piko	10^{-12}
f, femto	10^{-15}



Kirchhoff törvények

■ Kirchhoff törvények

- Egy csomópontba befolyó áramok előjeles összege = 0.
- Tetszőleges zárt hurokban a feszültségek összege = 0.

■ Szuperpozíció

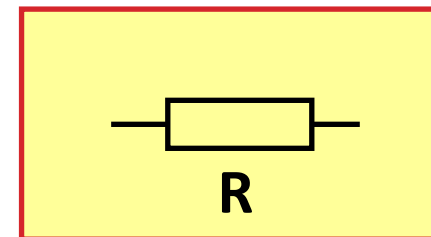
- Lineáris (az $I(U)$ karakterisztikát lineáris egyenlet vagy differenciálegyenlet írja le) hálózatokban
- $f(F+\Delta F) = f(F)+f(\Delta F)$
- Így **a különböző gerjesztésekre adott együttes válasz meghatározható az egyes gerjesztésre adott válaszok összegeként.**



Ellenállások

- Egy ellenállás feszültsége és árama között az összefüggés:

$$U = RI$$



- az R arányossági tényező az ellenállás, mértékegysége az Ohm (Ω).
- Az ellenállás reciproka a vezeték, $G = 1/R$, mértékegysége a Siemens ($1S = 1\Omega^{-1}$)
- az R ellenálláson átfolyó I áram
 $P = UI = I^2R = U^2/R$ teljesítményt **hővé** alakít



Ellenállások soros kapcsolása

- Soros kapcsolás esetén a sorba kapcsolt ellenállások árama megegyezik. Az eredő ellenállás az ellenállások összege.

$$R = \sum_{i=0}^n R_i.$$

- A sorba kapcsolt ellenállásokon kialakuló feszültség az egyes ellenállásokon az *ellenállások arányában* oszlik meg, azaz:

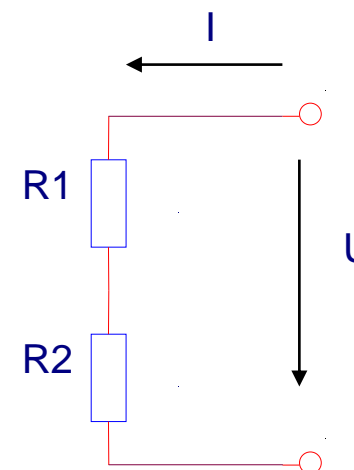
$$U_i = \frac{R_i}{\sum_{i=0}^n R_i} U$$

- Két sorosan kapcsolt ellenállás esetén pl.:

$$I = \frac{U}{R_1 + R_2}$$

$$U_1 = U \frac{R_1}{R_1 + R_2}, I_1 = I$$

$$U_2 = U \frac{R_2}{R_1 + R_2}, I_2 = I$$



Ellenállások párhuzamos kapcsolása

- Párhuzamos kapcsolás esetén a párhuzamosan kapcsolt ellenállások feszültsége megegyezik. Az eredő vezeték a vezetések összege.

$$G = \sum_{i=0}^n G_i.$$

- Ellenállásokra áttérve:

$$R = \frac{1}{\sum_{i=0}^n \frac{1}{R_i}}$$

- A párhuzamos kapcsolás meglehetősen gyakori, ezért két ellenállás párhuzamos eredőjének kiszámítására szokás definiálni a replusz operátort (\times). Ha R_1 és R_2 ellenállás párhuzamosan kapcsolódik, akkor eredő ellenállásuk:

$$R = R_1 \times R_2 = \frac{R_1 R_2}{R_1 + R_2}$$

- A párhuzamosan kapcsolt ellenállásokon folyó áram az egyes ellenállásokon az *vezetések arányában* oszlik meg, azaz:

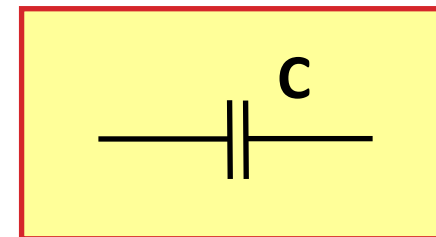
$$I_i = \frac{G_i}{\sum_{i=0}^n G_i} I$$



Kapacitás/Kondenzátor

- Egymástól elektromosan elszigetelt két vezető → töltés felhalmozódáshoz vezet
- $Q = CV$
- Mértékegysége a Farad (As/V)
- A kapacitás árama:
- Energiatároló:
- $W_C = \frac{1}{2} CV^2$
- Párhuzamosan kapcsolt kondenzátorok kapacitása összeadódik.
- Sorosan kapcsolt kondenzátorok kapacitása reciprokosan összegződik
- Ha az ideális kapacitáson a feszültség nem változik (állandósult állapot, DC eset): árama = 0, azaz szakadásként viselkedik, töltését megtartja.

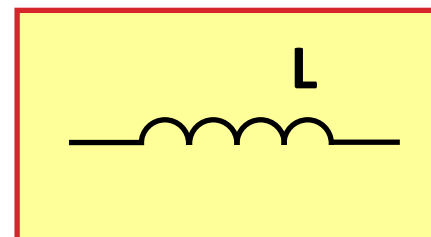
$$I = C \frac{dV}{dt}$$



Induktivitás/tekercs

- Az áram mágneses teret hoz létre. Az áram megváltozása feszültséget indukál, ami a változás ellen hat
- Ha az induktivitáson állandó áram folyik, a rajta eső feszültség $U = 0$

$$V = L \frac{dI}{dt}$$



- **Mértékegysége a Henry (Vs/A)**

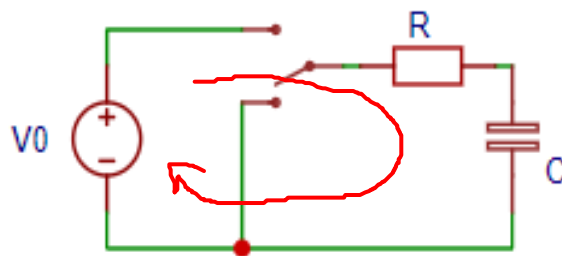
FONTOS!

Kapacitás mindenütt jelen van, ahol különböző potenciálú felületek vannak. Ugyanígy induktivitás mindenütt van, ahol áram folyik.



Példa: RC hálózat

- Egyenfeszültséget kapcsolunk rá egy sorbakötött ellenállásra és kapacitásra, vagy egy feltöltött kondenzátort sütünk ki!
- Ez a legegyszerűbb ún. RC hálózat, sok helyen használható modellezésre, pl. digitális kapu késleltetésének modellezése.



- Mindkét esetben a Kirchhoff törvényeket kell megoldani, azaz
 - a kondenzátor és az ellenállás árama megegyezik $I_C = I_R$
 - a teljes körben az ellenállás és a kondenzátor feszültségének összege megegyezik a feszültséggenerátor feszültségével: $V_0 = V_R + V_C$



Példa: RC hálózat

$C \frac{dV_C}{dt} = \frac{V_0 - V_C}{R}$ ezt a differenciálegyenletet kell megoldani.

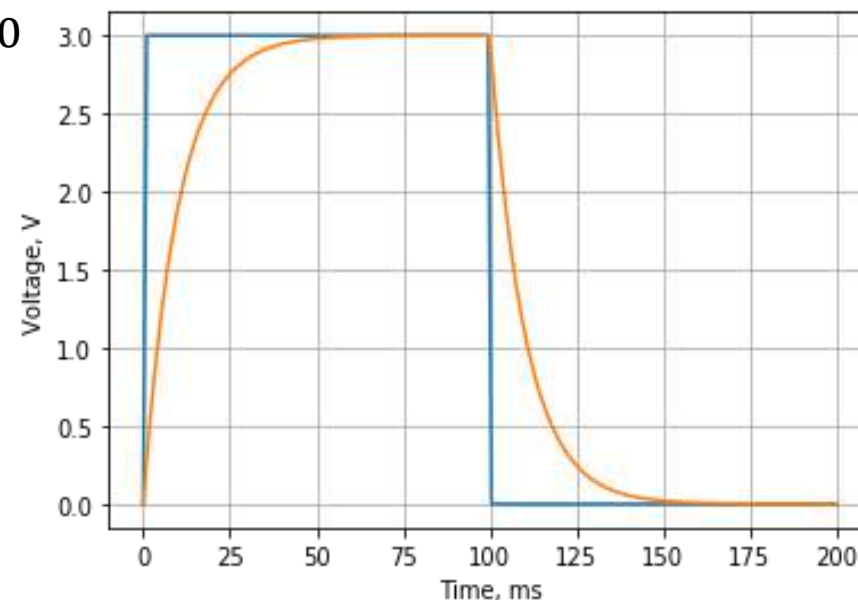
Bekapcsolás esetén a kondenzátor energiamentes, azaz $V_C(0) = 0$

A megoldás: $V_C(t) = V_0 \left(1 - e^{-\frac{t}{\tau}}\right)$ ahol $\tau = RC$ az időállandó.

Kikapcsolás esetén a kondenzátor feszültsége $V_C(0) = V_0$

Az időfüggvény pedig: $V_C(t) = V_0 e^{-\frac{t}{\tau}}$

- Az egyensúlyi állapottól mért eltérés (arányosan) $e^{-\frac{t}{\tau}}$
- azaz egy időállandó elteltével lezajlik a változás 63%-a.
- 5 időállandónyi idő alatt pedig az eltérés 1% alá csökken
- azaz gyakorlatilag egyensúlyba kerül a rendszer.



Források, ajánlott irodalom, érdekességek

1. [iPhone 14](#)
2. [A16 Bionic processzor](#)
3. [Gordon Moore eredeti cikke \(1965\)](#)
4. [IRDS Roadmap 2022](#)
5. [From Sand to Silicon: The Making of a Microchip](#)
6. [TSMC technológiák áttekintése](#)
7. [Intel technológia](#)
8. [RC hálózat szimulációja](#)



Elektronika alapjai

2. előadás

Passzív alkatrészek és félvezetők

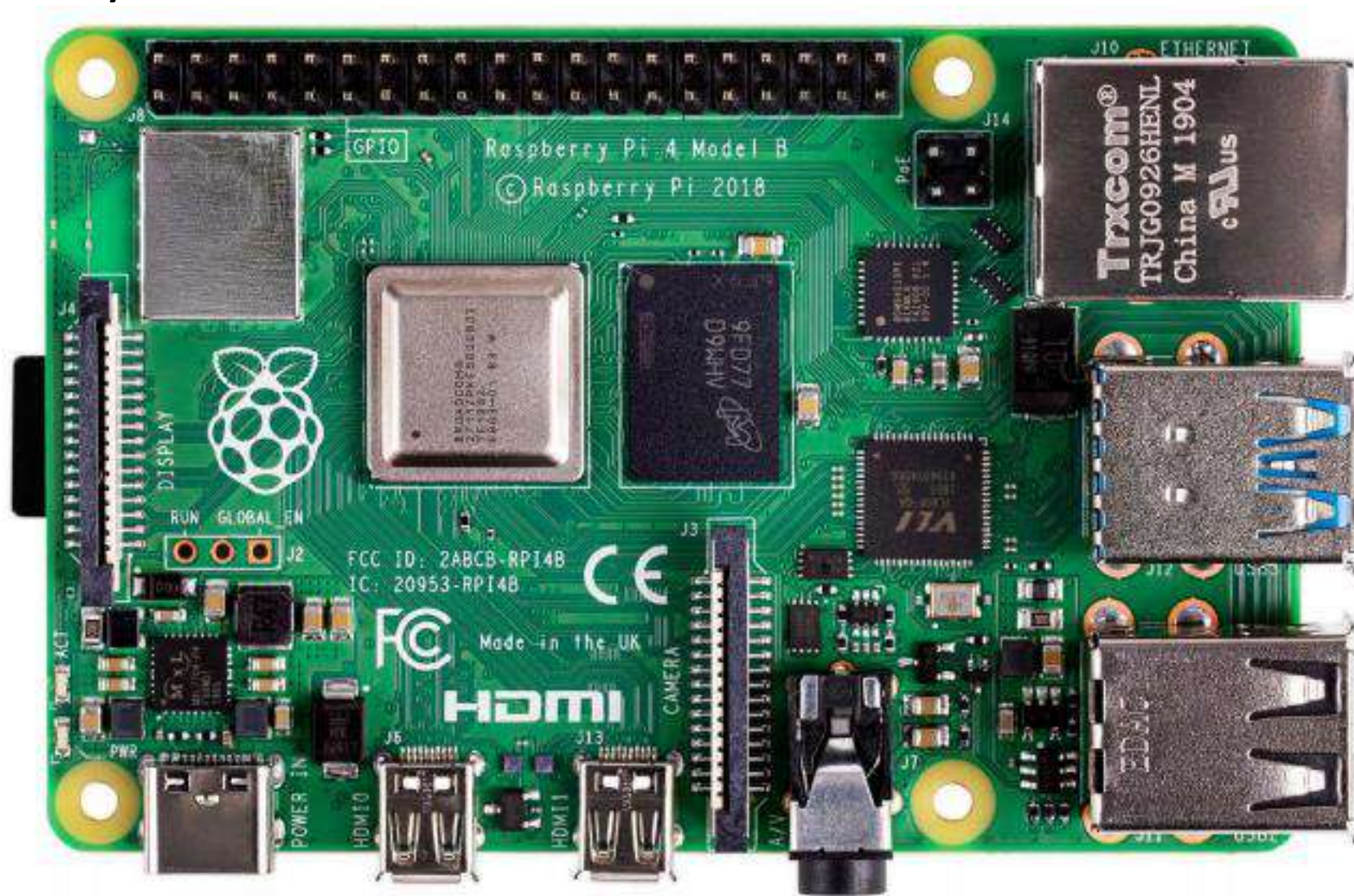


Tartalom

- Alkatrészek
 - Passzív alkatrészek
- Félvezetők
 - Dióda
 - LED



Példa: Raspberry Pi

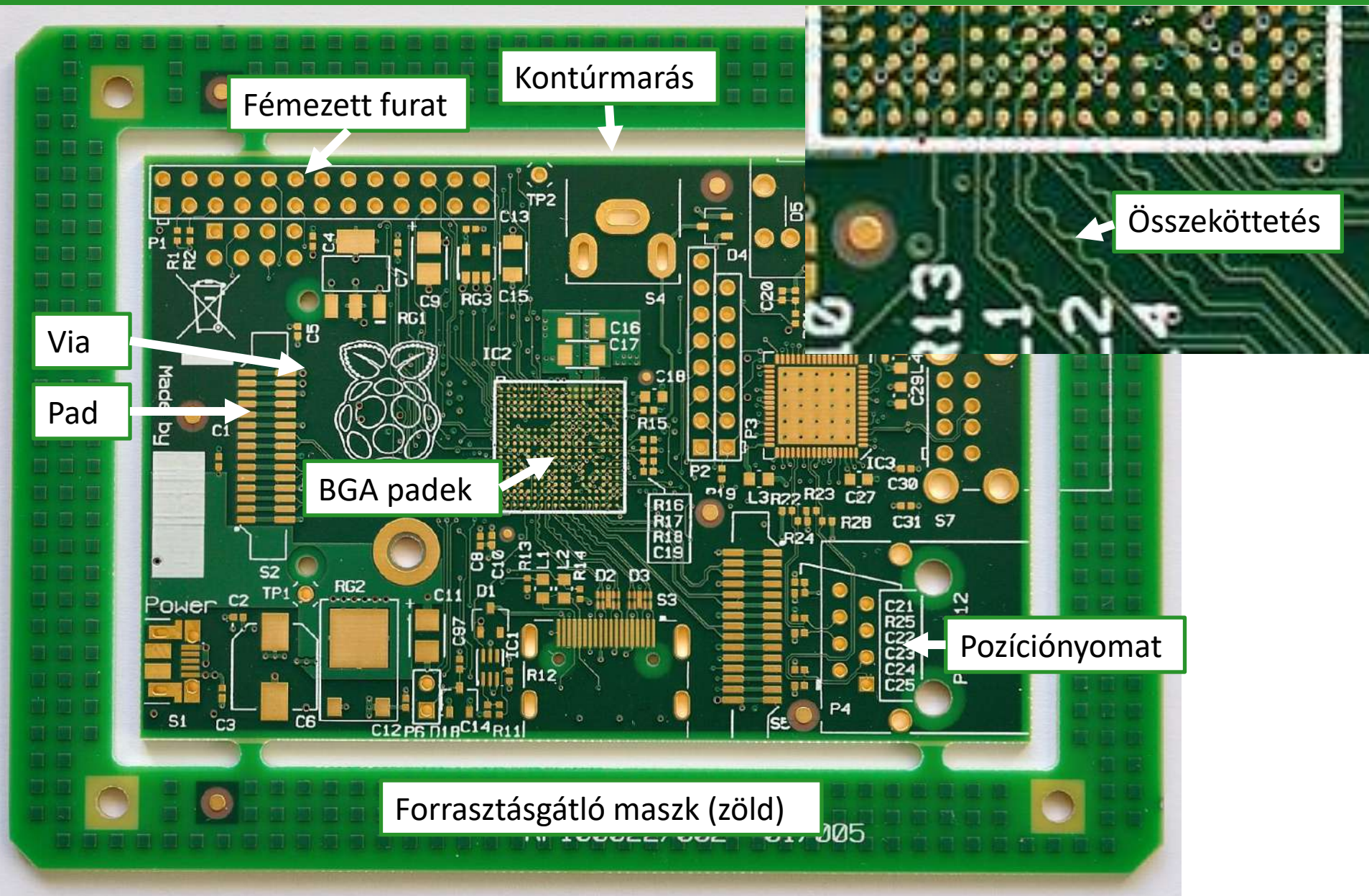


Nyomtatott huzalozású lemez (PCB)

- Szerelésre a leggyakrabban alkalmazott
- Feladata
 - Alkatrészek közötti elektromos összeköttetés megvalósítása
 - Az alkatrészek mechanikai rögzítése
 - (Hőelvezetés)
- Elektromos összeköttetés réz rétegeken történik
 - Egy ill. kétrétegű (ez utóbbi általában alap)
 - Többrétegű (lassan kezd alapkövetelménnyé válni a min. négy réteg)
 - Tápfeszültség / Föld / Két jel réteg
 - Nagyobb bonyolultságú eszközök
 - Pl. PC alaplap 6-8-12-16 réteg, RPi4 – 6 rétegű (?)
 - Rétegszám növekedésével az ár növekszik, viszont kisebb helyen huzalozhatók össze ugyanazok az alkatrészek, sűrűbb lesz a panel.
- Az alkatrészeket általában forrasztással rögzítik



Egy PCB (Raspberry Pi)



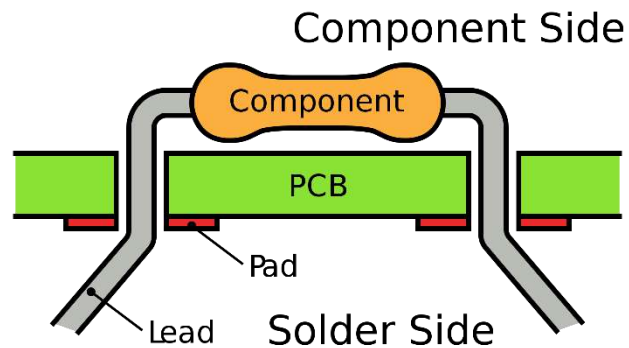
Alkatrészek

- Passzív elektronikai elemek
 - Ellenállás, kondenzátor, tekercs
- Félvezetők
 - **Diszkrét** (1 funkció)
 - Diódák
 - Tranzisztorok
 - Stb.
 - **Integrált áramkörök**
- Mechanikai elemek
 - Kapcsolók, nyomógombok
 - Csatlakozók
- Egyéb



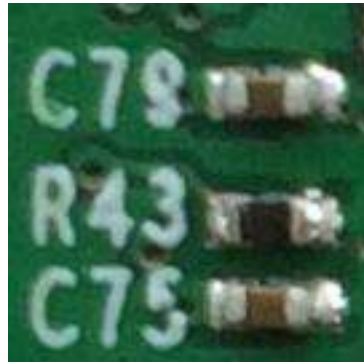
Furatba szerelhető (through hole) alkatrészek

- Manapság leginkább a mechanikai tartás miatt alkalmazzák
 - Nagyméretű alkatrészek, csatlakozók esetén
- Az alkatrész lábait méretre vágják és hajlítják, majd a furatba behelyezik és forrasztják
 - Szokásosan egy oldalon vannak az alkatrészek, ez az ún. alkatrész oldal, a másik oldal pedig a forrasztási oldal.
 - Kisebb alkatrészsűrűség és nehezebb szerelhetőség



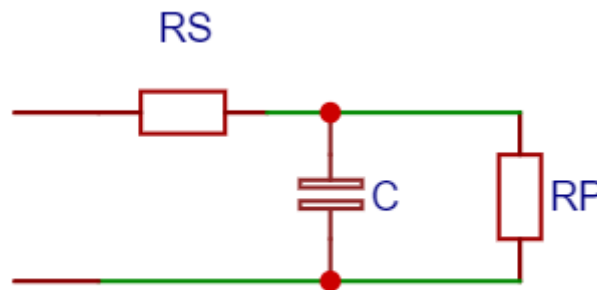
Felületre szerelhető (SMD) alkatrészek

- A furatba való ültetésnél egyszerűbb és helytakarékosabb technológia a felületszerelés.
 - Nem kell fúrni!
 - Mindkét oldal használható alkatrész céljaira
- Ebben a technológiában az alkatrész tokján lévő forraszfelületek vagy kis tappancsok szolgálnak az elektromos bekötésre és az alkatrész mechanikai rögzítésére is.
- A hordozón (PCB) furat nélküli pad-ekre ültetjük az alkatrészt.



Valódi alkatrész

- A lineáris ellenállás/kapacitás/induktivitás **absztrakció!**
 - Egy valódi alkatrész nem teljesen úgy viselkedik, mint az absztrakt alkatrész
 - Gyakorlati szempontból jó közelítés, de nem teljesen hanyagolhatók el a másodlagos hatások, amelyeket általában szintén ideális alkatrészekkel modellezünk
 - Példa: valódi kondenzátor modellje
 - C – a kapacitás
 - R_s – soros ellenállás. Azt modellezi, hogyha feszültséget kapcsolunk rá, az áram korlátozott lesz
 - R_p – veszteségi ellenállás – a feltöltött kondenzátor töltése egy idő után elszivárog.



- Értéke függ a külső hatásoktól (hőmérséklet, megvilágítás, mágneses tér – szinte minden)
- **Ezt a hatást majd az érzékelőknél részletezzük**
 - Legfontosabb a hőmérsékletfüggés
 - Valamely paraméter, pl. ellenállás értéke megváltozik a hőmérséklettel.
 - A változást a legegyszerűbb esetben lineárisan közelítjük. Ha p az alkatrész paramétere, és egy adott T_0 hőmérsékleten p_0 az érték, akkor
 - $p(T) = p_0 \left(1 + \frac{1}{p_0} \frac{dp}{dT} (T - T_0) \right)$ írja le. **Ez a hőmérsékleti együttható (TC)**
 - Ez lehet negatív (NTC) vagy pozitív. Pl. fémek ellenállása esetén általában pozitív, azaz a hőmérséklet növekedésével nő az ellenállás.
- Az alkatrész értéke időben nem állandó
 - „öregszik” – azaz a terhelés hatására a fontos paraméterek romlanak
 - Hőmérsékletfüggő!

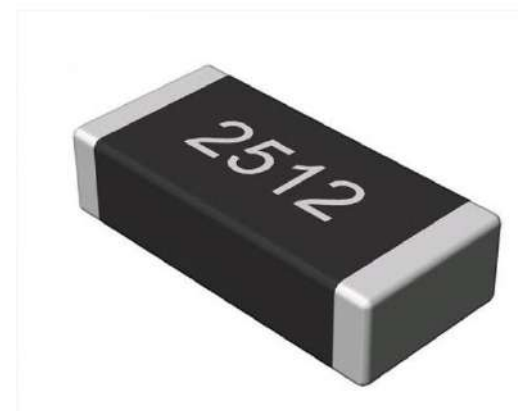
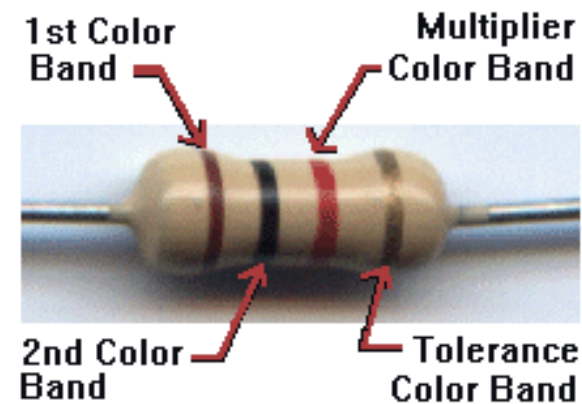


- Névleges érték – nem lehet nyilvánvaló módon pontos alkatrészt gyártani, az értékek a névleges érték körül szórni fognak.
 - Normális eloszlás...
- Tűrés – névleges értéktől megengedett eltérés
- Szabványosították, ezek az ún. értéksorok.
 - A relatív eltérés mindenhol azonos legyen, azaz az értékek mértani sor szerint követik egymást.
 - E6(±20%), E12(±10%).. E96 (±1%) stb.
 - Az E után következő szám jelzi azt, hogy hány érték van egy dekádban. (egy tízszeres intervallumban, pl. 10 és 100 között)
 - Az E6 sor: 10, 15, 22, 33, 47, 68
 - (Pl. az első elem max értéke 12, a második min. értéke szintén 12)
 - A szorzó $\sqrt[6]{10} = 1,4678$
 - (értelemszerűen kerekítve az értékeket)



Ellenállások

- mΩ- MΩ értékkészlet
- Fontos a megengedett teljesítmény, pl. 1/4W
 - Ezt meghaladó teljesítmény károsítja az ellenállást
- Furatszerelt
 - Az ellenállások értékét színkóddal jelölik
 - [\(Google: resistor color chart\)](#)
 - A felirattal ellentétben a színkód bármilyen pozícióban beültetve látszik
- SMD
 - Különböző méretekben
 - Az ellenállás értékét vagy ráírják
 - Ekkor R ill. k kerül a tizedesponthelyére, pl. 4k7
4,7kΩ
 - Vagy egy 3 vagy 4 jegyű szám
 - Ahol az utolsó számjegy a tízes hatvány
 - Pl. 2512 → $251 \cdot 10^2 = 25,1k\Omega$



Ellenállások

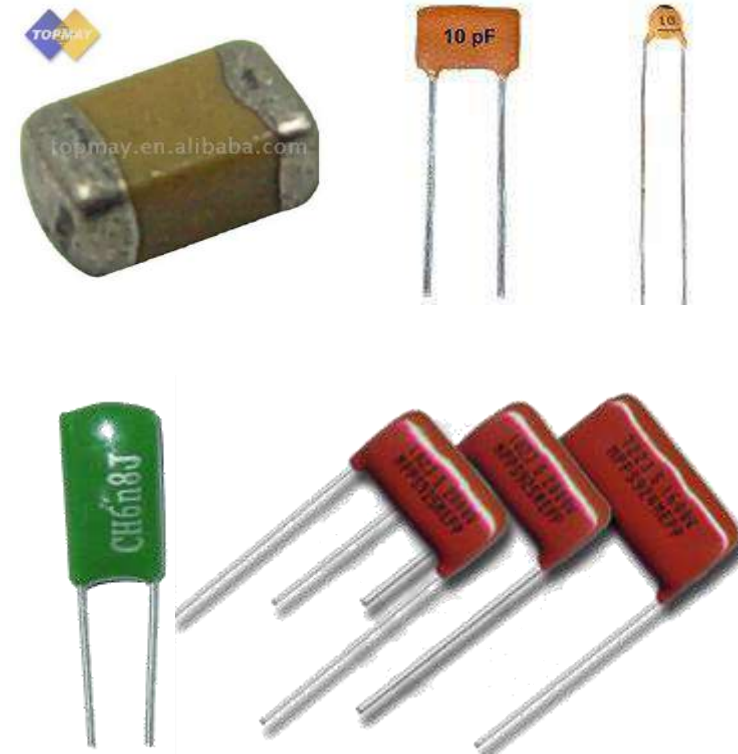
▪ Speciális ellenállások

- Változtatható ellenállás, potencióméter (kézzel, vagy csavarhúzóval)
- Nagyon sok érzékelő esetén az ellenállás megváltozása arányos az érzékelt mennyiséggel
 - Fotoellenállás (fény)
 - Termisztor (hőmérsékletérzékelés)
- 0Ω -os ellenállás
 - Rövidzár
 - Tipikusan konfiguráláshoz



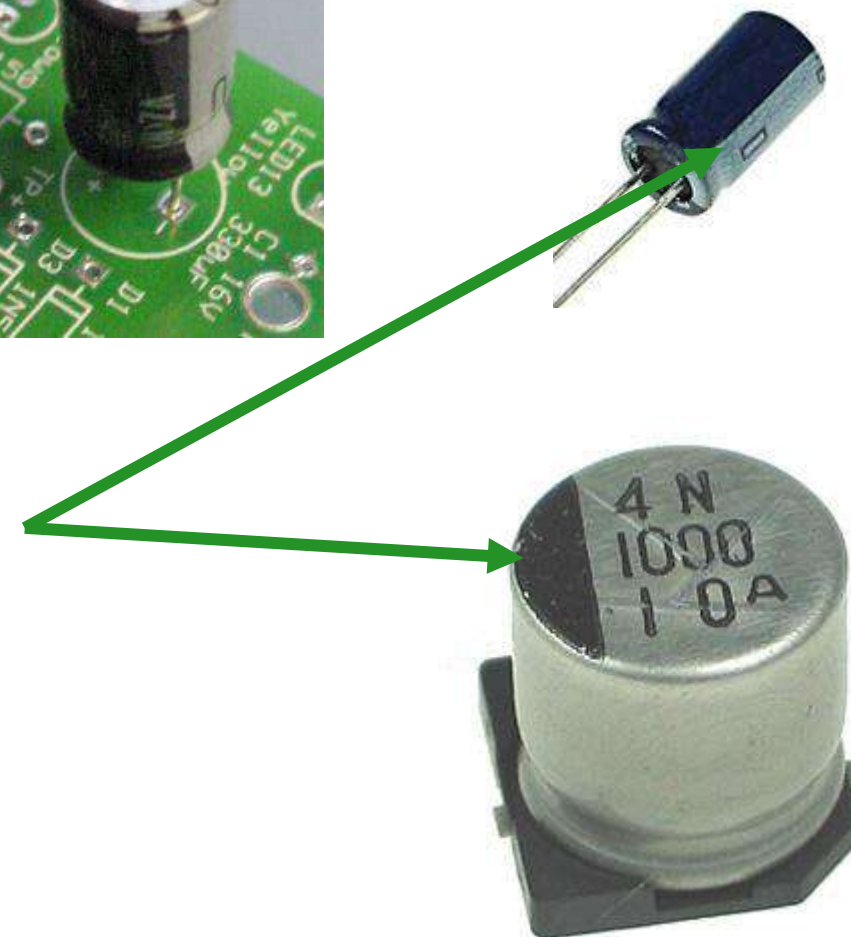
Kondenzátorok

- Két fegyverzet között szigetelő
- Megengedett max. feszültsége van
- Nem polarizált
 - Kerámiakondenzátorok
 - Fóliakondenzátorok
 - Viszonylag kis kapacitásúak (pF-nF)
 - Értéke – ha csak számkód van rajta:
 - $C = \text{számérték} \cdot 10^{\text{utolsó számjegy}} \text{ pF}$,
 - azaz pl. 223 $\rightarrow 22 \cdot 10^3 \text{ pF}$, azaz 22nF

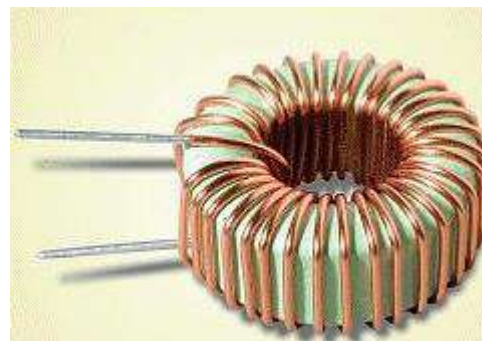
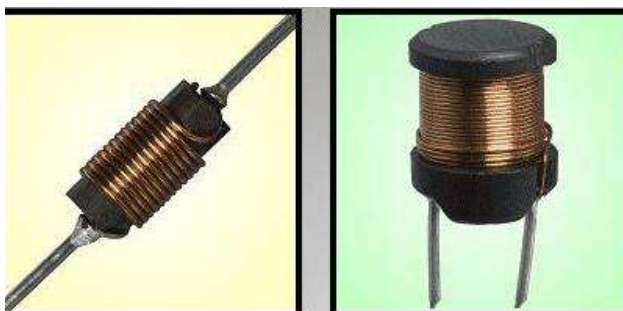
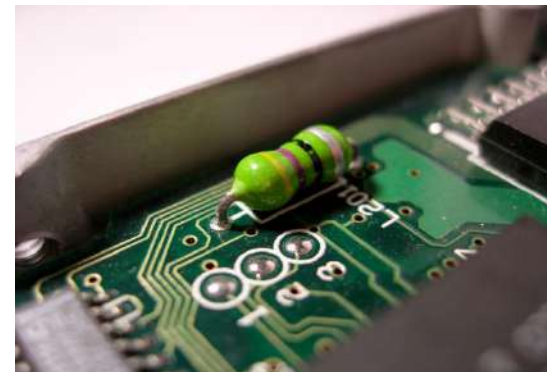


Elektrolit kondenzátorok

- Nagy kapacitásérték (tip. nF - 10000 μ F...)
- Kisfrekvenciásak (tipikusan hangfrekvencia)
- Polarizáltak
 - **Ellentétes polaritással nem szabad bekötni!**
- A hőmérséklet csökkenésével a kapacitás csökken
- Alkalmazási terület:
 - Energiatárolás (tápok pufferei, Low ESR!)
- Kritikus alkatrész...



- Induktivitások
 - Szolenoidok
 - Toroidok
 - Értékkészlet tipikusan $\mu\text{H}..m\text{H}$
- Gyakori alkalmazás:
 - DC/DC átalakítóknban, energiatárolásra





Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

A félvezetők



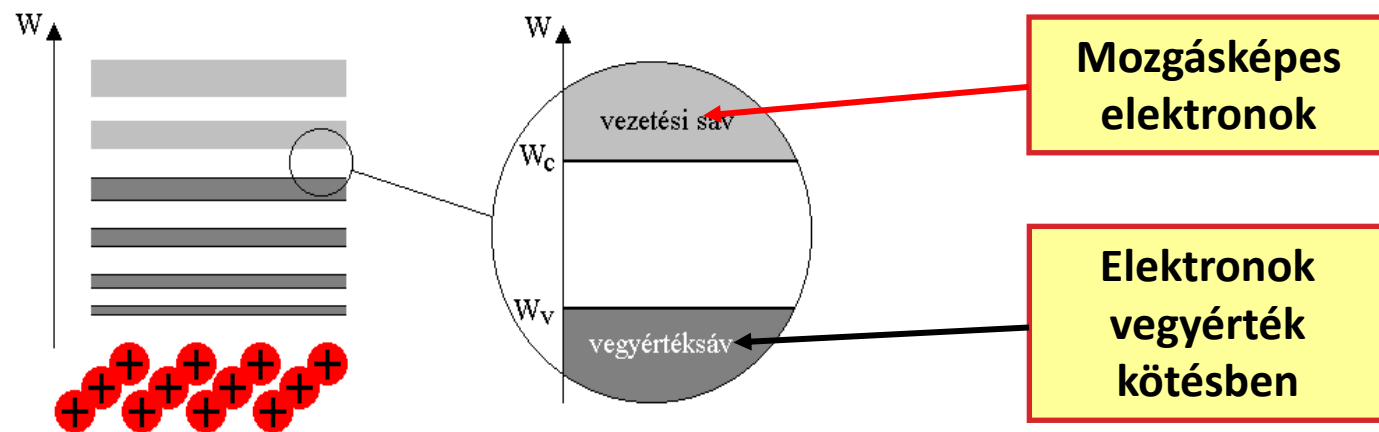
Félvezetők

- Átmenetet képeznek a szigetelők és a vezető anyagok között.
- Vezetik az áramot.
 - NTC, azaz növekvő hőmérsékletre az ellenállásuk csökken. (ellentétben a fémekkel!)
- Fontosabb félvezető anyagok (önkényes és nem teljes felsorolás!)
 - Egykristályos, elemi félvezetők: Si, Ge (periódusos rendszer IV. oszlop)
 - Szilícium: integrált áramkörök, eszközök
- Vegyületfélvezetők: pl. GaAs, GaAsP, GaN, SiC stb.
 - LED, HEMT (high electron mobility transistor – nagyfrekvenciás analóg feldolgozás), teljesítmény félvezetők
- amorf (főleg Si)
 - TFT, napelem stb.
- szerves
 - OLED

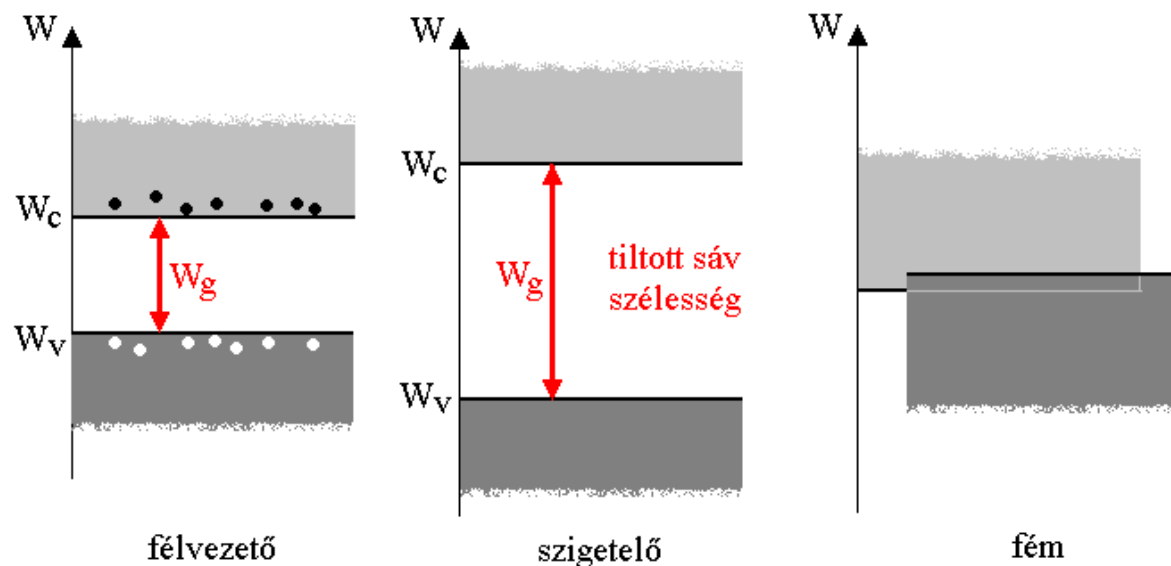


Mitől lesz egy anyag vezető, félvezető, szigetelő?

- Ehhez vissza kell nyúlni a kvantummechanikához.
 - Egy atomban az elektronok csak meghatározott diszkrét (kvantált) energiaállapotokat vehetnek fel. Egy energiaállapotban összesen két (!) elektron lehet.
 - Kristály esetén hasonló a helyzet. A megengedett állapotok sávokká szélesednek, amelyek között nem megengedett állapotok, ún. tiltott sávok vannak.



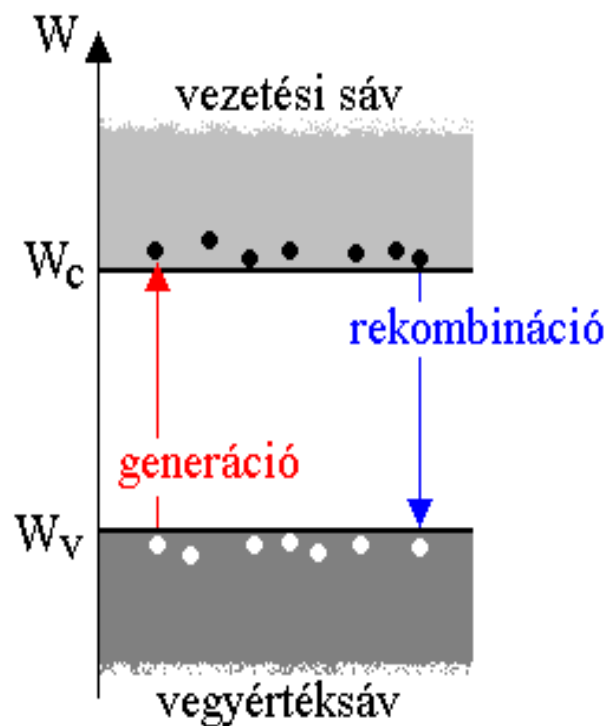
Vezetők, félvezetők és szigetelők



- Fémek esetén a vezetési és vegyértéksáv között nincs tiltott sáv, a fémek jól vezetik az áramot
- Ha a tiltott sáv széles, a termikus átlagenergiához képest ($kT=26\text{meV}$) a vegyértéksávból történő felkerülés valószínűsége 0, szigetelők
- Ha a tiltott sáv néhány eV környéki, akkor létező valószínűséggel felkerülhet elektron a vezetési sávba, ekkor félvezetőkről beszélünk.
 - eV – elektron volt – energia nem SI mértékegysége, 1 elektron 1V feszültséggel gyorsítva, 1.6×10^{-19} J
 - Nagyobb hőmérsékleten megnövekszik a valószínűség, több lesz tehát a töltéshordozó. Azaz a félvezető ellenállása csökken, (NTC)



Töltéshordozók



- Elektronok a vezetési sáv alján
- Lyukak (elektron hiányok) a vegyértéksáv tetején
- Mindkettő szolgálja az áramvezetést.
 - nemcsak az elektron, hanem az elektron hiány is el tud mozdulni.
- A „tiszta” (szakszóval intrinsic) félvezetőben viszonylag kevés töltéshordozó van.
 - Szilíciumban pl. $10^{10}/\text{cm}^3$, miközben $5 \cdot 10^{22}/\text{cm}^3$ atom van
 - Így az intrinsic félvezető nem túl jó áramvezető

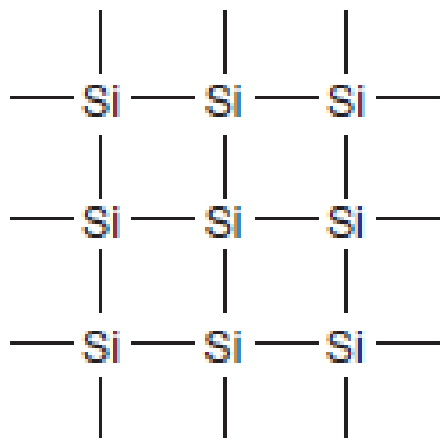


Adalékolás

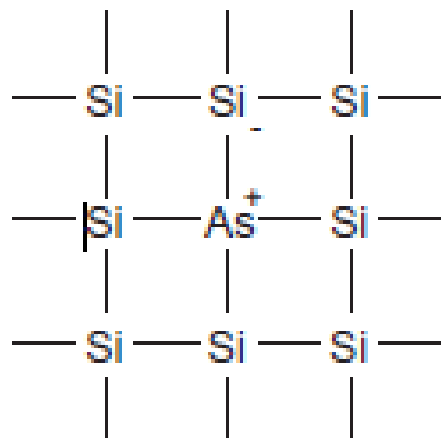
- A félvezető kristályba kis mennyiségben idegen atomokat juttatnak be, amelyek beépülnek a kristályrácsba.
- Attól függően, hogy az adalék atom a félvezetőhöz képest több vagy kevesebb elektronnal rendelkezik, két adalékolási módot különböztethetünk meg.
 - n típusú adalék: az adalék atomok több elektronnal rendelkeznek a külső elektronhéjon. A többlet a kristály vezetési sávjába kerül, így az elektronok száma megnövekszik, az elektronok lesznek a többségi töltéshordozók
 - p típusú adalék: az adalék atomok kevesebb elektronnal rendelkeznek a külső elektronhéjon. A kristály szabad elektronjait befogják, így mozgóképes elektronhiány (lyuk) alakul ki.
- Nagyjából annyi „új” töltéshordozó keletkezik, amennyi adalékatom a kristályba került.



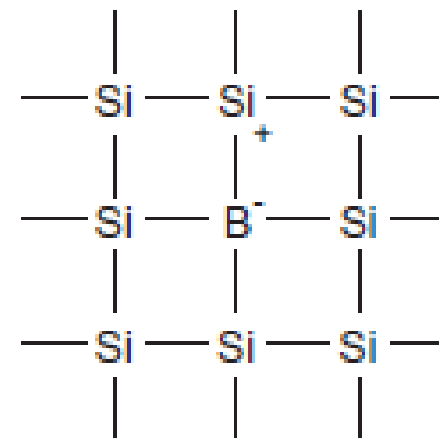
Példa: szilícium adalékolása arzénnel ill. bórral



intrinsic szilícium



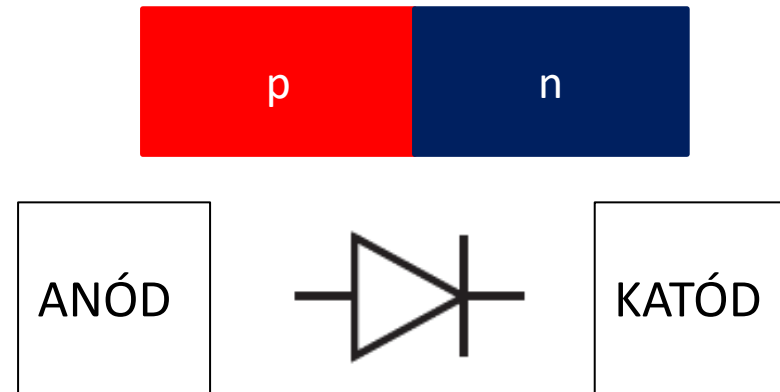
n szilícium



p szilícium



pn átmenet vagy félvezető dióda

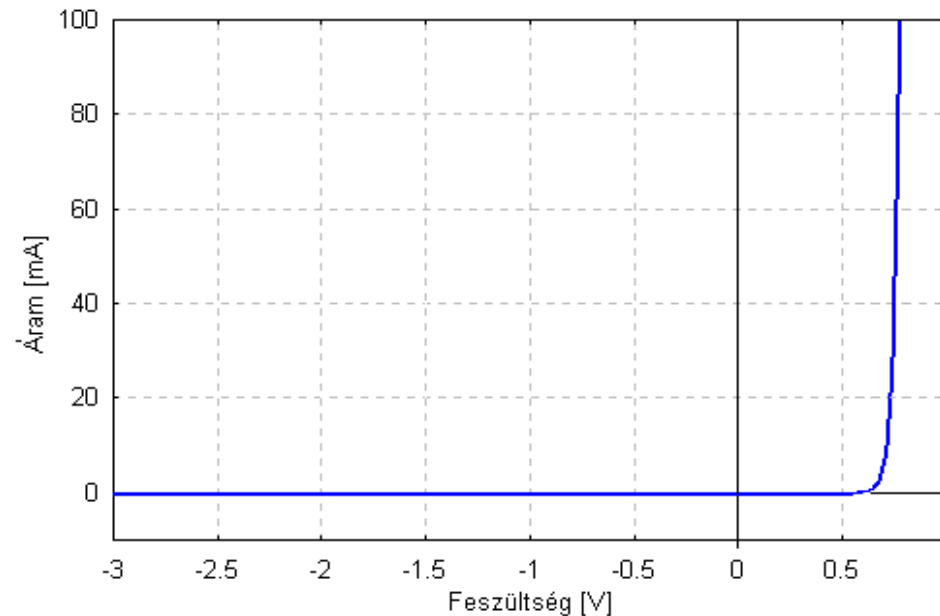


- Ahol a kristályban egy n és egy p zóna érintkezik kialakul egy ún. **pn** átmenet.
 - A p vezetékes területet szokásosan anódnak, az n vezetékes részt katódnak hívjuk
 - Ha az anód pozitívabb feszültségű, mint a katód, az átmenet nagy árammal vezet, az áram nagyjából exponenciálisan nő a feszültséggel, a dióda *kinyit*
 - Ha az anód negatívabb feszültségű, mint a katód, az átmeneten nagyon kis áram folyik, a dióda *lezár*.
 - Erre mondjuk azt, hogy **EGYENIRÁNYÍT**.

A dióda legfőbb tulajdonságai

- Pozitív feszültségekre (p típusú anyag pozitívabb potenciálon, **nyitóirány**), a struktúrán a feszültségtől exponenciálisan függő áram folyik.
- Negatív feszültségekre (p oldal negatívabb, **záróirány**) a struktúrán nagyon kis, gyakorlatilag feszültségfüggetlen áram folyik.

Záró (reverse)
tartomány
 $I \sim 10^{-12} \text{ A/mm}^2$
(Si, $T=300 \text{ K}$)

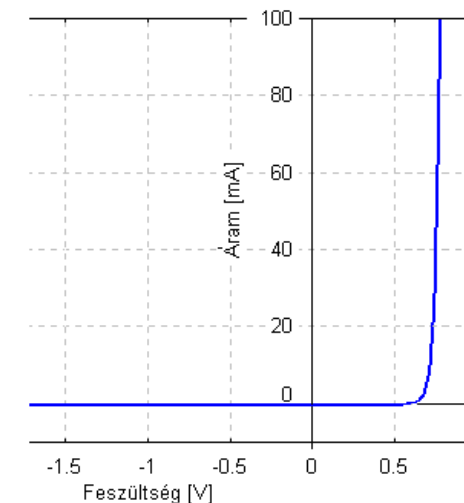
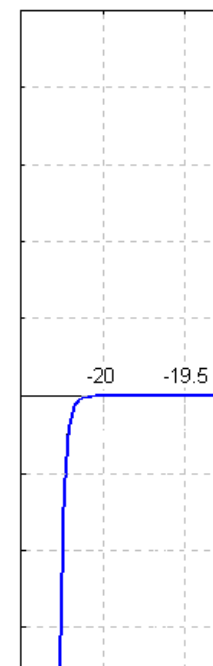


Nyitó (forward)
tartomány
 $I \sim \exp(V)$

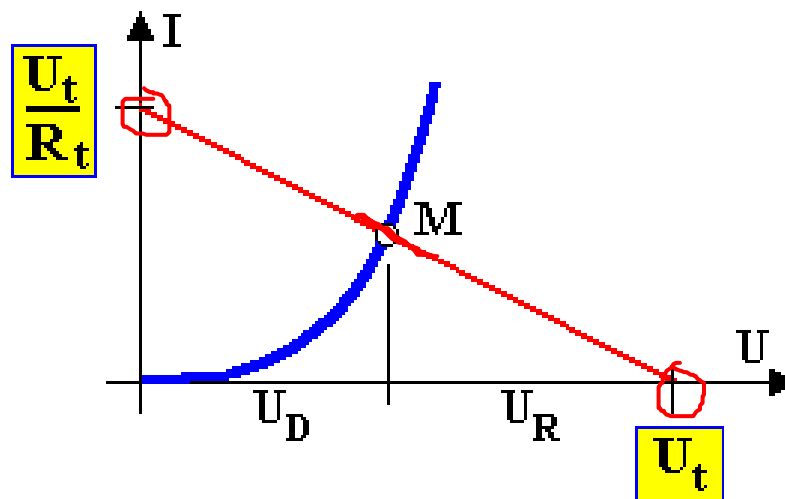
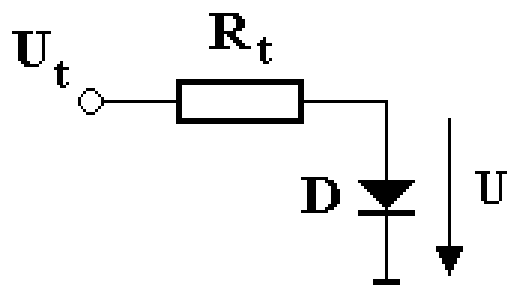
A dióda karakterisztikája

- Nyitóirányban:
 - Karakterisztika egyenlet: $I=f(U)$ függvény...
 - Nemlineáris eszköz.
 - I_0 a pn átmenet **szaturációs konstansa**,
 - $I_0 \approx 10^{-14} \dots 10^{-15} \text{ A}$ szilícium diódán.
 - V_{TH} a termikus feszültség (kT/q), 26mV
 - n egy illesztett konstans, 1..2 között
- Záróirányban:
 - Egy adott kritikus zárófeszültségnél, az ún. V_{BR} letörési feszültségnél a dióda záróárama hirtelen megnő és viszonylag nagy áramok folynak a diódán nagyon kis további feszültség-emelkedéssel. Ez a karakterisztika feszültség stabilizálásra alkalmazható.

$$I = I_0 (e^{V/nV_{TH}} - 1)$$



Dióda számítása

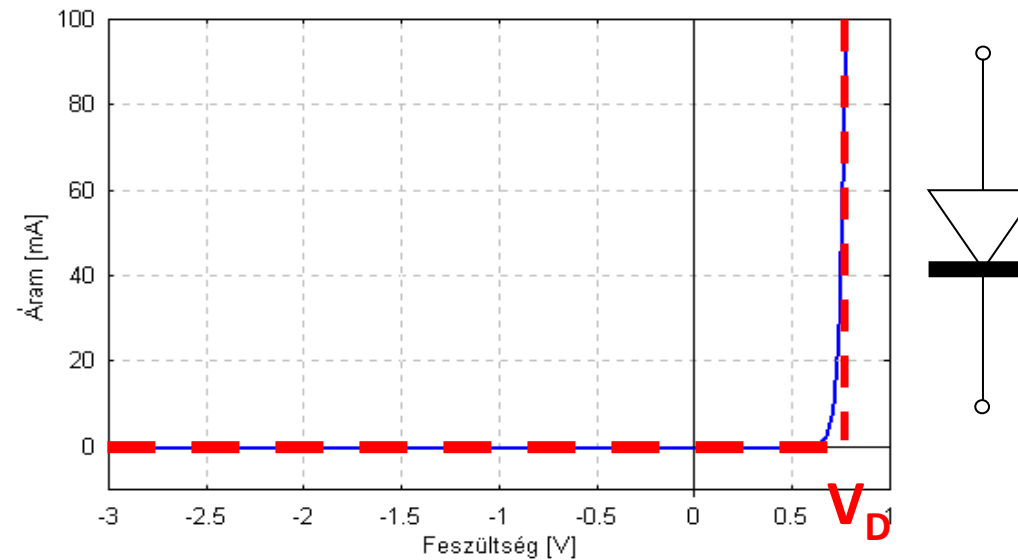


- Az áramkörre felírt huroktörvényből: $U_t = IR_t + U$, azaz $I = \frac{U_t - U}{R_t}$
- Egy egyenes egyenlete adódik (ez tulajdonképpen az áramkörben a diódán kívül előforduló elem „karakterisztikája” a dióda feszültségének függvényében)
- Ha a karakterisztika grafikusan adott – a szerkesztés könnyen elvégezhető.
- Ha a diódaegyenlet konstansai adottak, akkor pedig numerikusan megoldható.



Közelítő számítás

- Kihasználjuk, hogy az exponenciális függvény „meredek”



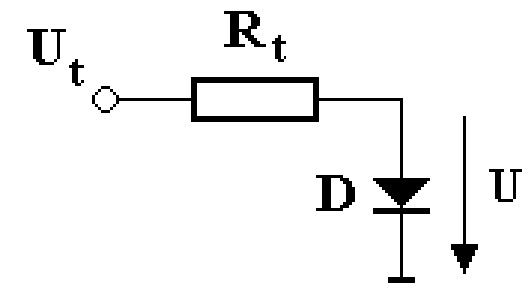
- A bekapcsolt (= nyitóirányú áramot vezető) diódát egy U_D feszültségforrással, a kikapcsolt diódát pedig szakadással helyettesítjük.
- A helyettesítő feszültségforrás feszültségét, V_D –t az adatlapból állapítjuk meg, Si diódára kb. 0,7V

Példa

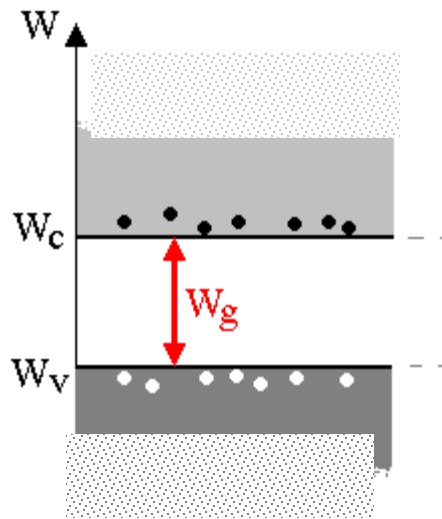
- Feltételezzük, hogy a dióda vezet.
 - Mivel az ellenállás egyik végén a tápfeszültség, másik végén közelítőleg a dióda feszültség van, ezért

$$I = \frac{V_t - V_D}{R_t}$$

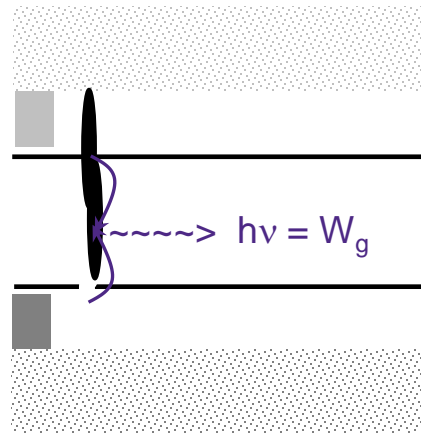
- Si diódára $V_D=0,7V$, legyen a tápfeszültség $5V$, az ellenállás pedig $1k\Omega$, ekkor a munkaponti áram:
- $I = \frac{5-0,7}{1} = 4,3mA$



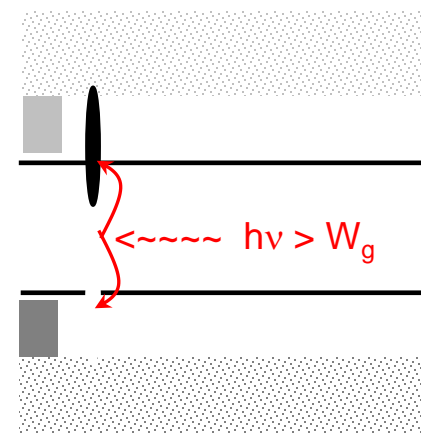
LED



Direkt **rekombináció**
fényemisszióval jár(hat),



Fényelnyelés generációt
okozhat



- Bizonyos típusú félvezető anyagokban a rekombináció
 - Azaz egy elektron visszatérése a vezetési sávból a vegyértéksávba
- Foton kibocsátásával járhat
 - (Az elektronnak el kell veszítenie az energiáját. Ez vagy fotonnak (direkt) vagy a kristályrácsnak (indirekt) adódik át.
- A kibocsátott foton hullámhossza a tiltott sáv szélességétől függ.



LED félvezetők

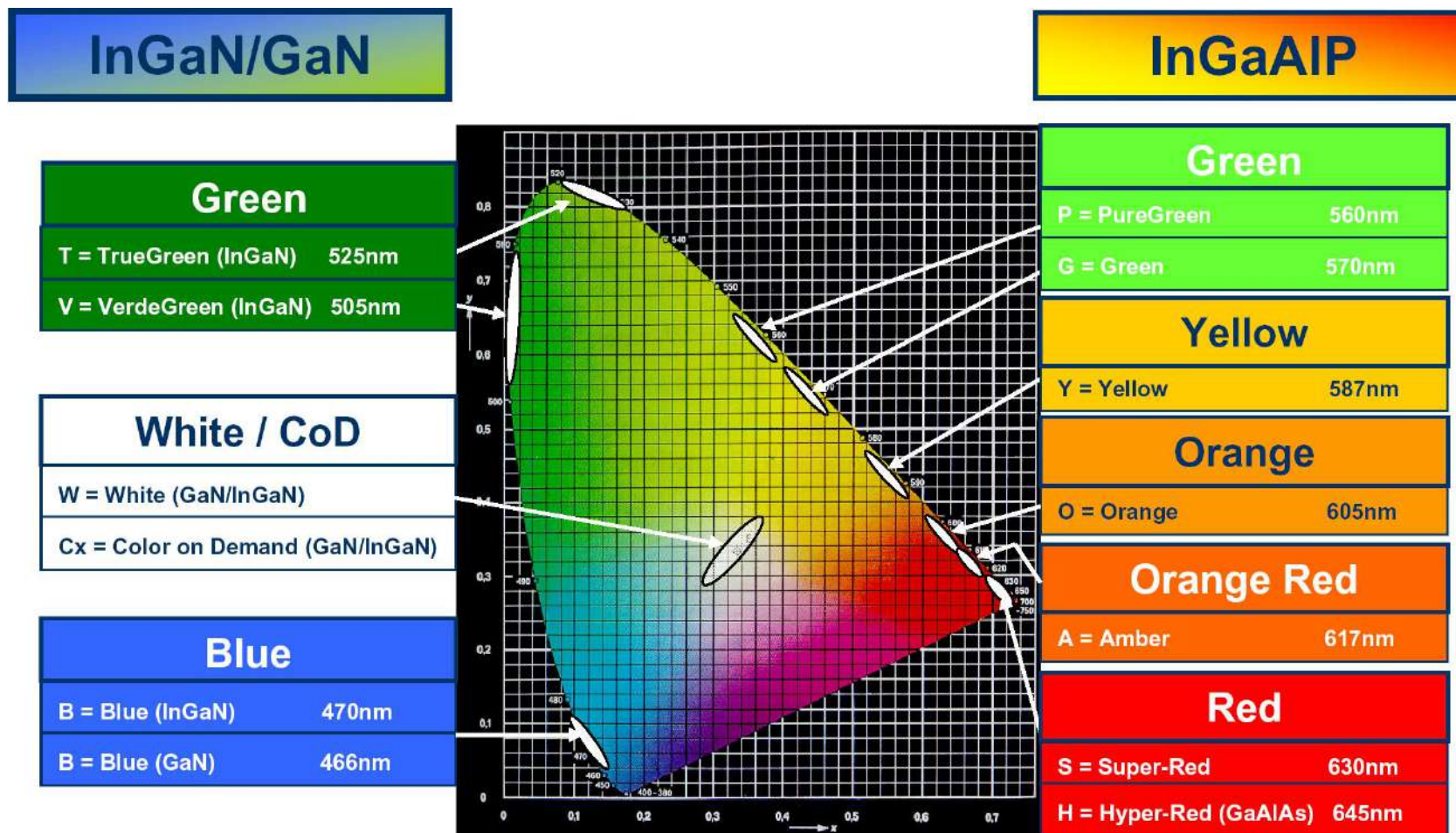
- A szilíciumban indirekt rekombináció zajlik
- Direkt (sugárzásos) rekombináció van az ún. vegyületfélvezetőkben
 - A periódusos rendszer III. és V. oszlopában lévő elemek vegyületei
 - Al, Ga, In
 - N, P, As
- A tiltott sáv szélessége az összetételtől függ
- $\lambda = \frac{c}{\nu} = \frac{hc}{W_g}$
- Szélesebb tiltott sáv -> kisebb hullámhossz
- Keskenyebb tiltott sáv -> nagyobb hullámhossz

III A	IV A	V A	VI A	VII A	VIII A
					2 He
5 B	6 C	7 N	8 O	9 F	10 Ne
13 Al	14 Si	15 P	16 S	17 Cl	18 Ar
31 Ga	32 Ge	33 As	34 Se	35 Br	36 Kr
49 In	50 Sn	51 Sb	52 Te	53 I	54 Xe
81 Tl	82 Pb	83 Bi	84 Po	85 At	86 Rn



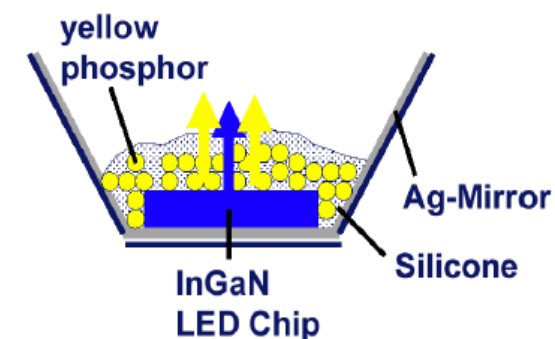
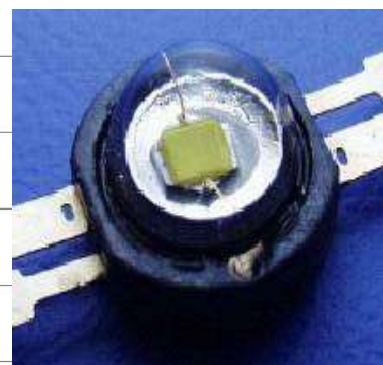
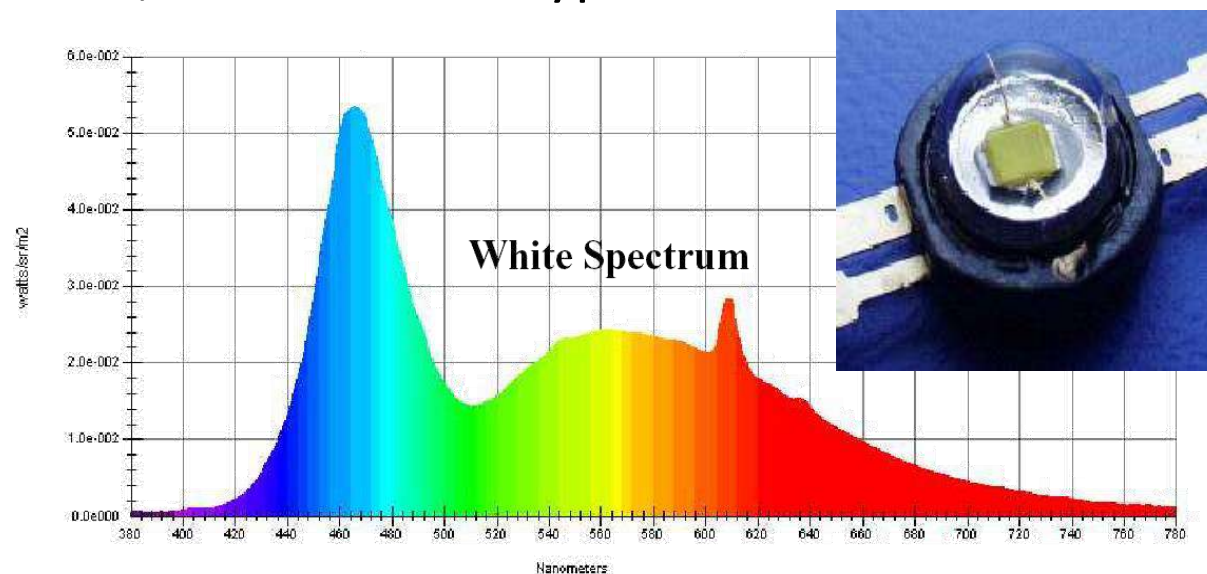
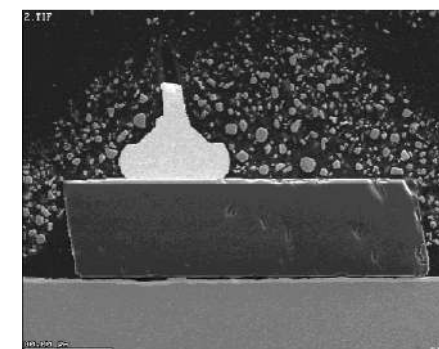
■ Két anyagrendszert használnak. Az elérhető színek

- InGaAlP rendszer: (infra vörös) – vörös – sárgászöld
- InGaN/GaN rendszer: (ultraibolya) – kék - kékeszöld



Fehér fény előállítása

- RGB LED
 - A három alapszín tartalmazza
 - A színek aránya könnyen beállítható.
 - Azaz a R, G, B intenzitása külön szabályozható
- Kék LED + sárga fénypor
- UV LED + vörös, zöld és kék fénypor

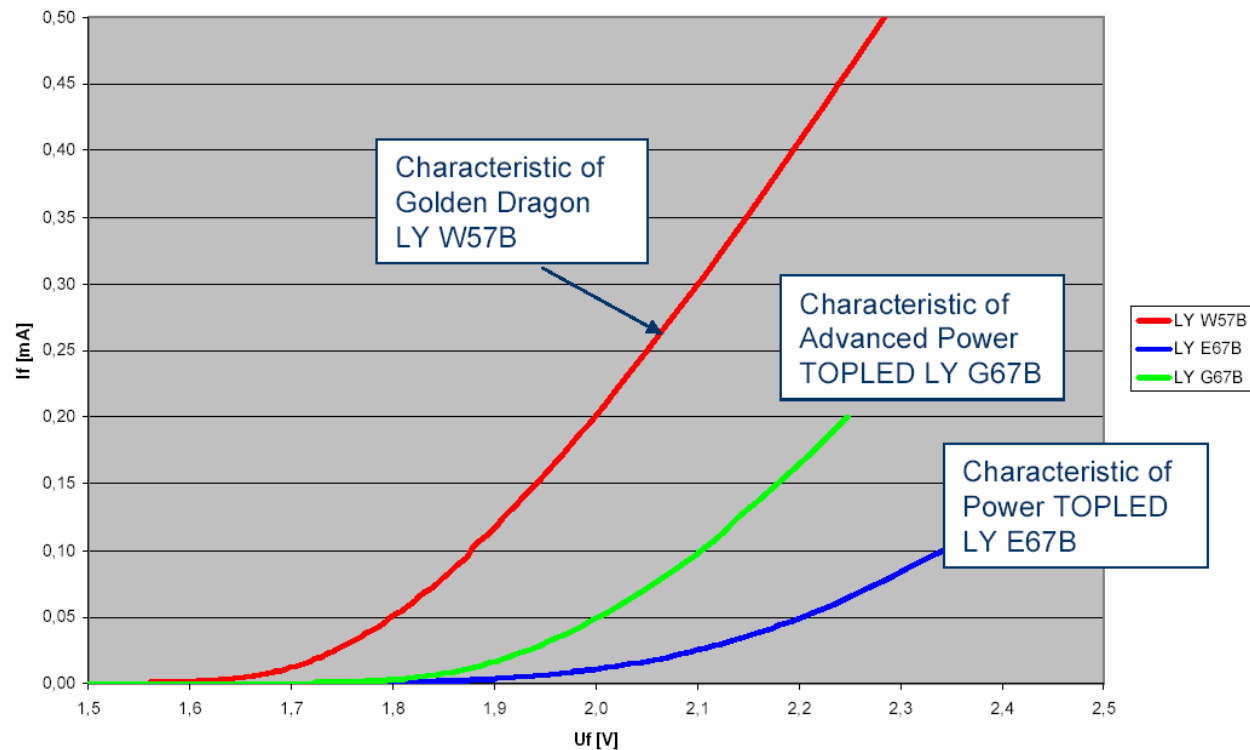


Fényporok

- Más néven „foszfor”
 - (foszforeszkál szóból ered, nem a foszforra (mint kémiai elem) utal)
- Sugárzás (foton, vagy elektron) hatására látható fényt kelt.
 - Elnyeli a nagyobb energiájú (kisebb hullámhosszú) fotont és kisebb energián (nagyobb hullámhosszon) sugározza ki.
 - Az energiakonverziós hatások tehát kisebb, mint 1
 - A gerjesztő sugárzás megszűnése után még sugároz
 - Ez az ún. utánvilágítási idő, néhány ms (CRT) – több másodperc (radar)
 - Fénycsövekben (az UV fény átalakítására)
 - Katódsugárcsővekben (elektronsugár kelt fényt)
 - Fehér LED-ekben
 - Utánvilágító táblák (több órán is) – biztonságtechnika, munkavédelem



Elektromos karakterisztika

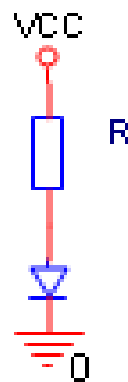


■ Elektromos szempontból egy dióda

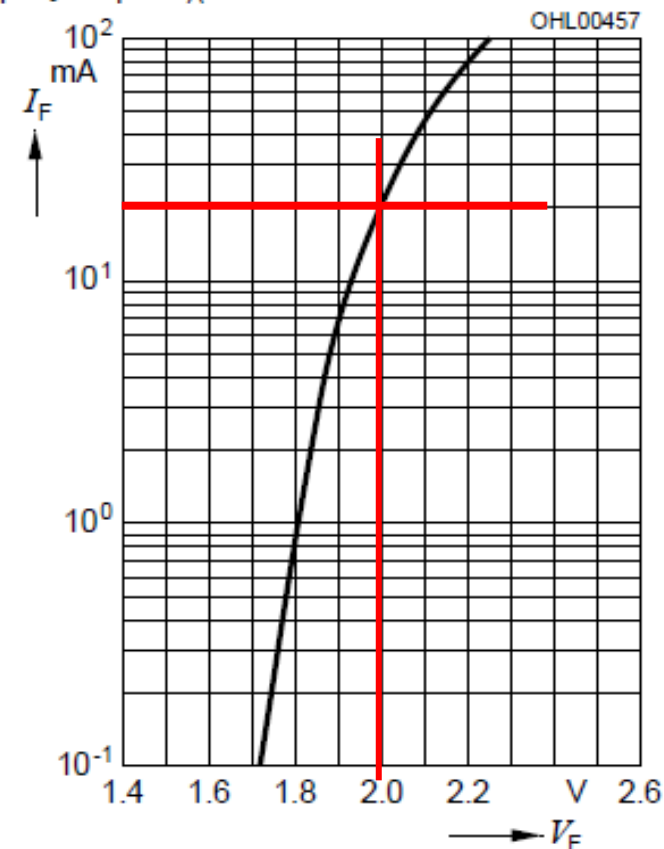
- Kisebb hullámhossz: ugyanakkora áramhoz nagyobb feszültség tartozik.
- **Nyitó áram:**
 - kisteljesítményű, hagyományos LED-ek: ~20 mA
 - nagyteljesítményű LED-ek: 300 mA ... 800 mA ... több A



- Egy zöld színű LED-et szeretnénk egy 3,3V-os tápfeszültségről a 20mA munkapontban működtetni. A LED karakterisztikája adott.
- A kapcsolási rajz a következő:
- Az $I_L=20\text{mA}$ -es ponthoz $U_L=2\text{V}$ feszültség tartozik a karakterisztika alapján.
- A szükséges ellenállás tehát:
 - $R = \frac{V_{CC}-U_L}{I_L} = \frac{3,3-2}{20} = 65\Omega$
- Látható, hogy az előtét ellenálláson hővé alakuló energia a teljes rendszer hatásfokát rontja.
 - Éppen ezért nagyáramú, világítástechnikai célokra szánt LED-ek esetén nem előtétellenállást, hanem LED meghajtó áramköröket alkalmaznak.



Durchlassstrom²⁾ Seite 15
 Forward Current²⁾ page 15
 $I_F = f(V_F); T_A = 25^\circ\text{C}$



Források, ajánlott irodalom, érdekességek

1. Félvezető eszközök működése

- Dr. Székely Vladimír: Elektronika 1. Félvezető eszközök (Műegyetemi Kiadó, 2001)

2. [A pn átmenet működése](#)

3. [Egyenirányító dióda szimulációja](#)

4. [LED lighting efficacy: Status and directions](#)

A digitális CMOS logika alapjai

3. előadás

- MOS tranzisztor
- Digitális logika alapfogalmai
- CMOS alapkapuk, komplex kapuk, tárolók

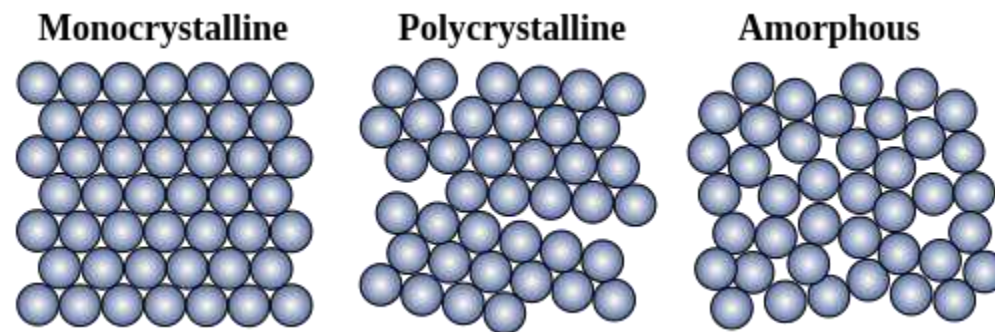


A MOS tranzisztor

- MOS: Metal-Oxide-Semiconductor
 - Nevét a működést biztosító anyagstruktúráról kapta, azaz fém, a félvezető oxidja, félvezető.
 - A félvezető szilícium, mivel a SiO_2 (más néven kvarc) stabil anyag.
 - Valójában ez az egyik fő oka annak, hogy szilíciumot használunk más félvezetők helyett
 - A fém kezdetben alumínium volt, később szinte minden technológiában polikristályos szilíciumot használtak, az utóbbi években azonban újra fémből készül. (meglehetősen „trükkös” ötvözetek – ez a fém-gate-s / metal gate technológia)
- Ma a vezető technológia
 - 1957: az első MOS tranzisztor
 - 1970: az első nagy tételben árult MOS IC (3-tranzisztoros 1 kbit DRAM, Intel)
 - Ma: több milliárd MOS tranzisztor/chip
 - 2005-ben állítólag több MOS tranzisztor készült, mint ahány szem rizst termesztettek. (forrás: „SEMI Annual Report’05” – nem ellenőrzött...)



Kitérő: egykristály, polikristály, amorf anyag



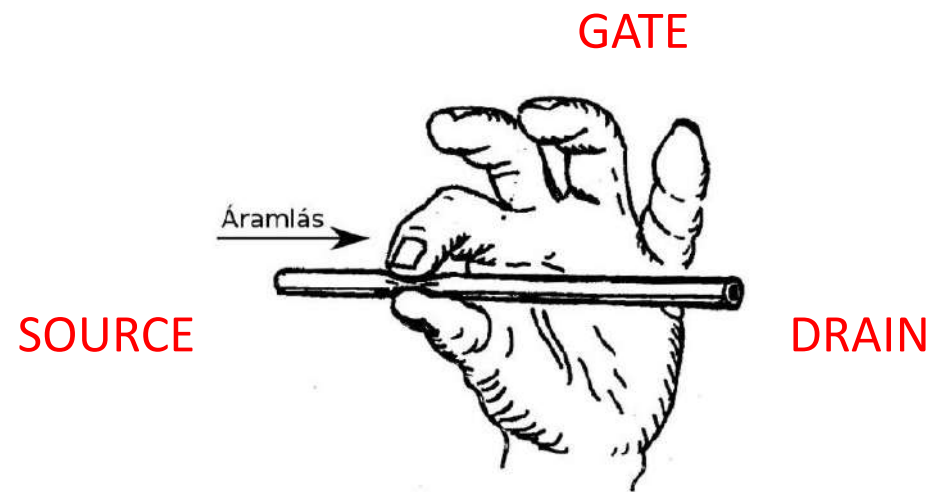
- Egykristály: hosszú távú rendezettség
- Polikristály: egykristály szemcsékből áll, különböző orientációban
- Amorf anyag: nincs, vagy csak nagyon rövidtávú a rendezettség

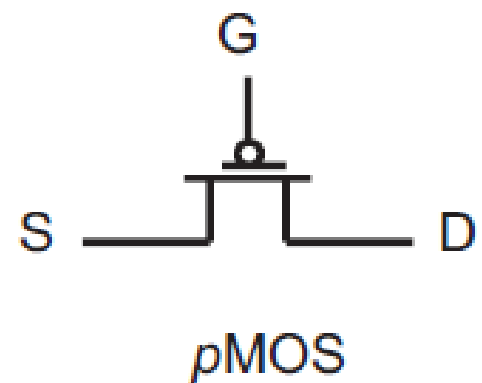
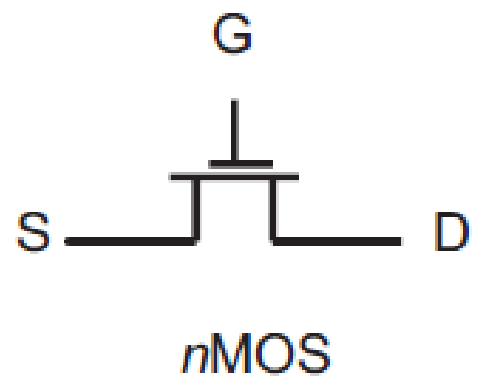
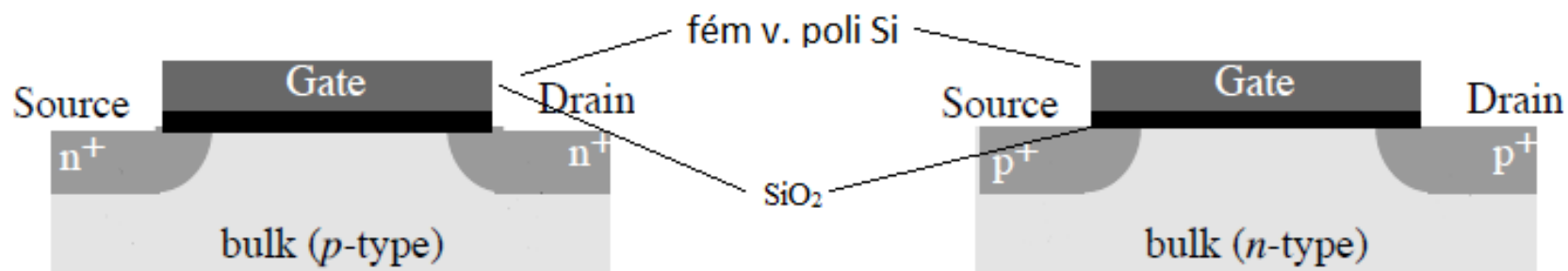


A MOS tranzisztor

■ A működés elve:

- Egy félvezető alapon („szubsztrát”) létrehozunk két elektródát, amely között folyó áramot szabályozzuk
- A két elektróda neve „**source**” és „**drain**”
- A **source**-ból származnak a töltéshordozók, amelyeket a **drain** gyűjt össze.
- A szabályozó elektróda neve: **gate**
- Mintha egy szívószálon keresztül folyó folyadékot vezérelnénk nyomással.





- Mivel kétfajta adalékolás is létezik, kétféle kialakítás képzelhető el.
- n MOS ill. p MOS tranzisztorokról beszélünk



A MOS tranzisztor vázlatos működése



■ Tekintsük az nMOS tranzisztort!

- Alapesetben nem vezet, hiszen a source és a drain között lezárt pn átmenetek vannak.
- Ha a gate feszültsége egy bizonyos szintet meghalad, a gate alatt elektronok jelennek meg és kialakul egy csatorna, ami összeköti source-drain elektródákat.
- A jelenség neve **INVERZIÓ** ehhez szükséges feszültség a **küszöbfeszültség**.
 - (inverzió: hiába p vezetési típusú a félvezető, mégis a nagy térerősség hatására a felületen az elektronok kerülnek többségbe, mintha n típusú lenne)
- **PONTOSAN ÚGY MŰKÖDIK, MINT EGY RELÉ – de nincs mozgó alkatrész!**
- pMOS esetén fordítva



Mire jó ez az egész?

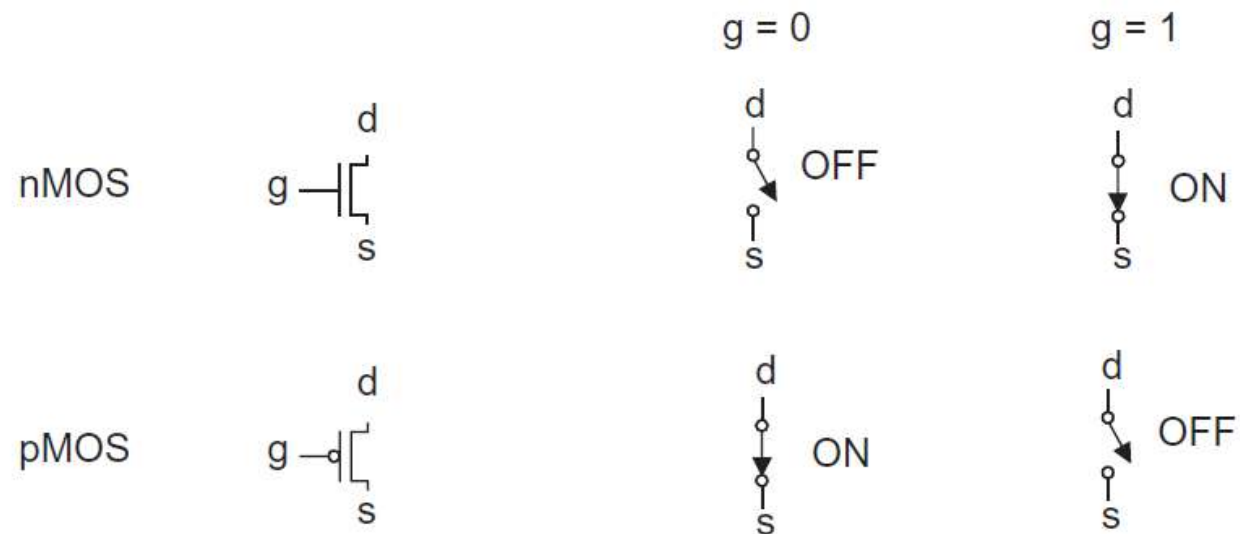
■ KAPCSOLNI!

- Emlékezzünk vissza: a kételemű Boole algebra egy másik elnevezése az ún. kapcsoló algebra.
- A MOS tranzisztor egy nem teljesen ideális, de jól működő kapcsoló.
- Rögtön két változatban is rendelkezésre áll.

■ Vizsgáljuk meg, hogyan működik egy digitális rendszerben

- Reprezentáljuk az logikai igazat a tápfeszültséggel, a logikai hamist pedig a 0V-al.
- Feltételezzük, hogy a tápfeszültség nagyobb, mint a küszöbfeszültség.
 - valójában – ökölszabály – kb. a négyszerese.
- Feltételezzük, hogy az nMOS tranzisztor szubsztrátja földre, a pMOS tranzisztor szubsztrátja pedig a tápfeszültségre van kötve
- Nézzük meg, mi történik a kétfajta tranzisztorral!





- A nMOS logikai 0 esetén nyitott kapcsoló, nem vezet áramot, logikai 1 esetén zárt kapcsoló, vezet.
- A pMOS logikai 0 esetén vezet, logikai 1 esetén nem vezet
- **Nem véletlen a jelölés**
 - Figyeljük meg az invertálás kis karikáját a pMOS tranzisztor gate-jén!
 - (ebben a tárgyban igyekszünk ezt az ún. „digitális” MOS szimbólumot alkalmazni, így „ránézésre” látszik, hogy melyik logikai jelszintnél mi történik)



A CMOS

- Minden adott tehát, hogy logikai kapukat készítsünk.
- Van kétfajta tranzisztorunk, az egyik logikai magas szintű vezérlésre kapcsol, a másik logikai alacsony szintűre.
 - Ha ezeket egy áramkörben alkalmazzuk, ezek lesznek az ún. komplementer MOS áramkörök, rövidítve CMOS
- Ha ügyesen kombináljuk, tudunk készíteni
 - Invertert
 - Alapkaput
 - (itt már megállhatnánk, hiszen pl. kétbemenetű NAND kapuból minden logikai függvény megépíthető)
 - Bonyolultabb logikai függvényt is. (majd látni fogjuk, ez lesz egy hatalmas előnye a CMOS-nak!)



„nem teljesen ideális, de jól működő kapcsoló”

■ Mit jelent ez?

- Bekapcsolt állapotban is esik rajta feszültség, oka az ún. csatornaellenállás.
- Azaz fogyaszt ($P = I^2 R_{DSon}$)
- Csak addig vezet, amíg a gate-source feszültségkülönbség nagyobb, mint a küszöbfeszültség. Azaz digitális logikában gondolkodva az nMOS nem tud tápfeszültségig feltölteni, a pMOS pedig nem tud 0V-ig kisütni. Többek között ezért alkalmazzuk együtt.

■ Mire jó még?

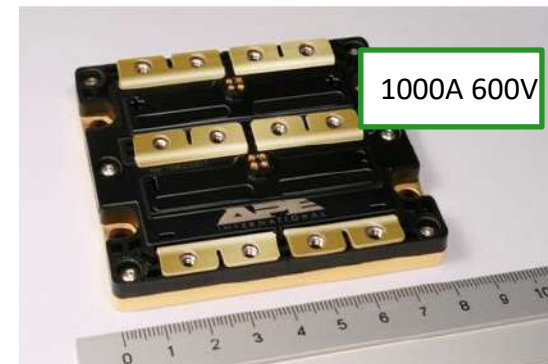
■ Mindenre (is)

- Bármit kapcsolni. A nA-tól a kA-ig 😊. Persze a méret más lesz.
- Inverterek, elektromos motorok meghajtása, elektromos autó, DC-DC átalakítók stb. stb. stb.
- D osztályú erősítő
- Analóg áramkörök is készülnek MOS tranzisztorral. Más tranzisztorok általában jobbak, de az hatalmas előny, hogy egybeintegrálható a digitális logikával.

100A 40V



1000A 600V





Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

A digitális logika alapfogalmai



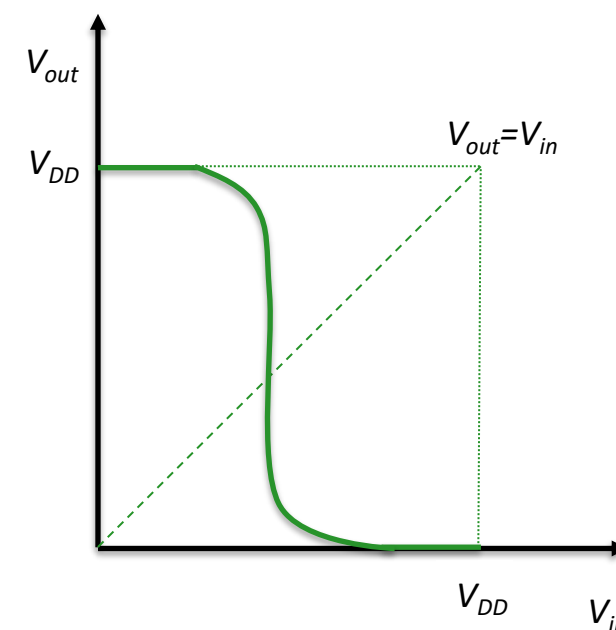
A Boole algebra áramköri megvalósítása

- A Boole algebra
 - Matematikai szemszögből egy absztrakció
 - Értékkészlete $x \in \{0,1\}$
 - Műveletei: $\neg \wedge \vee$
- Az értékkészlet elemeihez valamilyen könnyen feldolgozható fizikai mennyiséget rendelünk, ami általában a feszültség.
 - (lehet áram vagy feszültségkülönbség – nagysebességű logikákban)
 - A logikai 1-hez a V_H , a logikai 0-hoz a V_L feszültség szintet rendeljük.
 - Az eseten nagy részében a V_H megegyezik a tápfeszültséggel, a V_L pedig a föld.
 - A $V_H - V_L$ mennyiséget hívjuk **swing**-nek.
 - A tápfeszültség (V_{DD}) és a föld (0V) különbséget pedig **RAIL**-nek.
 - (honnan jön a név? – a tápfeszültség és a föld széles vezetői, mint egy sín pár húzódnak végig – a kapcsolási rajzon is és a fizikai valóságban is...)



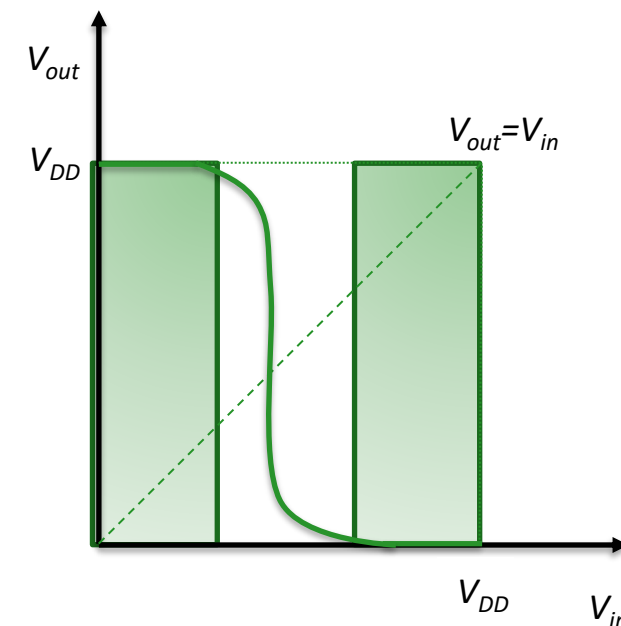
A transzfer karakterisztika

- Az inverter az $V_L=f(V_H)$ ill $V_H=f(V_L)$ függvényt kell, hogy megvalósítsa.
- Ez az ún. transzfer karakterisztika
- A komparálási feszültség az a feszültség, ami felett logikai 1, ami alatt pedig logikai 0-nak tekintünk egy jelet.
 - Komparálási feszültségen: $V_{OUT} = V_{IN}$
 - Azaz a transzfer karakterisztika és a 45° -os egyenes metszéspontja.



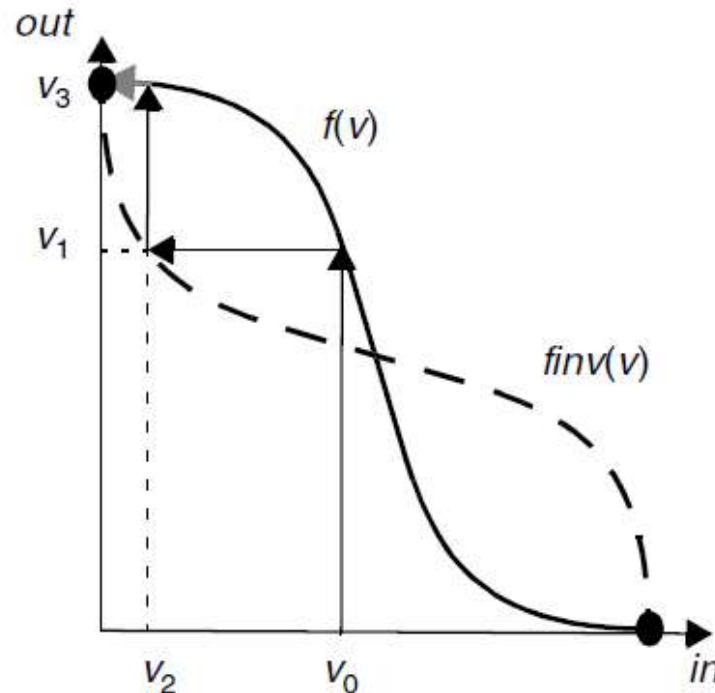
Zaj/zavar védettség

- Széles bemeneti feszültség tartományhoz azonos kimeneti érték tartozik.
 - Azaz ha a zaj/zavar ennél kisebb, a kimeneten nem jelenik meg, **elnyomja!**
- A karakterisztika három szakaszból áll:
 - A két szélső szakasz laposan fut, azaz a bemeneten lévő feszültségváltozások csak nagyon kis változást okoznak a kimeneten.
 - Ez lehetőséget teremt arra, hogy biztonságos logikai szint tartományokat jelöljünk ki.
 - A középső szakasz meredek.
 - (nagy az erősítése, azaz $A = \left| \frac{dV_{OUT}}{dV_{IN}} \right|$ nagy)
 - kis bemeneti megváltozásra nagy kimeneti feszültségváltozás történik



Jel-regeneráció

- A digitális feldolgozás során a logikai jel szintje regenerálódik



- Ha egy ábrán ábrázoljuk a $f(V)$ transzfer karakterisztikát és $f_{inv}(V)$ inverzét, nagyon szemléletesen belátható.
- Így lesz egy „rossz” V_0 jelből egyre jobb V_1, V_2, V_3 feszültség.
- Így a digitális logikai kapunak **stabil** két egyensúlyi helyzete van



Robosztusság

- A digitális logikai áramkör **ROBOSZTUS**
- A működés lényege kevésbé érzékeny (természetesen a megadott abszolút határok között) többek között
 - A bemeneten lévő zaj-zavarra
 - A tápfeszültség megváltozására
 - A környezeti hőmérsékletre
 - Az egyes alkatrészek paramétereinek véletlenszerű megváltozásának
 - Stb.





Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

CMOS logikai áramkörök



CMOS áramkörök

■ Complementary MOS

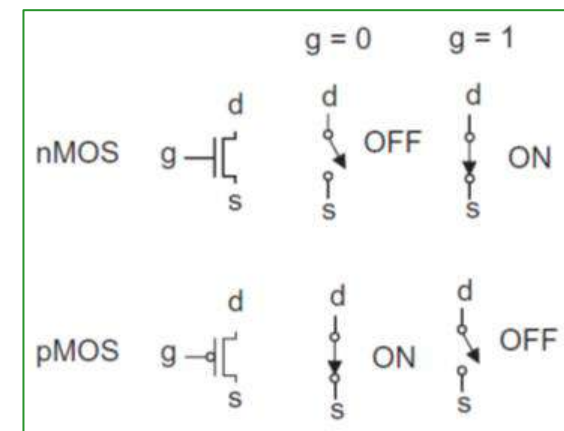
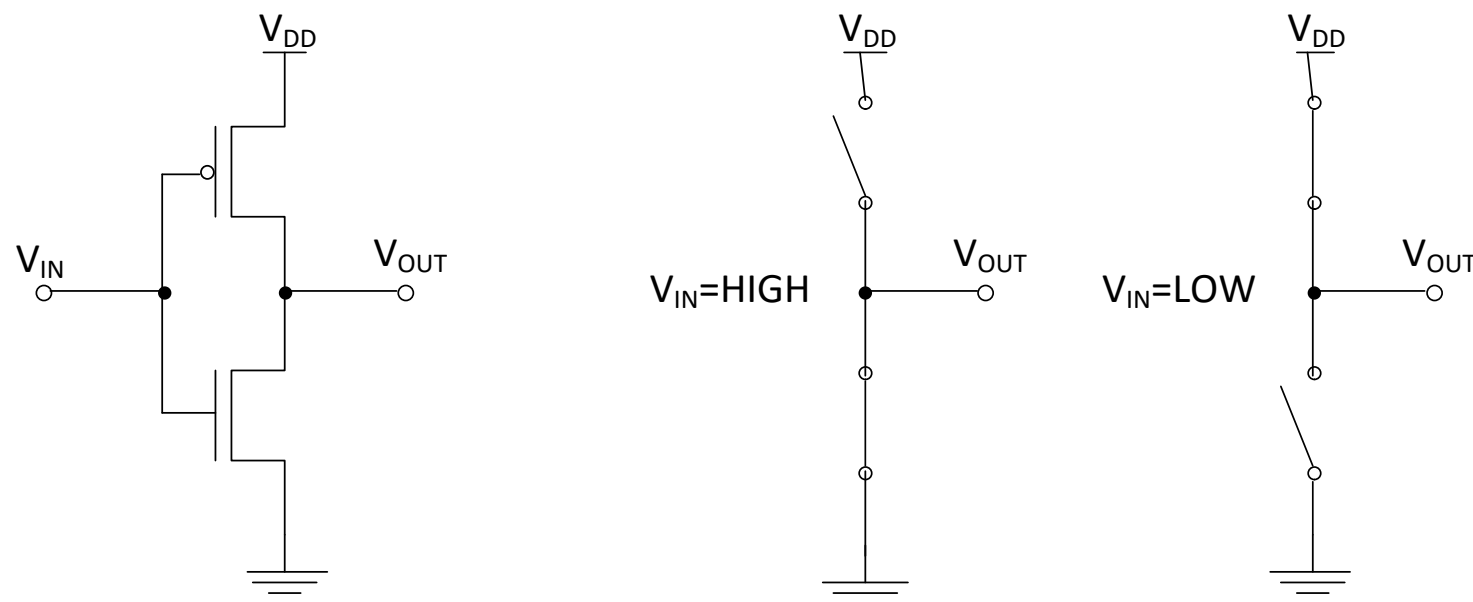
- n és p csatornás tranzisztorokból állnak a kapuk, innen származik a név

■ Manapság egyeduralkodó logikai áramkörökben

- A logikai szintek „tiszták”: $V_H = V_{DD}$, $V_L = 0V$ (azaz **rail-to-rail**, 0-tól tápfeszültségig történik a működés)
- A statikus (állandósult állapotbeli) áramfelvétel alacsony.
- A jelváltozás esetén a fel és lekapcsolási késleltetések (nagyjából) megegyeznek. (szimmetrikus működésre méretezett kapuk esetén.)
- Tápfeszültség-érzékeny, széles tápfeszültség tartományokban működik.
- Jól integrálható, a kapuk egyszerűek. (keves tranzisztort igényelnek)
 - Mit jelent ez?
 - Egységnyi területre jóval több kapu fér, mint más technológiákban
 - Nem véletlen, hogy – a nagyon speciális, pl. nagyfrekvenciás területek kivételével minden más logikai áramkört kiszorított.

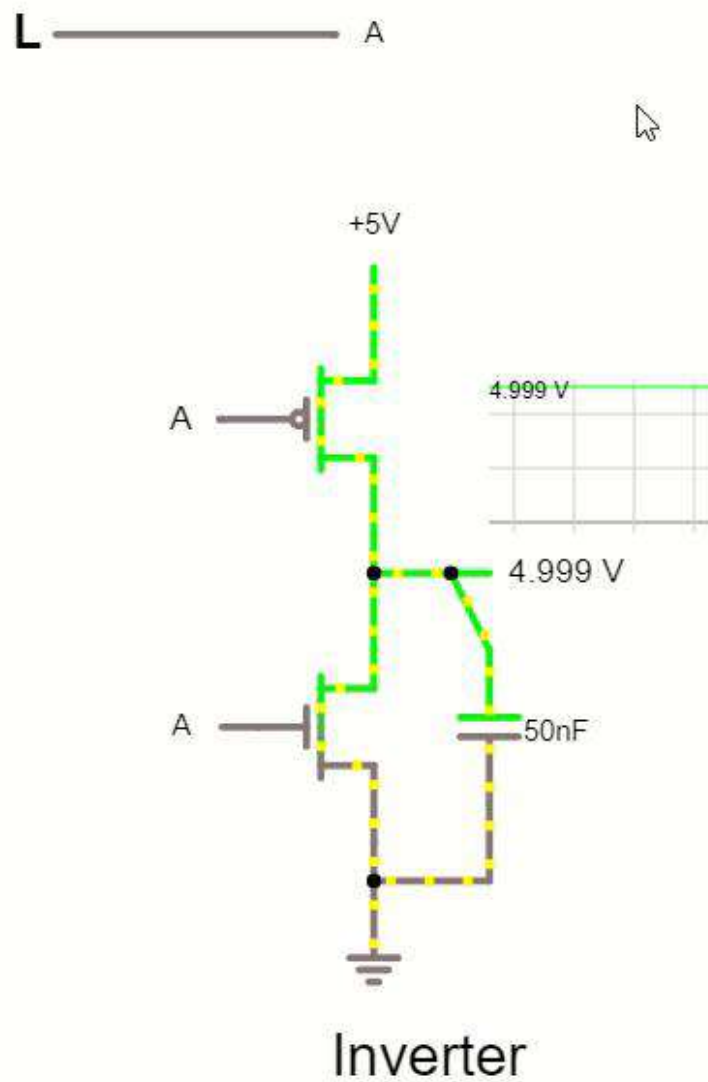


A CMOS inverter kapcsolási rajza



- Egy n és egy p csatornás MOS tranzisztorból áll.
 - Állandósult állapotban a két tranzisztor közül csak az egyik vezet, a másik mindig lezár.
- Azaz, mint egy olyan kapcsoló, ami a kimenetre a bemeneti jel szintjétől függően vagy a tápfeszültséget, vagy a földet kapcsolja.

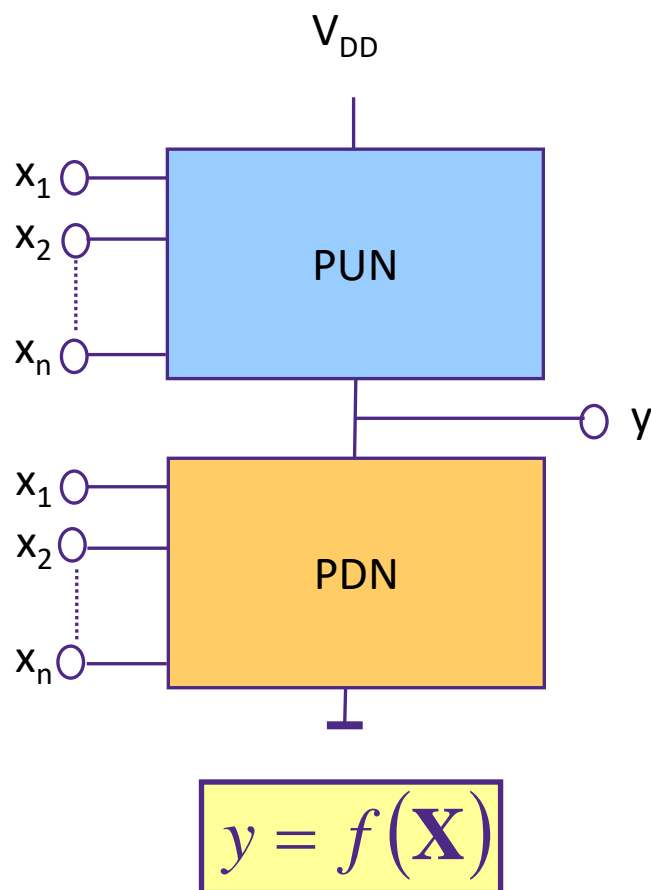




Statikus CMOS alapkapuk



CMOS kapu felépítése



- A kapuk esetében egy p csatornás tranzisztorokból álló „pull up” (PUN) ill. n csatornás tranzisztorokból álló „pull down” hálózat (PDN) alkotja a kaput, mindkét hálózat annyi tranzisztorból áll, ahány bemenete van a függvénynek
- pull up network
 - p -csatornás tranzisztorok
 - rövidzár, ha $f(\mathbf{X})=1$
 - szakadás, ha $f(\mathbf{X})=0$
- pull down network
 - n -csatornás tranzisztorok
 - rövidzár, ha $f(\mathbf{X})=0$
 - szakadás, ha $f(\mathbf{X})=1$



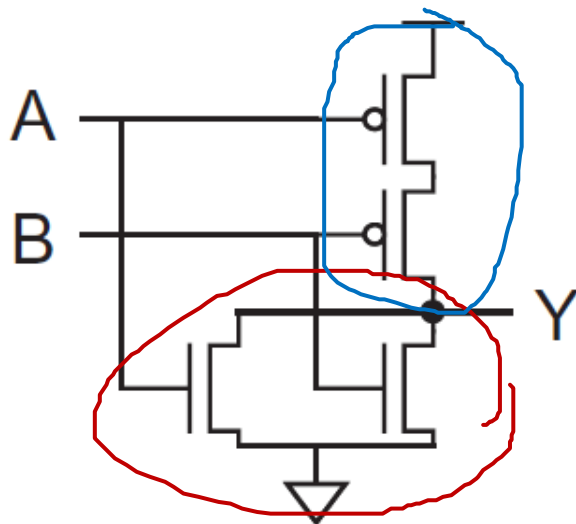
CMOS kapu felépítése

- Kapcsoló jellegű működés:
 - ÉS jellegű kapcsolatot két tranzisztor(vagy hálózatrész) soros kapcsolása ad.
 - VAGY jellegű kapcsolatot pedig két tranzisztor (vagy hálózatrész) párhuzamos kapcsolása ad.
- A PUN és a PDN működése ellentétes. Amikor az egyik vezet, a másiknak szakadást kell adnia és fordítva
 - Reciprok hálózat
 - (Ez bonyolultan hangzik. Arról van szó, hogy amit az egyik hálózatban sorba kapcsoltunk, a reciprok hálózatban párhuzamosan kell kapcsolni és fordítva. Ld. a következő dián)



CMOS NOR kapu

- A pull down network két párhuzamosan kötött nMOS tranzisztorból áll, a pull up pedig két sorbakapcsolt pMOS-ból.
- Ha mindkét bemenet 0, akkor mindkét pMOS vezet és egyik nMOS sem vezet. Így a kimenet 1.
- Ha A vagy B bemenet igaz, valamelyik nMOS tranzisztor vezet, a hozzátartozó pMOS viszont lezár, így a kimenet 0 lesz.

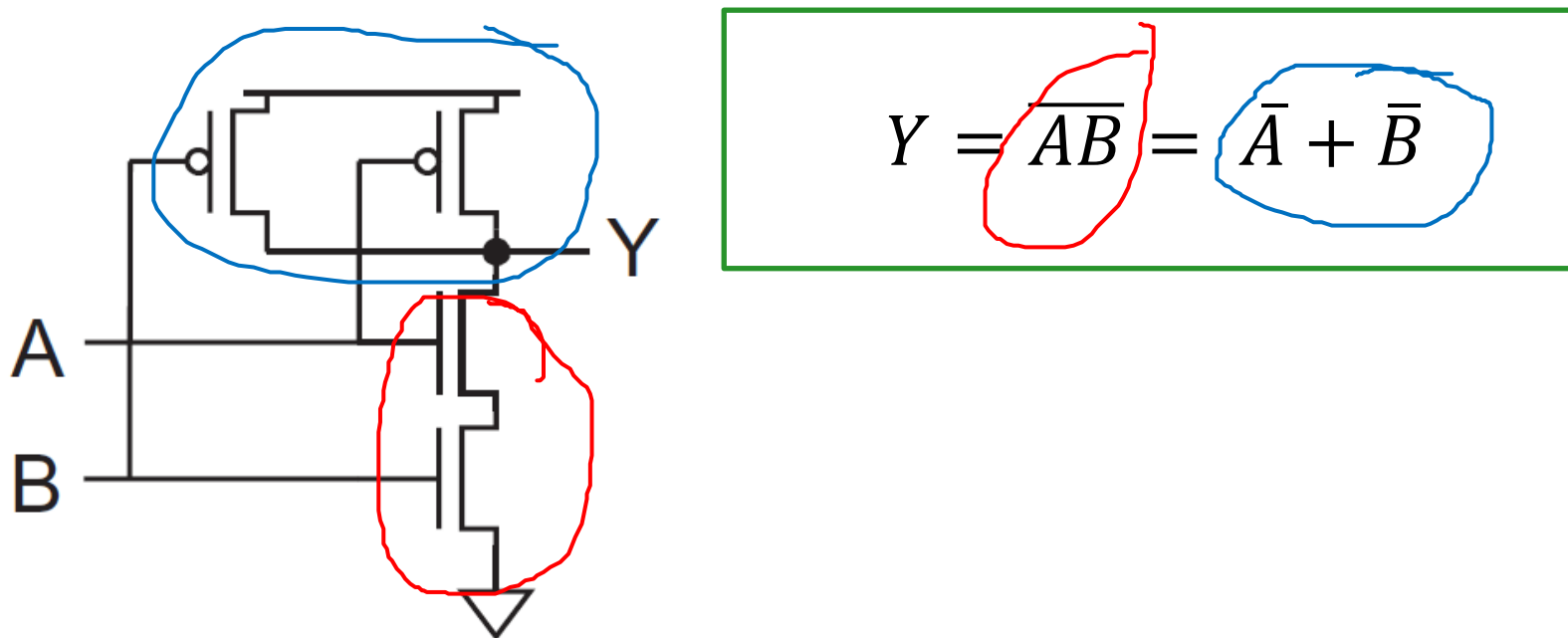


$$Y = \overline{A + B} = \bar{A} \cdot \bar{B}$$

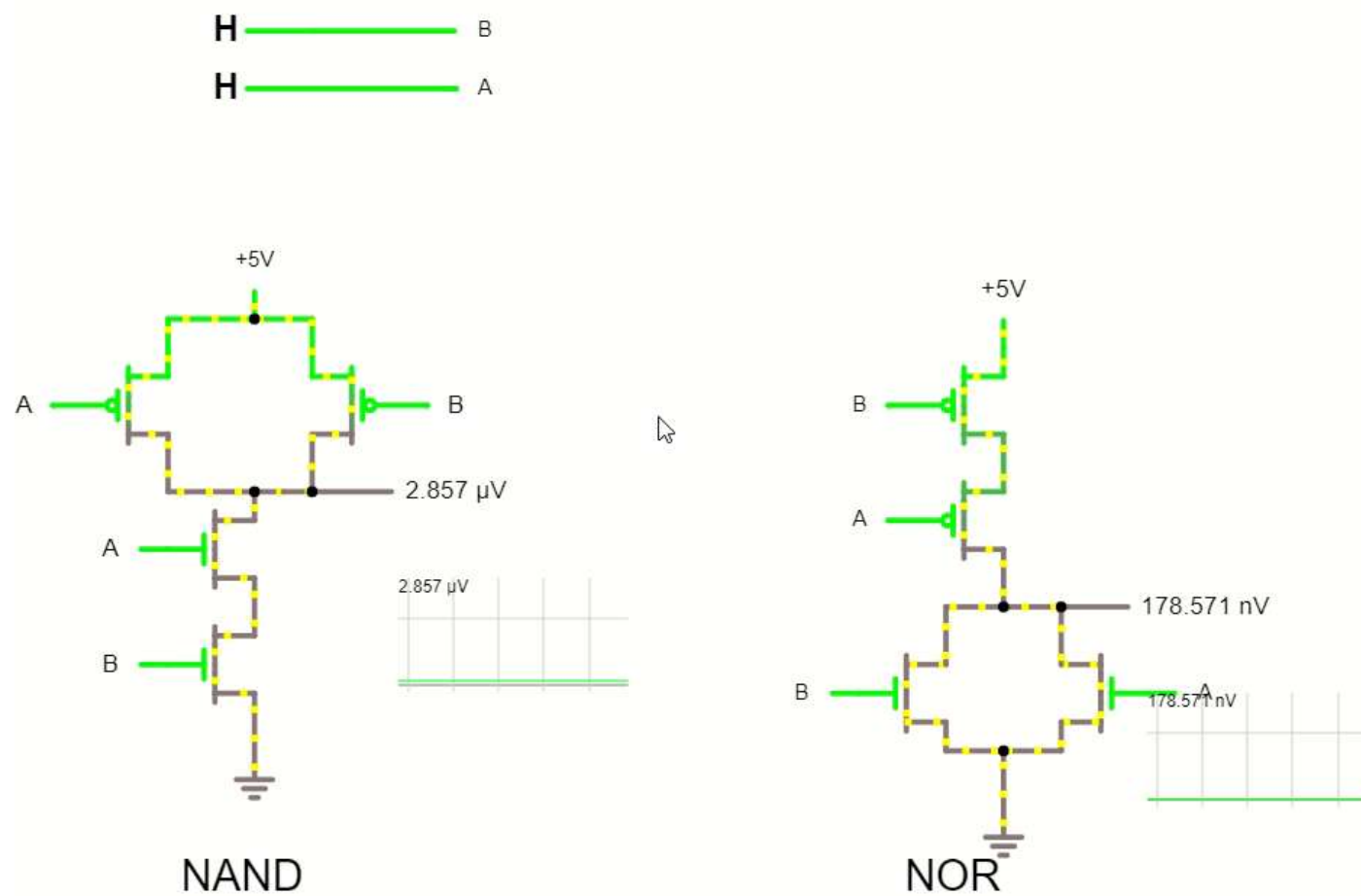


CMOS NAND kapu

- A pull-down network most két, sorba kötött nMOS tranzisztorból áll, a pull-up pedig két párhuzamosan kötött pMOS-ból.



Szimuláció



Komplex kapuk

- Tranzisztor szinten tudunk bonyolultabb (nem alapvető) logikai függvényeket megvalósítani.
- Általában maximum 4 bemenettel, az *és* ill. *vagy* függvényeket kombináljuk.
- Például:
 - OAI21
 - $Y = \overline{(A + B)C}$
 - AOI22
 - $Y = \overline{AB + CD}$
- Általában n bemenet *és/vagy* kombinációja $2n$ tranzisztor segítségével megvalósítható.
 - Ha feltételezzük, hogy a bemenet pozitív és negatív változata is rendelkezésre áll
- Mivel egy kapu, a késleltetés a többszintű realizációhoz képest kedvezőbb.
- A többszintű realizációhoz képest kevesebb tranzisztort tartalmaz.



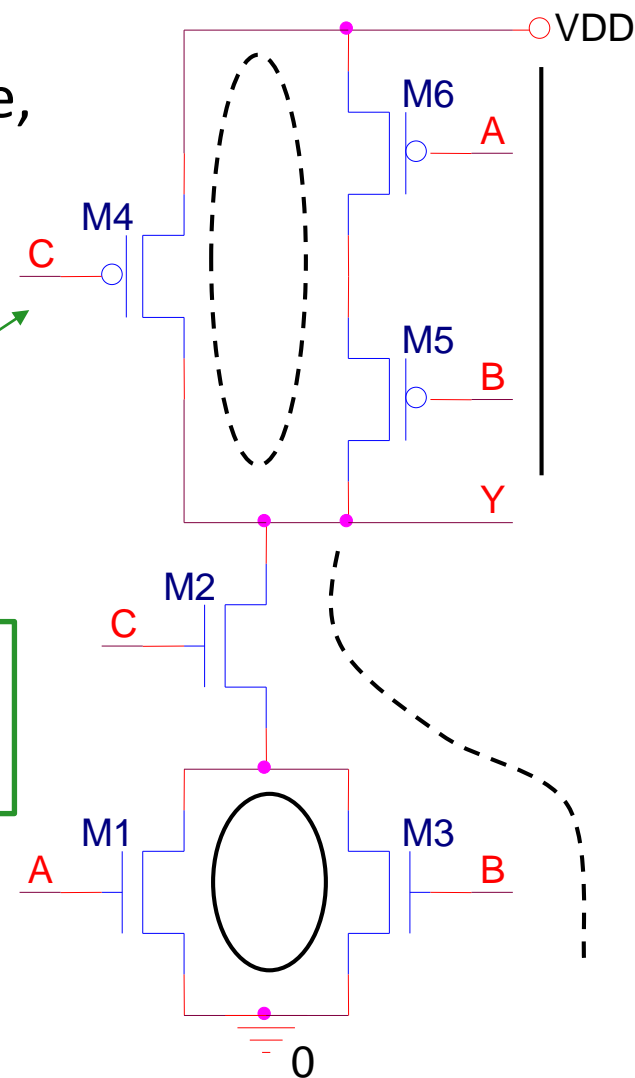
Példa, folytatás

- A második lépés PUN (pull-up network) megtervezése, ezt a p vezetékes tranzisztorokkal kell megvalósítani.
 - A pull-up network a negált függvény minden 1 értékéhez a tápfeszültség és a föld között áramutat kell, hogy biztosítson.

- $$Y = \overline{C(A + B)} = \bar{C} + \overline{A + B} = \bar{C} + \bar{A}\bar{B}$$



Vigyázat! A PUN is ugyanazt a vezérlést kapja, tehát semmiképpen sem negáltat! (a pMOS logikai 0-nál vezet!)



Összehasonlítás

■ A kétszintű változat

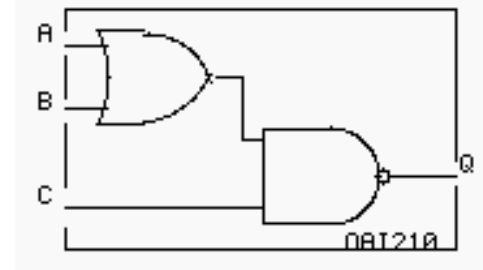
- OR nincs, tehát NOR + inverter és egy NAND kapu
- Összesen $4 + 2 + 4 = 10$ tranzisztor
- Az (intrinsic) késleltetés A->Q ill. B->Q irányban kb. háromszorosa a C->Q iránynak

■ Ha nem foglalkozunk az invertálással

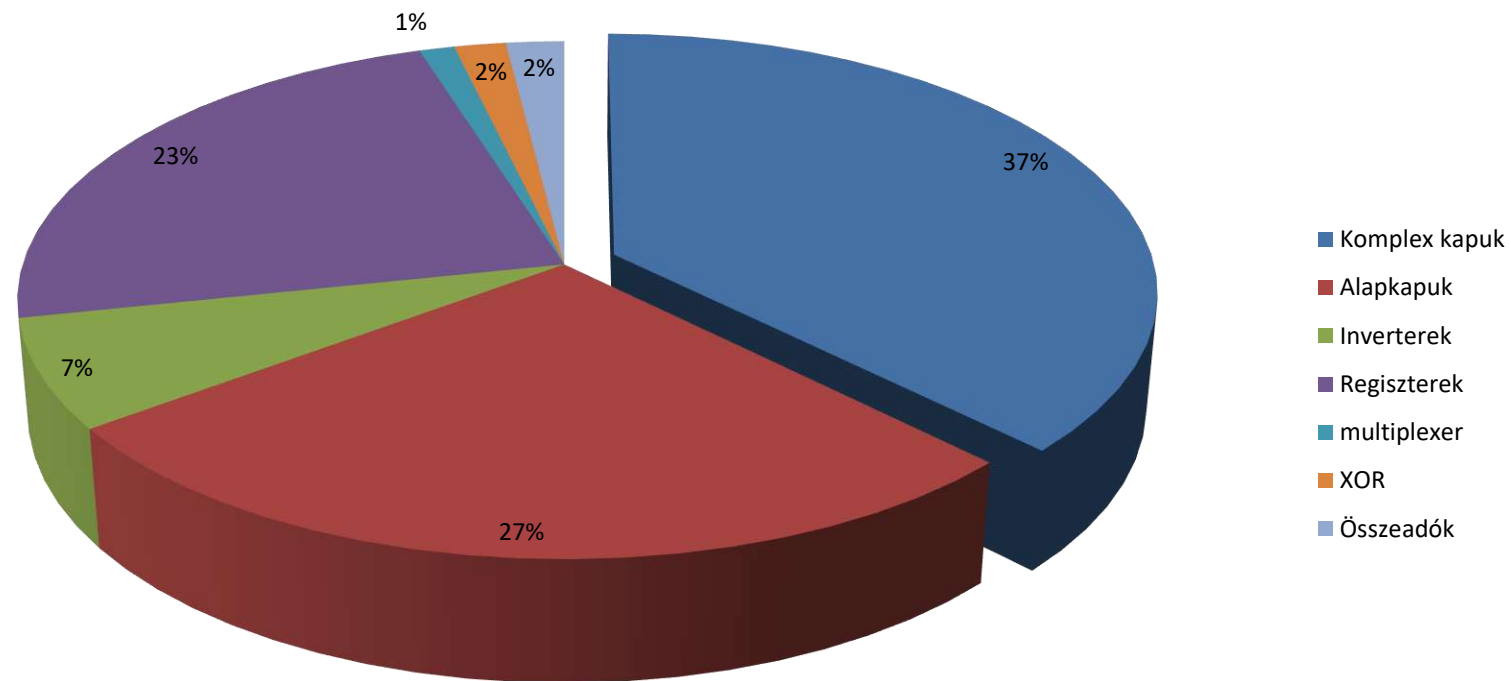
- $Q = \overline{(A + B)C} = \overline{A + B} + \overline{C}$
- Két darab kétbemenetű NOR kapu, 8 tranzisztor
- A késleltetés A->Q ill. B->Q irányban kb. kétszerese a C->Q iránynak

■ Komplex kapu

- 6 tranzisztor
- A késleltetések közel egyformák (ha jól van méretezve a kapu)



6502 processzor mag, kb. 12000 tranzisztor

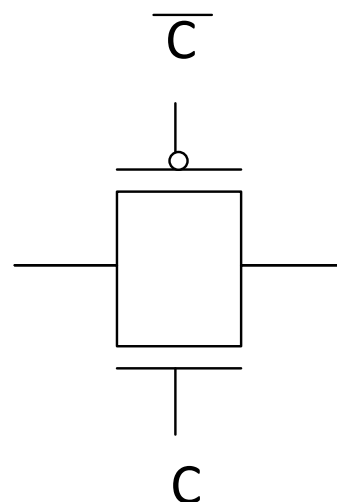


A CMOS transzfer kapu



CMOS transzfer kapu

- A jelfolyam útjába helyezett kapcsoló.
- CMOS kivitelben egy n és egy p típusú tranzisztort kapcsolnak össze, a vezérlő jelek egymás inverzei.
 - A tranzisztorról eddig tanultak alapján erre nem lenne szükség, de a valós tranzisztor karakterisztikái miatt ezt így kell csinálni
- Transzfer kapuk alkalmazásával tovább egyszerűsíthetők az áramkörök.

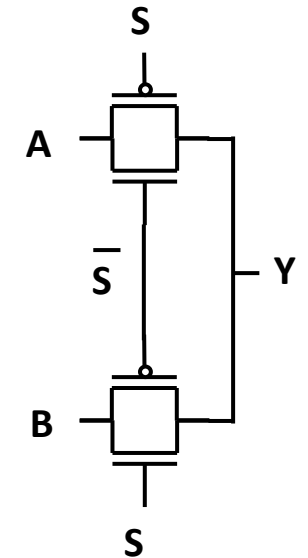


C=0 -> szakadás
C=1 -> rövidzár

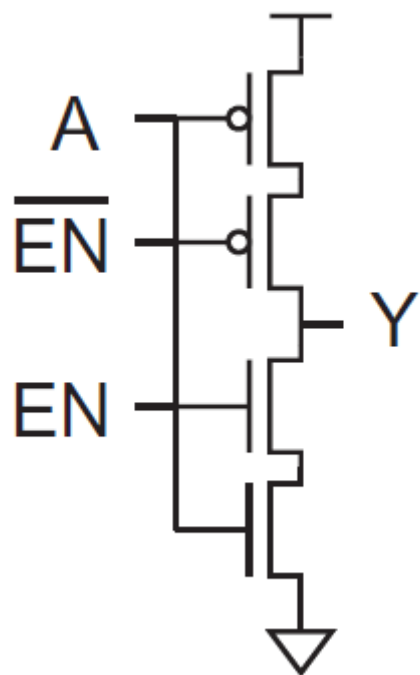


Tranzfer kapuk alkalmazása

- Bizonyos funkciók tranzfer kapuk alkalmazásával jóval egyszerűbben, kevesebb tranzisztortal valósíthatóak meg.
- Tipikusan a kiválasztó jellegű funkciók ilyenek.
 - Sok függvény ide vezet.
 - Programozható logikák egy részében a kiválasztás így történik. (**ld. FPGA**)
- Tekintsünk például egy kétbemenetű multiplexert!
 - $Y = A\bar{S} + BS$
- Komplex kapuval 8 tranzistor szükséges, a tranzfer kapus pedig csak 4 tranzisztorból áll!



Órajel vezérelt CMOS (Clocked CMOS, C²MOS)



- Háromállapotú (tri-state kapu)
 - Buszok meghajtására
- EN=0 – a kimenet lebeg
- EN=1 – a kimenet a bemenet inverze.



CMOS tárolók

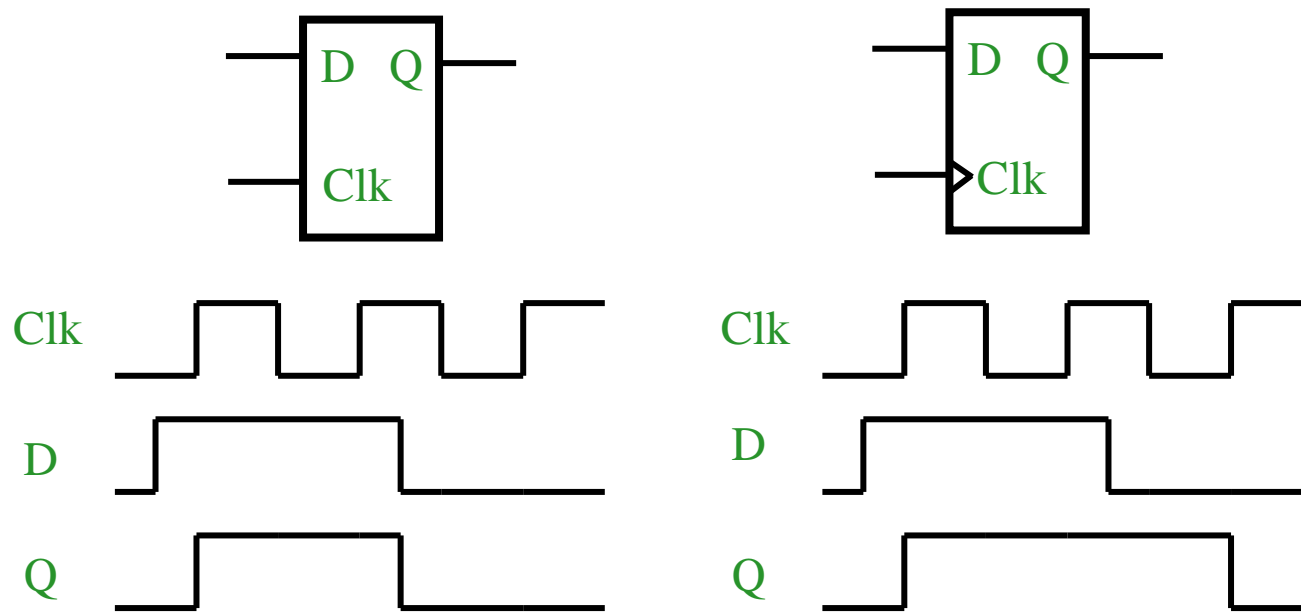
Latch

Flip-flop / regiszter



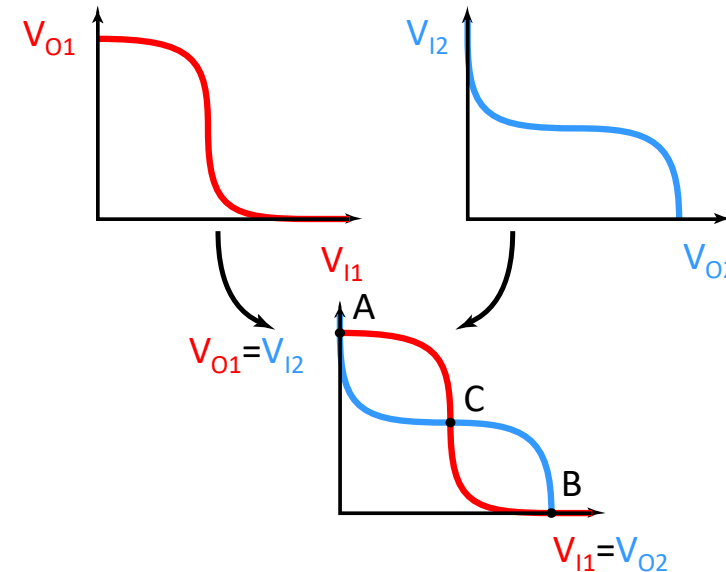
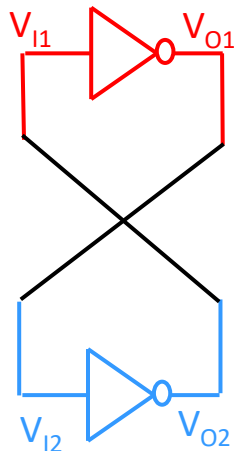
Latch és flip-flop

- Sok helyen ekvivalens a két fogalom. Ebben az anyagban így használjuk:
 - latch: az engedélyezett latch átlátszó, a bemeneti változás (késleltetés után a kimenetre jut), tehát **SZINTVEZÉRELT**
 - flip-flop: a beírás az órajel fel vagy lefutó élére történik, tehát **ÉLVEZÉRELT**



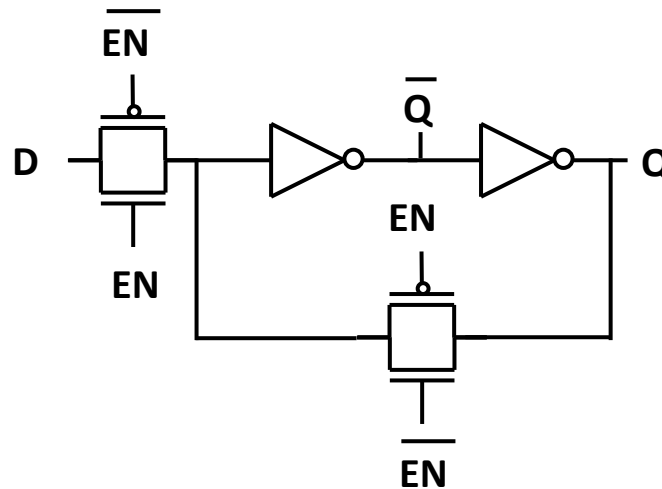
A tárolás alapelve

- Két állapotú (bistabil) áramkörök alapja: két, gyűrűbe kapcsolt inverter
 - Ennek az elrendezésnek két stabil állapota van (A, B)
 - (ezen kívül egy metastabil, (C) ekkor minden feszültség a komparálási feszültség, de az inverter karakterisztika gondoskodik róla, hogy ebben az állapotban ne maradjon meg – ezt csak szimulátorban lehet előállítani.)
- Ahhoz, hogy tárolóként lehessen használni, írhatóvá kell tenni.
 - Az invertálási funkciót megtartva az inverterek helyett negált kimenetű logikai kapukat használunk, amelyeknek a további bemenetei lehetővé teszik a beállítást.



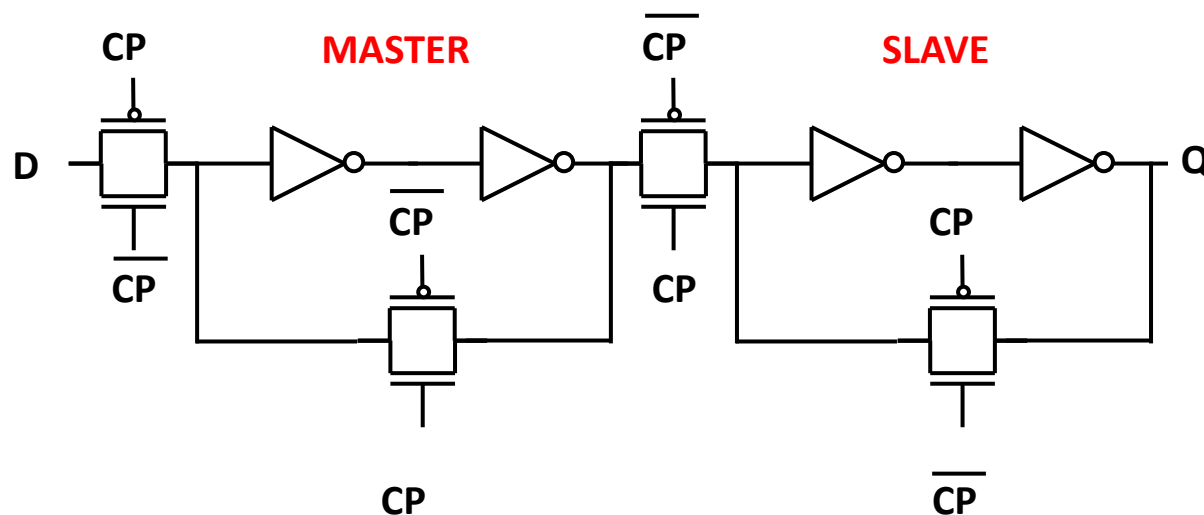
D-latch transzfer kapuval

- A beírás és a visszacsatoló ág egy-egy transzfer kapuval van ellenfázisban vezérelve.
 - EN=1 alatt transzparens működés, $Q = D$, mivel a beíró ág transzfer kapuja vezet, a visszacsatoló ágban elhelyezett transzfer gate viszont zárt.
 - EN=0 alatt a kimenet visszaíródik a bemenetre, a transzfer kapuk most ellentétesen vezetnek: a visszacsatoló ág „él”, a beíró ág elzárt.
 - Összesen nyolc tranzisztorral megvalósítható és nincs szükség a D negáltjára.
 - Figyeljük meg, hogy a bemenetről „átengedő” és a visszacsatoló transzfer kapu **ellenfázisban** működik!



D-flipflop

- A master-slave flip-flop két sorbakötött, ellenütemű órajellel vezérelt latch
 - CP alacsony szintjén az első tároló átlátszó.
 - CP felfutó élére a master nemátlátszó lesz és a tartalom a slave-be íródik



Források, ajánlott irodalom, érdekességek

- [Digitális alapáramkörök szimulációja](#)
- Komplex kapu szimulációja: [AOI21](#), [OAI21](#)
- [Multiplexerek](#)
- [Latch szimulációja](#)



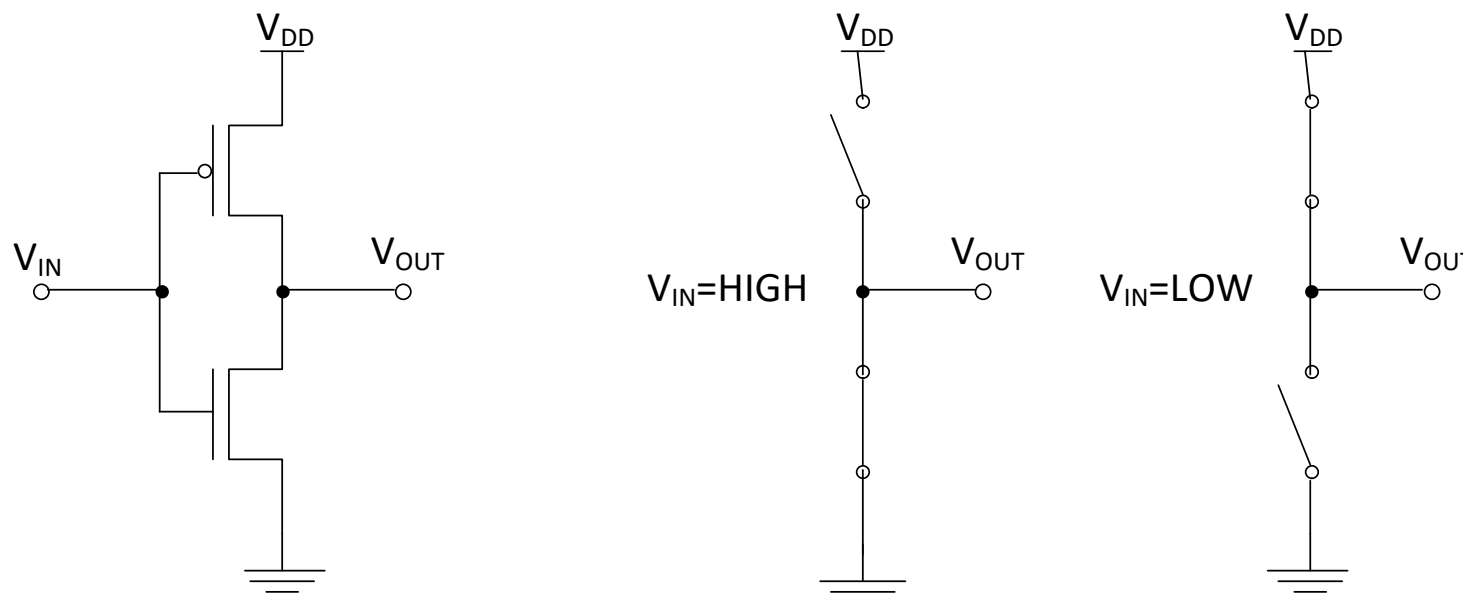


Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

CMOS áramkörök késleltetése és fogyasztása

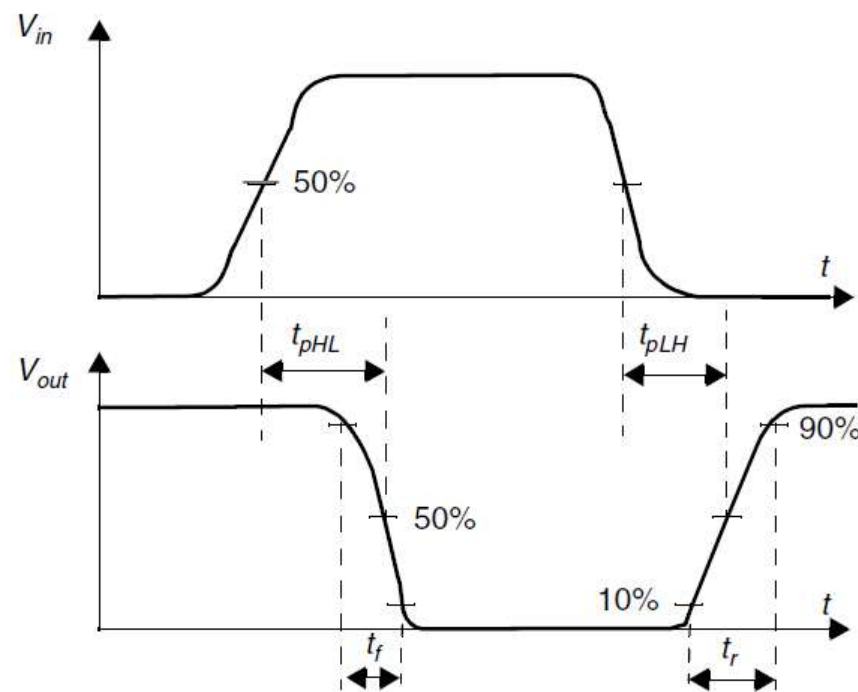
A CMOS inverter

- Egy n és egy p csatornás MOS tranzisztorból áll.
 - Állandósult állapotban a két tranzisztor közül csak az egyik vezet, a másik mindig lezár.
- Azaz, mint egy olyan kapcsoló, ami a kimenetre a bemeneti jel szintjétől függően vagy a tápfeszültséget, vagy a földet kapcsolja.



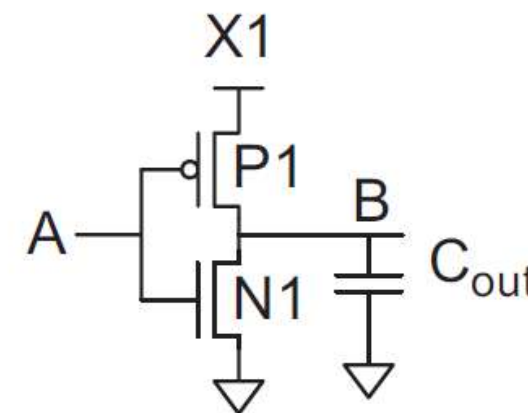
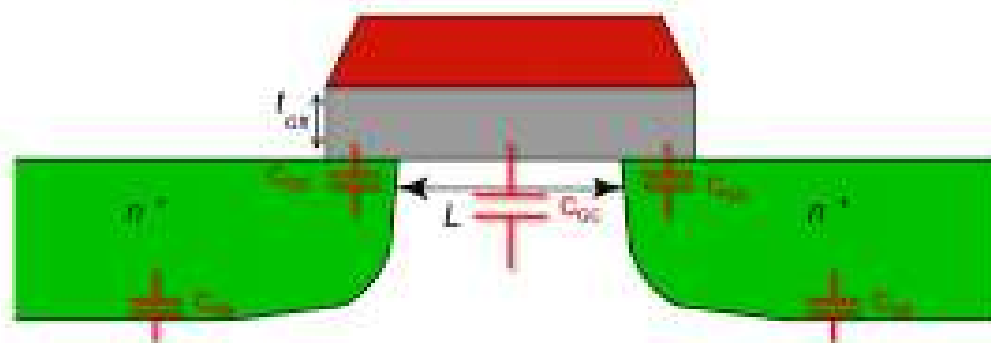
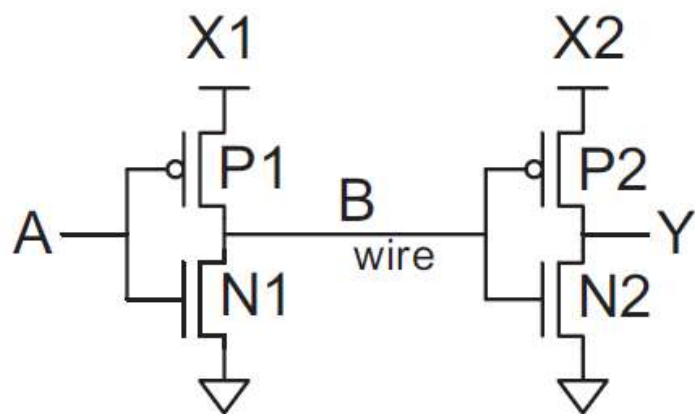
Késleltetés

- Ha az idő függvényében vizsgáljuk az átkapcsolást, akkor látjuk, hogy a logikai kapu nem végtelen sebességű
 - Ennek oka a kapu nem tökéletes alkatrészekből épül fel, van egy belső késleltetés – (intrinsic delay)
 - A késleltetést az 50%-on mérjük, a fel és lefutást a pedig a 10%-90% között.



CMOS inverter (kapu) terhelése

- A terhelés kapacitív
 - A tranzisztorok belső kapacitásai (intrinsic kapacitás)
 - A következő kapu bemenetének kapacitása
 - Ez látható a keresztmetszeti ábrán: a MOS tranzisztor gate-je mint egy síkkondenzátor
 - **Az összekötő vezeték kapacitása – egy modern technológiában ez határozza meg a késleltetést leginkább.**



A késleltetés

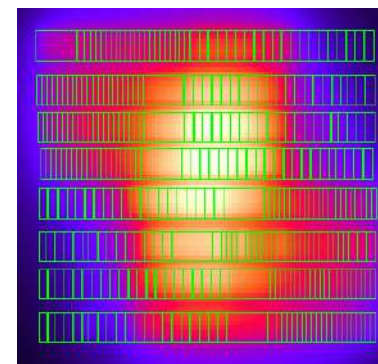
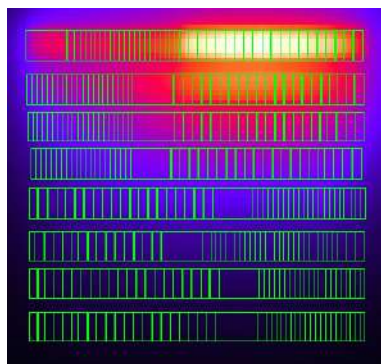
- Láttuk, hogy a késleltetést tulajdonképpen egy kapacitás töltése-kisütése határozza meg.
- Minél nagyobb a kapacitás, annál nagyobb a késleltetés (kb. arányosan)
- Ha a kapacitást nagyobb árammal töltjük, csökken a késleltetés
- **A tápfeszültség növelésével a késleltetés csökken**, mivel nagyobb árammal töltjük a kapacitásokat.
- **A hőmérséklet csökkentésével csökken a késleltetés**
- $t_{pd} \sim \frac{CV}{I}$
 - (a pontosság kedvéért: $Q = CV_{DD}$ de $I \sim V_{DD}^2$)
 - Pontosan így működik (működött) a „tuningolás”
 - A magfeszültség növelésével a mikroprocesszort a névlegesnél magasabb órajelfrekvencián lehet járatni.

Teljesítmény és energia

- **Vigyázat! Könnyű összekeverni, mert mindkettő szinonimájaként használjuk a „fogyasztás” szót (helytelenül)!**
- **Teljesítmény = egységnyi idő felvett energia. (Power)**
 - Mértékegysége a Watt (J/s)
 - Két dologra vagyunk kíváncsiak:
 - átlagos teljesítmény: $P_{av} = \frac{V_{DD}}{T} \int_0^T I(t) dt$
 - csúcsteljesítmény: $P_{peak} = V_{DD} I_{peak} = V_{DD} \max(I(t))$
 - ahol V_{DD} a kapu tápfeszültsége, I pedig az árama.
- **Két részre bontható**
 - Statikus fogyasztás – folyamatosan jelen van a kapu bekapcsolásától
 - Dinamikus fogyasztás – a kapcsolási események okozta fogyasztás. Függ a frekvenciától és a kapcsolás valószínűségétől.
- **Energia**
 - $E = \int P(t) dt$
 - Mértékegysége a Joule (kWh)

Teljesítmény

- A statikus fogyasztás alacsony, oka a szivárgási áram.
 - Modern áramkörökben már nem hanyagolható el...
- A dinamikus fogyasztás minden kapcsolási eseménynél fellép
 - Arányos az eseménysűrűséggel, amit
 - az órajelfrekvencia és az áramkör aktivitása határoz meg.



A dinamikus fogyasztás

- Két komponense van
 - Átkapcsolás: a bemeneti jel felfutó szakaszában mindkét tranzisztor egyszerre nyitott.
 - Töltéspumpálás
 - A dinamikus működés során a kimeneti kapacitást a jelváltáskor először tápfeszültségre töltjük.
 - Majd amikor logikai 0-ra vált a kimenet, kisütjük.
 - Azaz **szemléletesen** töltést pumpálunk a tápfeszültségből a föld irányába!
- **A fogyasztás legnagyobb részét a töltéspumpálás adja.**

A töltéspumpálás

- Tételezzük fel, hogy feltöltöttük a kimenetet!

- Ekkor a kapacitásban tárolt energia:

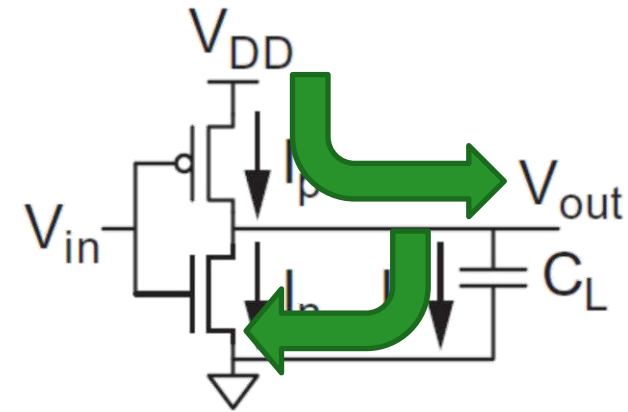
$$E_C = \frac{1}{2} C_L V_{DD}^2$$

- A tápfeszültség által szolgáltatott energia:

$$E = \int_0^{\infty} I(t) V_{DD} dt = \int_0^{\infty} C \frac{dV}{dt} V_{DD} dt = C V_{DD} \int_0^{V_{DD}} dV = C V_{DD}^2$$

Az energia fele a kapacitásba került, a másik fele „elveszett”, eldisszipálta a pMOS tranzisztor.

- Kisütéskor az nMOS tranzisztor fogja a töltést eltávolítani. Ilyenkor azonban a tápfeszültségből nem vesz fel energiát.



A töltéspumpálás inverter esetén

- Ha t idő alatt f_{sw} frekvenciával kapcsolgatunk, akkor a kapacitást $t f_{sw}$ alkalommal töltjük fel és sűtjük ki.
- Így a szükséges teljesítmény:

$$P = \frac{E}{T} = f C V_{DD}^2$$

Általános kapura:

- Ha a kapu kimenete p valószínűséggel változik
- Így a töltéspumpáláshoz szükséges teljesítmény:

$$P = p f C V_{DD}^2$$

Ez általánosságban is igaz. Azaz egy CMOS áramkör fogyasztása egyenesen arányos az órajelfrekvenciával és négyzetesen arányos a tápfeszültséggel!

$$P \sim f V_{DD}^2$$

A kimenet megváltozási valószínűsége

- Ha ismerjük a kapu bemenetének megváltozási valószínűségét, akkor az igazságtábla ismeretében kiszámíthatjuk a kimenet megváltozási valószínűségét
- Pl. kétbemenetű NOR kapu mindkét bemenete p valószínűséggel változik meg. Mekkora valószínűséggel változik meg a kimenet?
 - Megoldás: felsoroljuk az állapotokat és megnézzük, hogy az adott állapotból indulva mekkora a megváltozás valószínűsége:

A	B	Y	Kimenet változásának valószínűsége
0	0	1	Legalább az egyik megváltozik == nem marad mindkettő ugyanaz $1-(1-p)^2$
0	1	0	A marad, B 0-ra változik $(1-p)p$
1	0	0	B marad, A 0-ra változik $p(1-p)$
1	1	0	A és B is egyaránt 0-ra vált p^2

- $\frac{1}{4}$ súllyal összeadva: $P(\text{megváltozik})=p-p^2/2$

Energia (J, kWh, Ah, akkumulátoridő, Ft 😊)

- Energiahatékony működés nem csak azt jelenti, hogy kicsi a teljesítmény
- Pl. egy processzor esetén azt is kell vizsgálni, mennyi ideig tart egy adott taszk. Ha f frekvenciájú az órajel és a taszk N órajel alatt fut le, akkor

$$E = P \cdot t = P \cdot \frac{N}{f} = \text{const } f V_{DD}^2 \cdot \frac{N}{f} = \text{const} \cdot N V_{DD}^2$$

Azaz a felhasznált energia az **órajelek számával és tápfeszültség négyzetével** arányos. **Önmagában a frekvencia csökkentése energiahatékony működés szempontjából egy feldolgozás jellegű taszk esetén nem sokat ér.** A teljesítmény csökken, de felhasznált energia nem változik, mert a taszk arányosan tovább tart.

A teljesítmény-késleltetés szorzat (PDP)

- A késleltetés és a teljesítmény **EGYSZERRE** jellemzik a digitális kaput.
 - A kapu sebessége ugyanis attól függ, milyen gyorsan lehet megváltoztatni a kapacitások energiáját.
 - Kis késleltetést csak nagyobb teljesítményfelvétellel lehet elérni.
- A késleltetés és a teljesítmény szorzata egy energia dimenziójú mennyiség
- Ez az ún. **Power-Delay product**
 - Szemléletesen azt mutatja meg, hogy egy bit feldolgozása mennyi energiát igényel.
 - (pontosabban egy kapcsolási esemény mennyi energiát igényel)
 - Ez a technológia **mérőszáma**

Dynamic Voltage Frequency Scaling/Enhanced SpeedStep stb.

- Az OS az igényeknek megfelelően változtatja a mikroprocesszor órajelfrekvenciáját és tápfeszültségét.
- Miért is?
 - Nagyobb órajelhez nagyobb tápfeszültség szükséges!
 - Csökkentett órajel esetén kevesebb is beéri.
 - A felvett teljesítmény viszont NÉGYZETESEN változik a tápfeszültséggel.
- Csak azt a magot kapcsoljuk nagyobb órajelfrekvenciára, amire valóban szükség van.
- big.LITTLE (DynamIQ)
 - Különböző teljesítményű magok.
 - (architektúra és/vagy technológia)
 - Mindig a tasknak megfelelő processzort választja ki a rendszer.

Energiatakarékossági módok, példa (i7)

	Active state			
	C0	C1	C3	C6
Core clock		off	off	off
PLL			off	off
Core caches			flushed	flushed
Shared cache				
Wakeup time*	active			
Core Idle power*				~ 0

- C1 – a mag órajelét kikapcsolja (halt)
 - A mag órajelét előállító egység (PLL) aktív. Utasítást a processzor nem hajt végre, de az első megszakítás felébreszti és rögtön végrehajtásra kész.
- C3 – a PLL-t is kikapcsolja, a mag cache-t kiüríti és lekapcsolja
 - A feléledés hosszabb időt vesz igénybe, az órajelet lokálisan előállító PLL-nek stabilizálódnia kell.
- C6 – a mag állapotát elmenti az ún. LLC (Last level cache)-be
 - A tápfeszültséget lekapcsolja. Így a mag nem fogyaszt.



Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

Digitális rendszertervezés

A digitális rendszerek bonyolultsága exponenciálisan növekszik

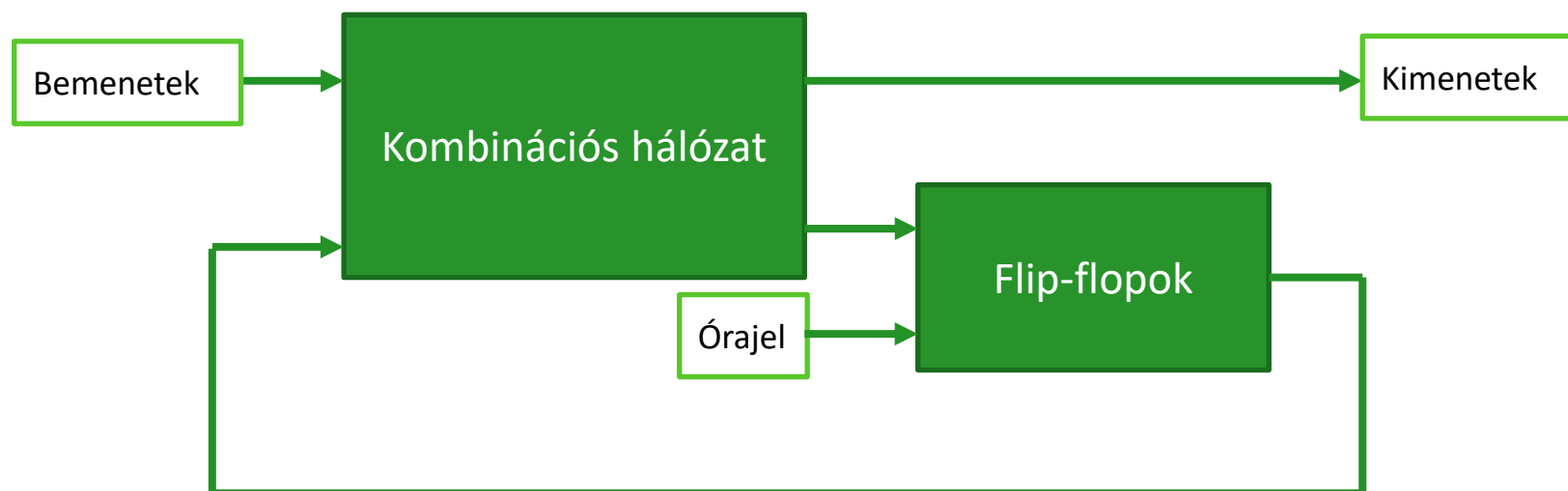
- Egyrészt a technológia lehetőségek, másrészt az igények...

A tervezési metódusoknak ezzel kell(ene) lépést tartani

- Ez csak úgy lehetséges, hogy egyrészt a tervezés egyre **magasabb absztrakciós szinten** történik, jóval a tranzisztorok, kapuk szintje felett
- Hasonlóan ahhoz, ahogy a magas szintű programnyelveket, keretrendszereket használjuk az informatikában
- A fizikai szintre történő leképezés **automatikus**, de ember által felügyelt határok és **kényszerek** (design constrains) történik, több, egymást követő lépésből áll, amelyek során az emberi tényező szerepe egyre csökken.
- Az automatikus eszközök használata kikerülhetetlen, még az elméletileg elérhető **hatékonyság rovására** is.
 - vö: ki kódol assemblyben 20XX-ban? Ki fog banki rendszert technológiai szempontból hatékony nyelven, pl. C++-ban megvalósítani?

Szinkron szekvenciális logika

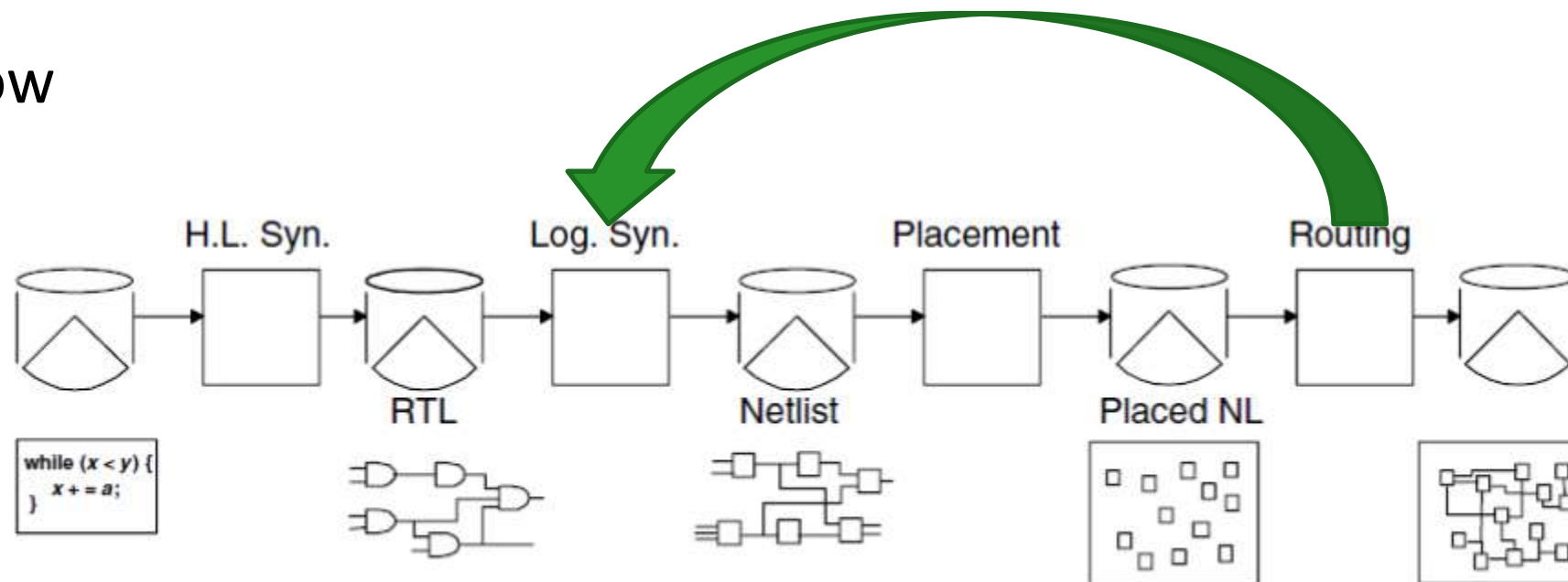
- Alapvetően ezt tervezzük.
 - Alapvető tároló elem a flip-flop, amelynek a kimenete az órajel aktív élére változik meg.
 - A változás az előző órajelben érvényes állapottól függ.



A tervezés folyamata (design flow)

- Szoftver modell elkészítése
 - Magas szinten definiáljuk a működést
- Hardver leírása ún. hardver leíró nyelven, az ún. magasszintű (high level) szintézis
 - Ez a szinkron logikát írja le, azaz hogyan keletkezik a kimenet a bemenetekből
 - Ember által vagy automatikusan
- Verifikáció (a hardver leíró modell tesztelése)
 - A tesztelés szót a kész áramkör tesztelésére használjuk. Itt azt ellenőrizzük, hogy a HDL modell működése megfelelő-e
- Logikai szintézis és szimuláció (automatikus)
 - Logikai kapuk szintjén a működés
- Fizikai szintézis (automatikus)
 - Place & route, azaz a kapuk elhelyezése és összekötése
 - Fizikai szimuláció (időzítések, energia stb.)

A design flow



- A tervezés azonban (sajnos) nem ilyen egyszerű, hanem iteratív
 - A CMOS logikában ugyanis a késleltetés pontosan csak az összekötő vezetékhozzak ismeretekor számítható.
 - Azaz az elhelyezés és huzalozás után van pontos késleltetés.
 - Ez visszahathat minimum a logikai szintézisig, de néha feljebb is.

Mintapélda: KITT

- Szoftver modell (algoritmus)

```

3 #####
4 class KITT:
5     def reset(self):
6         self.direction= False
7         self.state='_ '*7 + '*'
8     def clk(self):
9         if self.direction:
10            self.state= '_' + self.state[0:7]
11            if self.state[7]== '*':
12                self.direction= False
13        else:
14            self.state= self.state[1:8]+'_'
15            if self.state[0] == '*':
16                self.direction= True
17    def __init__(self):
18        self.reset()
19    def __str__(self):
20        return self.state
21 #####

```



A hardver leíró nyelv

- A digitális tervezés elméleti lépései (állapottábla, logikai kifejezések optimalizálása stb.) ismertek.
- Ez automatizálható és magasabb szinten definiálható
 - Megmondjuk, hogy a bemenetek és az aktuális állapot függvényében mi lesz a kimenet és mi lesz a következő állapot.
- Ez az ún. RTL – register transfer level – regiszter transzfer szint
- Erre szolgálnak a hardver leíró nyelvek (Hardware description language – HDL)
 - **VHDL** (*VHSIC Hardware Description Language*, IEEE STD 1987)
 - **SystemVerilog** (*VERification and LOGic*, IEEE STD 2005)

A koncepció

- Definiálni kell a rendszer be és kimeneteit
- Kombinációs hálózat modellezésénél egyszerűen leírjuk, hogy mi történik
 - Azaz hogyan kapjuk meg a kimeneteket a bemenetek függvényében!
 - Használjuk a szokásos logikai és aritmetikai kifejezéseket.
- Szinkron hálózat modellezése
 - Megadunk egy érzékenységi listát és leírjuk, hogy az érzékenységi listában szereplő változások esetén pontosan mi történik.
 - Szintén használhatjuk a szokásos logikai és aritmetikai kifejezéseket
 - Programozáshoz hasonló szerkezeteket (if-else, case stb.)
 - Az „utasítások” „párhuzamosan” hajtódnak végre! A kódban sorrend mindegy! Ez hardver.

KITT 😊

- HDL mintapélda



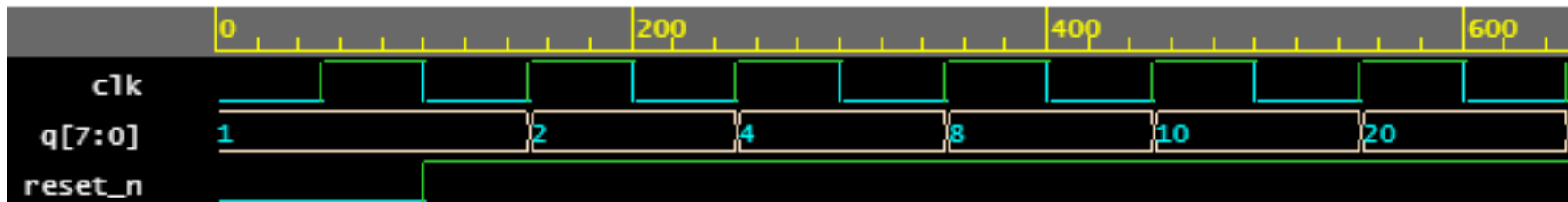
```

1  ///////////////////////////////////////////////////////////////////
2  module kitt(
3      input          clk,
4      input          reset_n,
5      output reg[7:0] cout
6  );
7
8      reg            direction;
9
10     always @(posedge clk or negedge reset_n)
11     begin: KITT
12         if (reset_n == 0)
13         begin
14             cout <= 8'b00000001;
15             direction <= 0;
16         end
17         else
18             if (direction == 0)
19             begin
20                 cout <= { cout[6:0], 1'b0};
21                 if (cout == 8'b01000000) // !!!
22                     direction <= 1;
23             end
24             else
25             begin
26                 cout <= {1'b0, cout[7:1]};
27                 if (cout == 8'b00000010)
28                     direction <= 0;
29             end
30     end
31 endmodule
32 ///////////////////////////////////////////////////////////////////

```

Logikai verifikáció

- Az RTL kód és a specifikáció összevetése
- Testbench készítése
 - Gerjesztések ráadása és a válasz megfigyelése
- Nem egyszerű. Ugyanazok az elvek, megoldások, problémák, mint a szoftver tesztelés esetén.
 - Kód lefedettség
 - Általában nagy az állapottér, nem lehet mindent kipróbálni
 - Alapvető funkcionális teszt, majd (irányított) véletlen tesztelés
 - A mintapéldára:



A logikai szintézis

■ Bemenet

- RTL kód
- A cellakönyvtár (a rendelkezésre álló kapuk) leírása (hdl nyelven)
- A cellakönyvtár időzítési és teljesítményadatai

■ Kimenet

- Strukturális HDL, ami már csak a cellakönyvtárbeli elemeket tartalmazza.

■ Kényszerek:

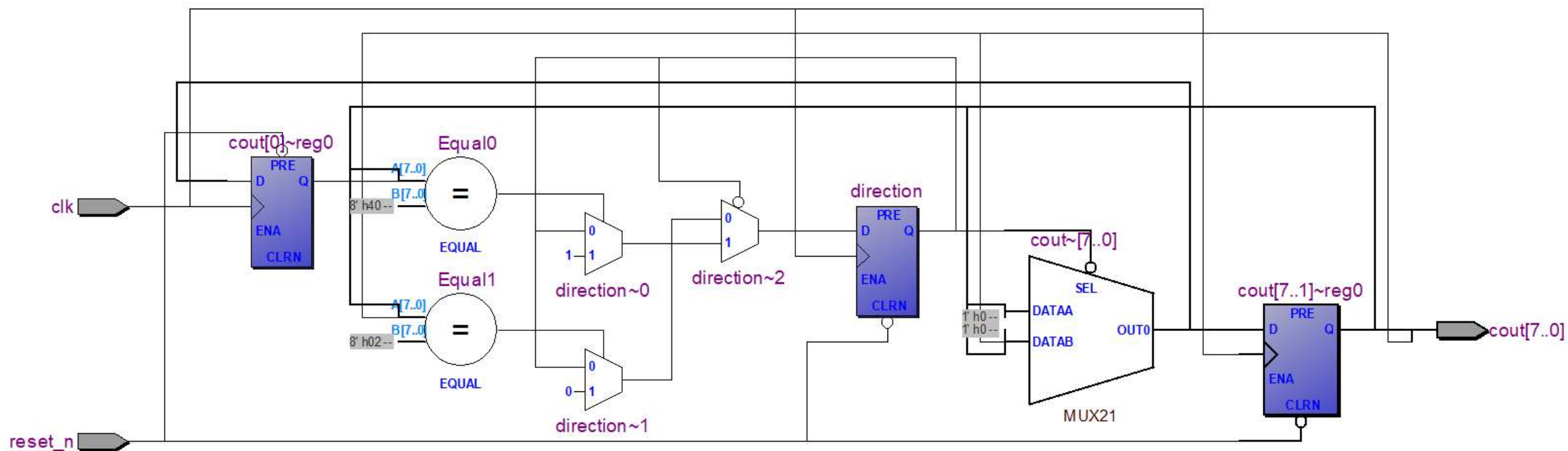
- **Időzítés, terület, teljesítmény**
- (alapesetben becsült)
- Együtt tud működni a fizikai elhelyezést végző layout szintézis eszközzel, így jobb minőségű kimenetet szolgáltat.
 - (jobb lesz mindhárom kényszer becslése)

Lépések

1. HDL beolvasása, optimalizálás (pl. dead code removal)
2. A hierarchia kifejtése, ha szükséges
 - Ez az ún. flattening – jobb minőségű megoldás kapható globális optimalizációval – nagyságrendekkel erőforrásigényesebb, mintha modulonként készülne.
 - „spend CPU cycles rather than human cycles”
3. Logikai kifejezések optimalizálása (**generic**)
 - Felismer szerkezeteket, pl. összeadó, számláló, komparátor, multiplexer stb.
 - (Itt fontos, hogy a szintézer „ízlése szerint” kódoljuk az RTL-t.)
 - Ezeket megfelelő template-tel helyettesíti
 - Optimalizálja a logikai kifejezéseket
4. Leképezés makrocellára
 - Logikai kifejezések esetén a makrocella könyvtárból válogat megfelelő cellákat, amivel a kifejezést meg lehet valósítani.

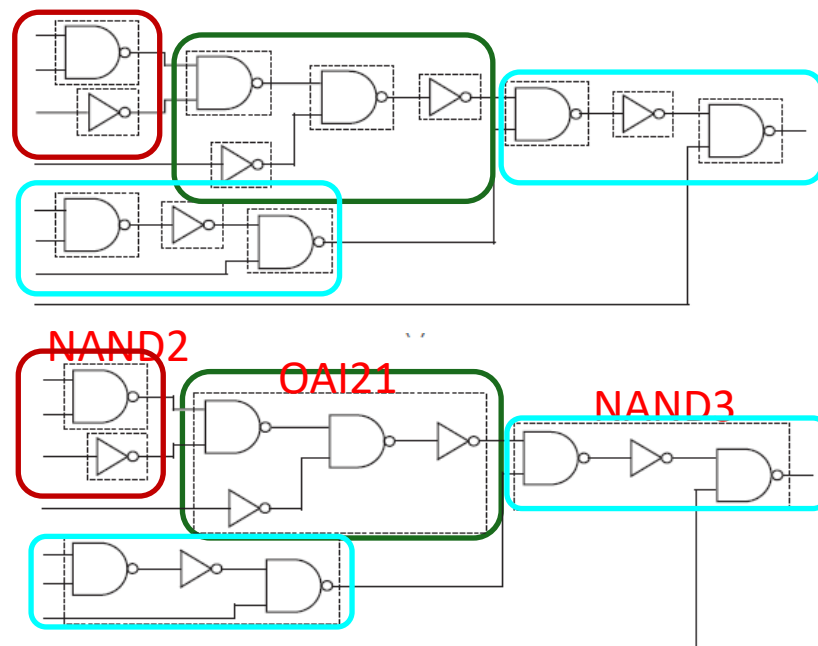
Mintapélda: generikus szintézis

- Felismer alapvető szerkezeteket.
 - Regiszterek, multiplexerek, komparátor stb.



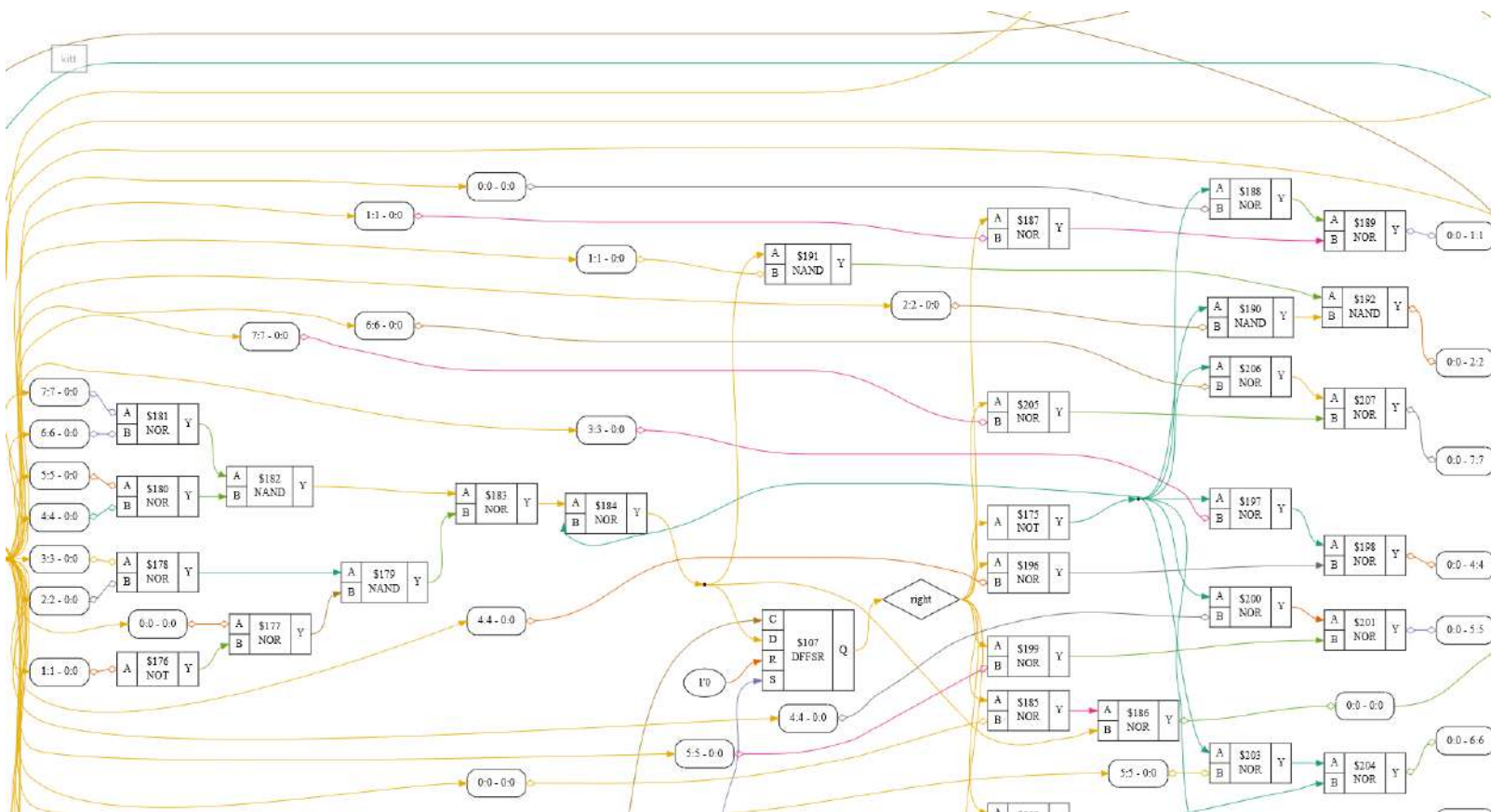
Leképezés makrocellára – vázlatos elv

- A logikai kifejezésből egy fát épít, ami kétbemenetű NAND kapukat és invertereket tartalmaz.
 - Ugyanezt elvégzi az összes makrocellára.
- A logikai kifejezést megpróbálja lefedni makrocellák részleteivel.



Mintapélda, logikai szintézis (részlet)

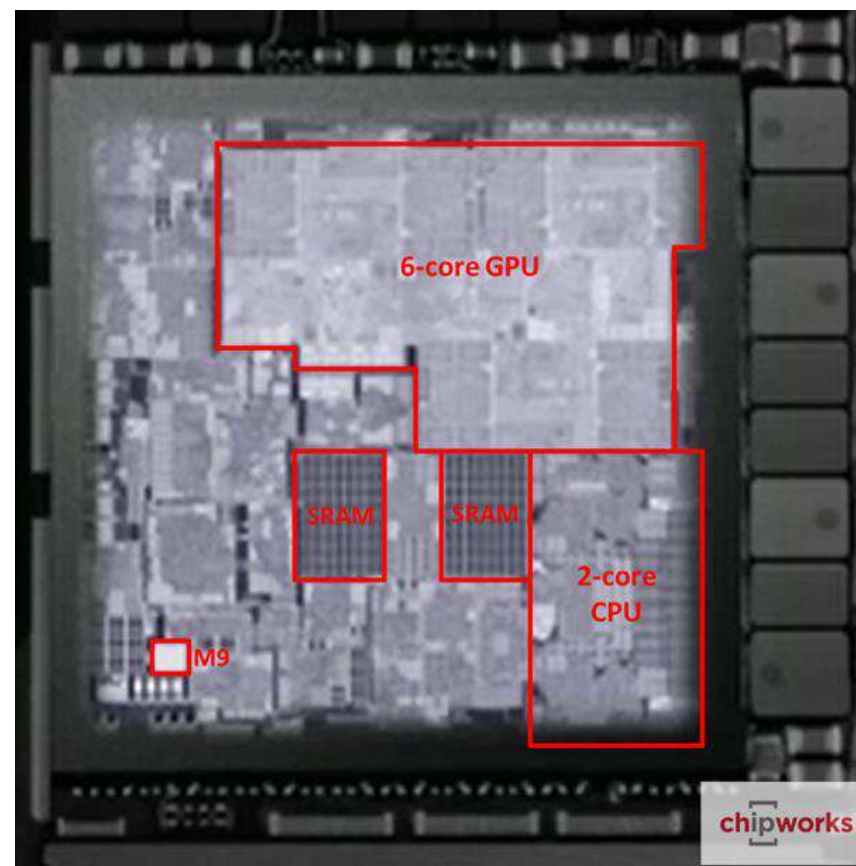
- Az ábra ember számára értelmezhetetlen már egy ilyen egyszerű terv esetén is. Ez már technológiafüggő leképezés...



Kapu	Felhasznált darab
INV	10
NAND	23
NOR	9
BUF	9
DFF	9

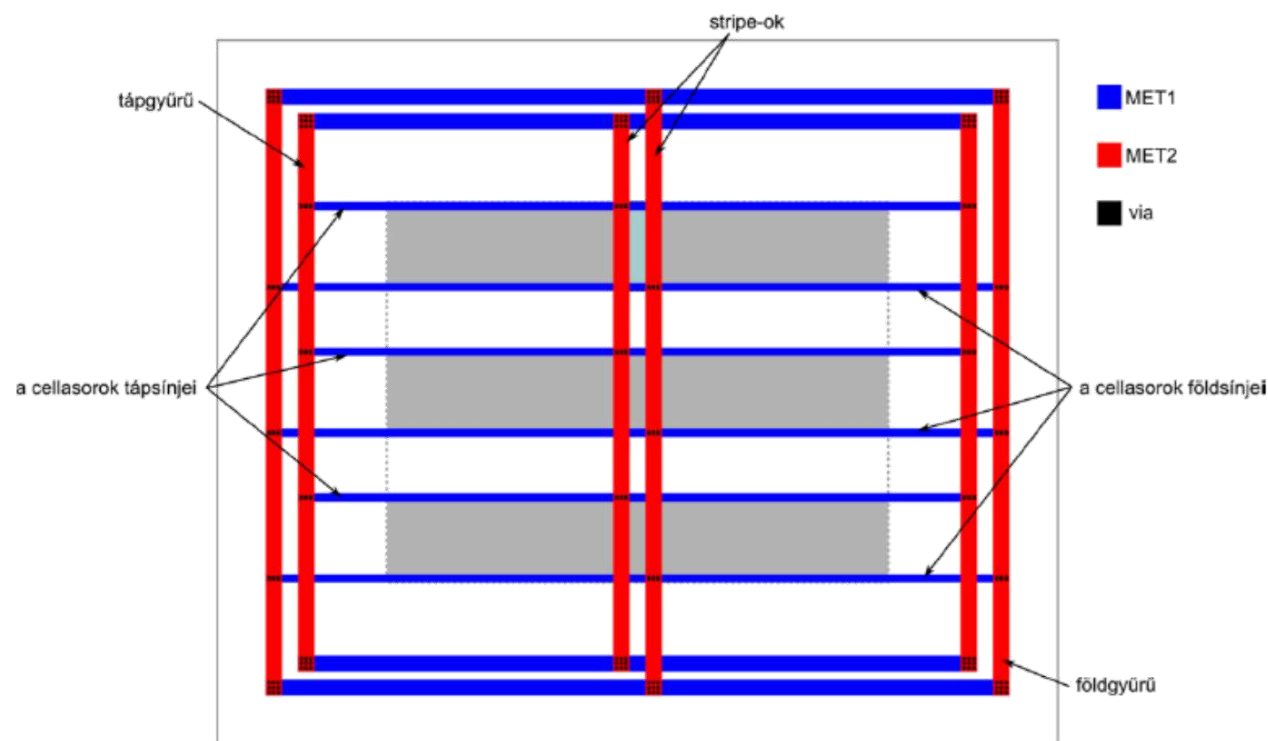
1. Floorplan

- Az áramkört alkotó blokkok, a be és kimenet elhelyezése a chip felszínén
 - Core: az áramköri mag
 - Pad: a kivezetések
 - A kivezetések körbeölelik az áramkör magját, innen az elnevezés: pad-ring.
 - (Apple A9 – jól követhető a floorplan)



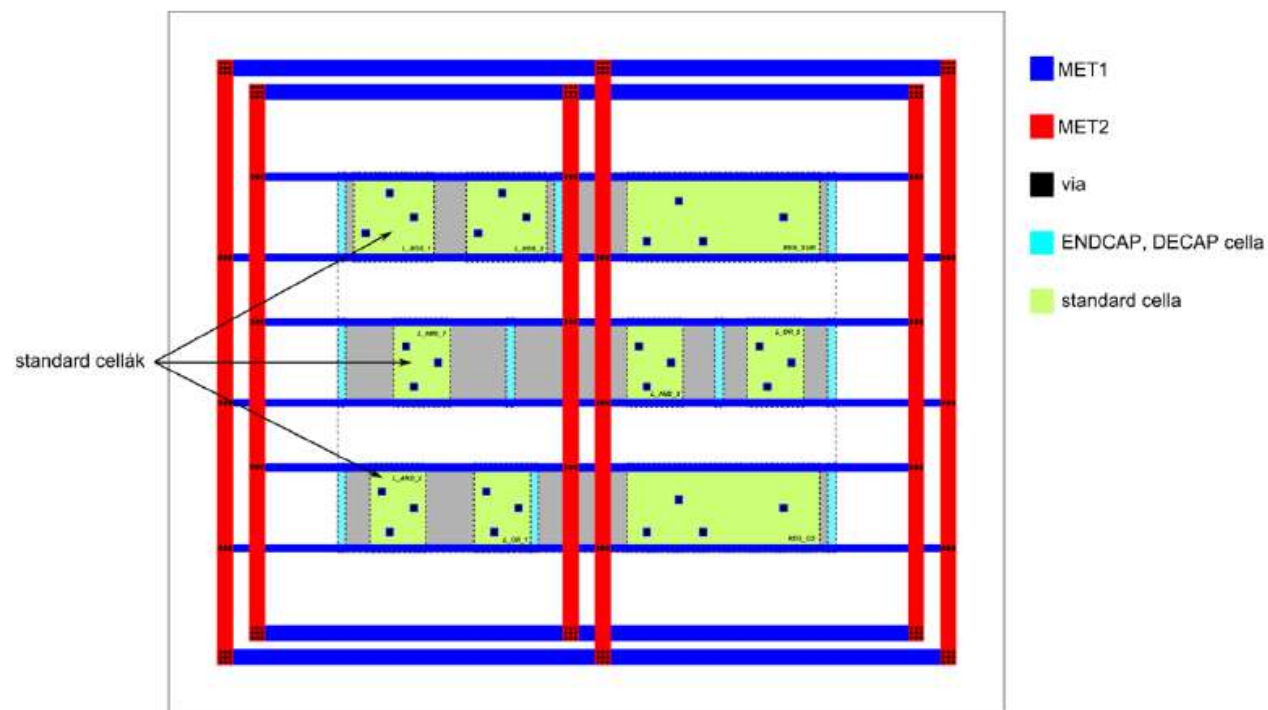
2. Tápellátás (power plan)

- Meg kell határozni a statikus és a dinamikus áramfelvételt.
 - CMOS esetben a dinamikus áramfelvétel adja a fogyasztás nagy részét.
 - Ehhez az egyes kapuk aktivitásának ismerete szükséges, amit logikai szimulációkkal kell előállítani.
- Az átlagos és a maximális fogyasztás ismeretében megtervezhető a tápellátó hálózat.
 - IR drop: a megengedett feszültségesés a cellán, maximális áram esetén
 - Általában max. 5%



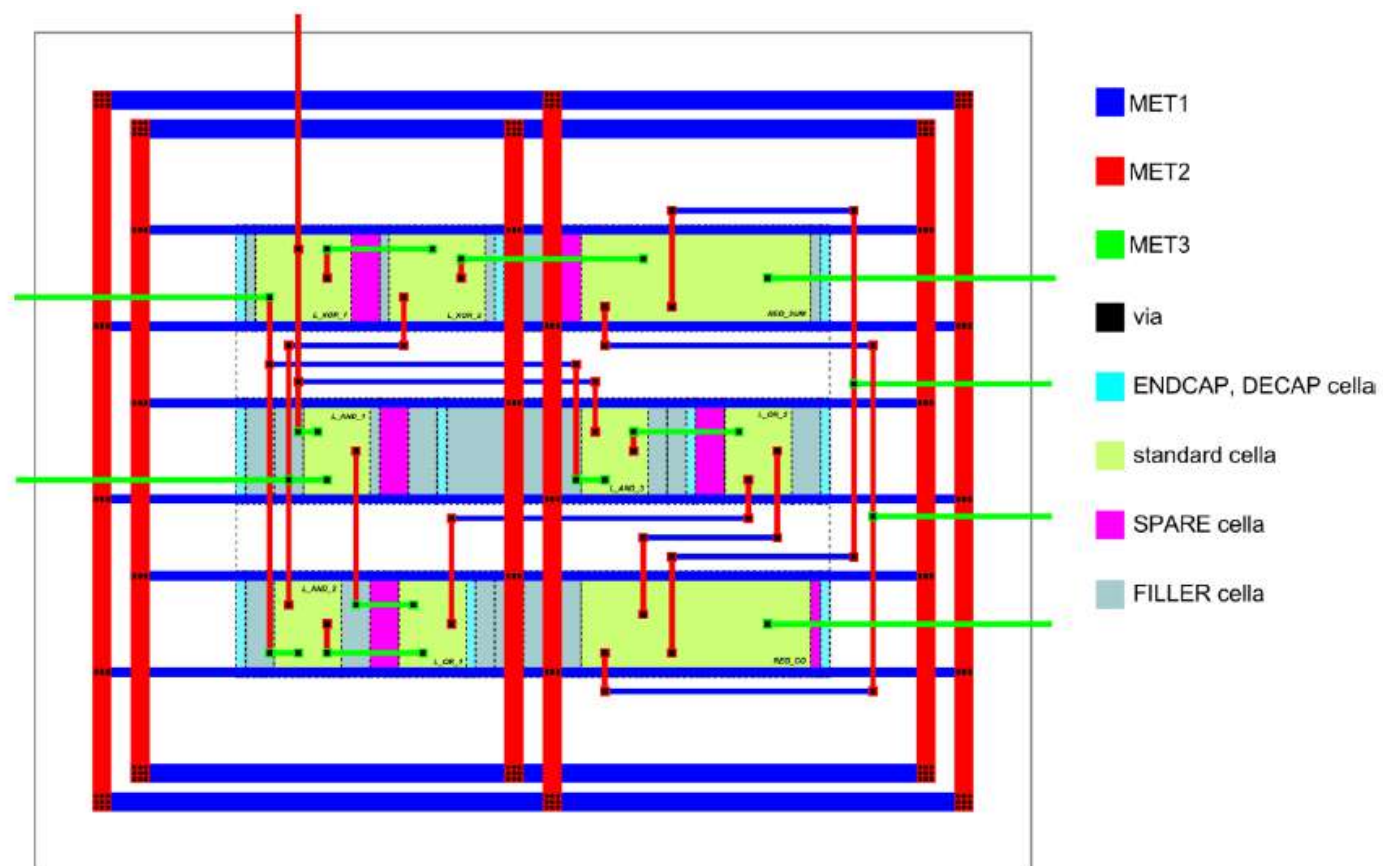
3. A cellák elhelyezése (place)

- A logikai funkciót megvalósító standard cellák elhelyezése

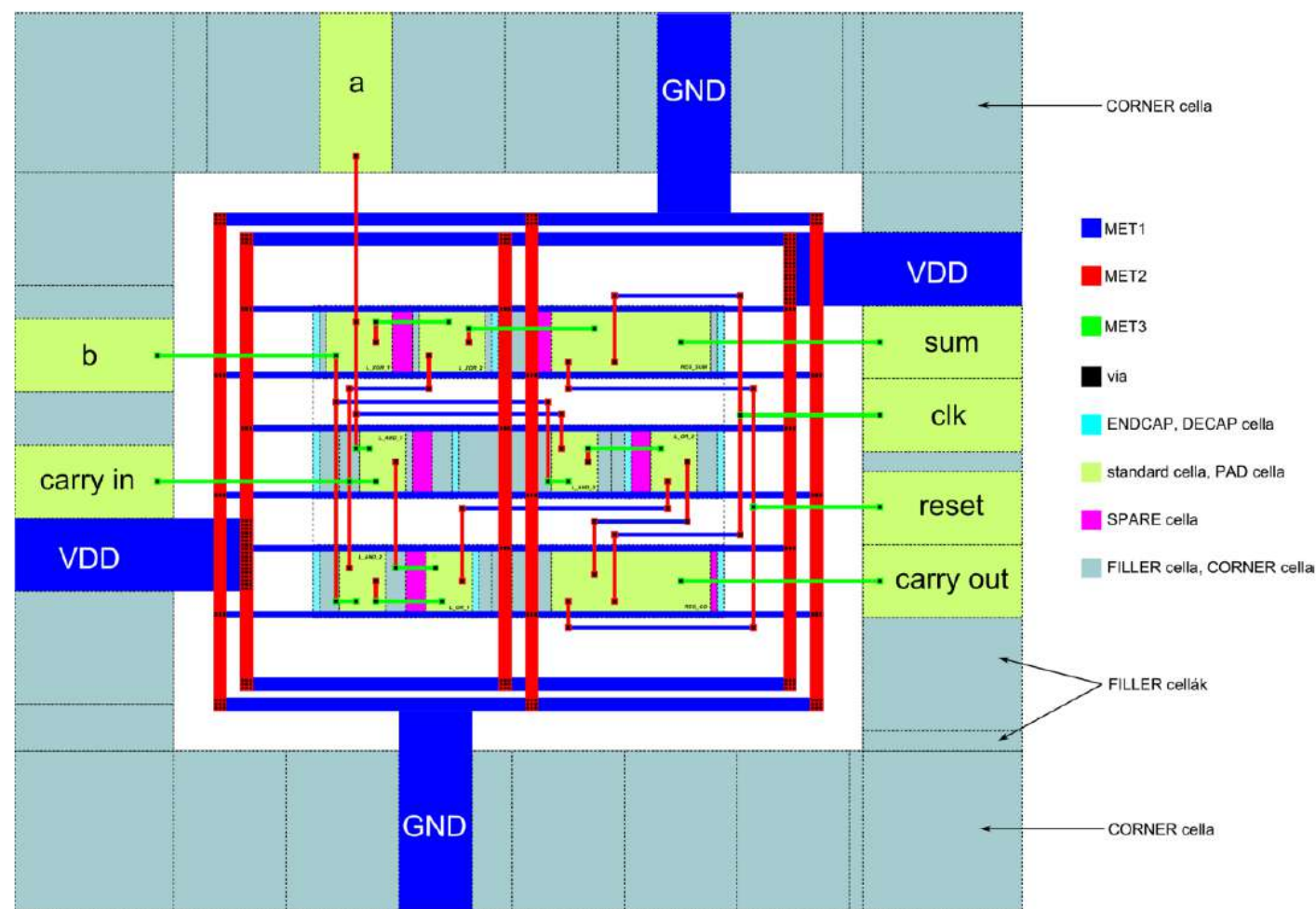


4. Huzalozás (route)

- A cellák közötti huzalozás elkészítése



5. A pad-ring elkészítése



A post-layout szimuláció

- A fizikai tervezés befejezésével az összes kapu kimeneti terhelése pontosan ismert
 - A fizikai tervből a geometriai méretek visszafejthetőek, ezek ismeretében pedig a kapuk terhelése kiszámítható.
- Így pontos késleltetési adatok állnak rendelkezésre
 - Ekkor hajtják végre a post-layout szimulációt.
 - Az időzítési adatok visszavezethetők a logikai vagy az RT szintű leírásba.
 - Így újra kell ellenőrizni a tervet.
 - (és újratekinteni, ha az időzítés nem megfelelő...)

Források, ajánlott irodalom, érdekességek

1. [Intel Turbo Boost](#)
2. [Intel Speed Shift technológia](#)
3. [Intel Extreme Tuning Utility](#)
4. [Intel Power Gadget](#)
5. [EDA playground](#)
6. [MOS Technology 6502 processzor visszafejtve és rétegszintű! szimulációja](#)

Elektronika alapjai

5. előadás

Memóriák



Memóriák

- Áttekintés
- RAM memóriák
 - statikus RAM
 - dinamikus RAM
- Tartalommal címezhető memóriák
- ROM memóriák
 - A maszk programozott ROM
 - A passzív terhelésű logikai kapu
 - A NOR / NAND elrendezés
- OTP ROM
 - Az egyszeri programozás eszközei: fuse, antifuse
- EEPROM
- FLASH EEPROM
- Új memória architektúrák



Félvezető memóriák alapfogalmai

■ $M \times N$ memória

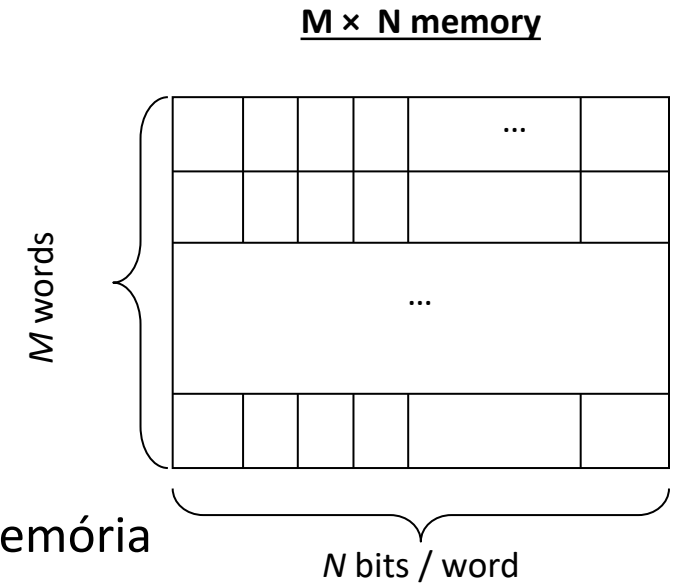
- M db N bit széles memóriaszó.
 M általában kettő hatványa,
 N általában 1, 2, 4, 8, vagy 8 többszöröse.
- Pl. $64k \times 16$, azaz 1Mbit kapacitású memória.

■ Tradicionális felosztás

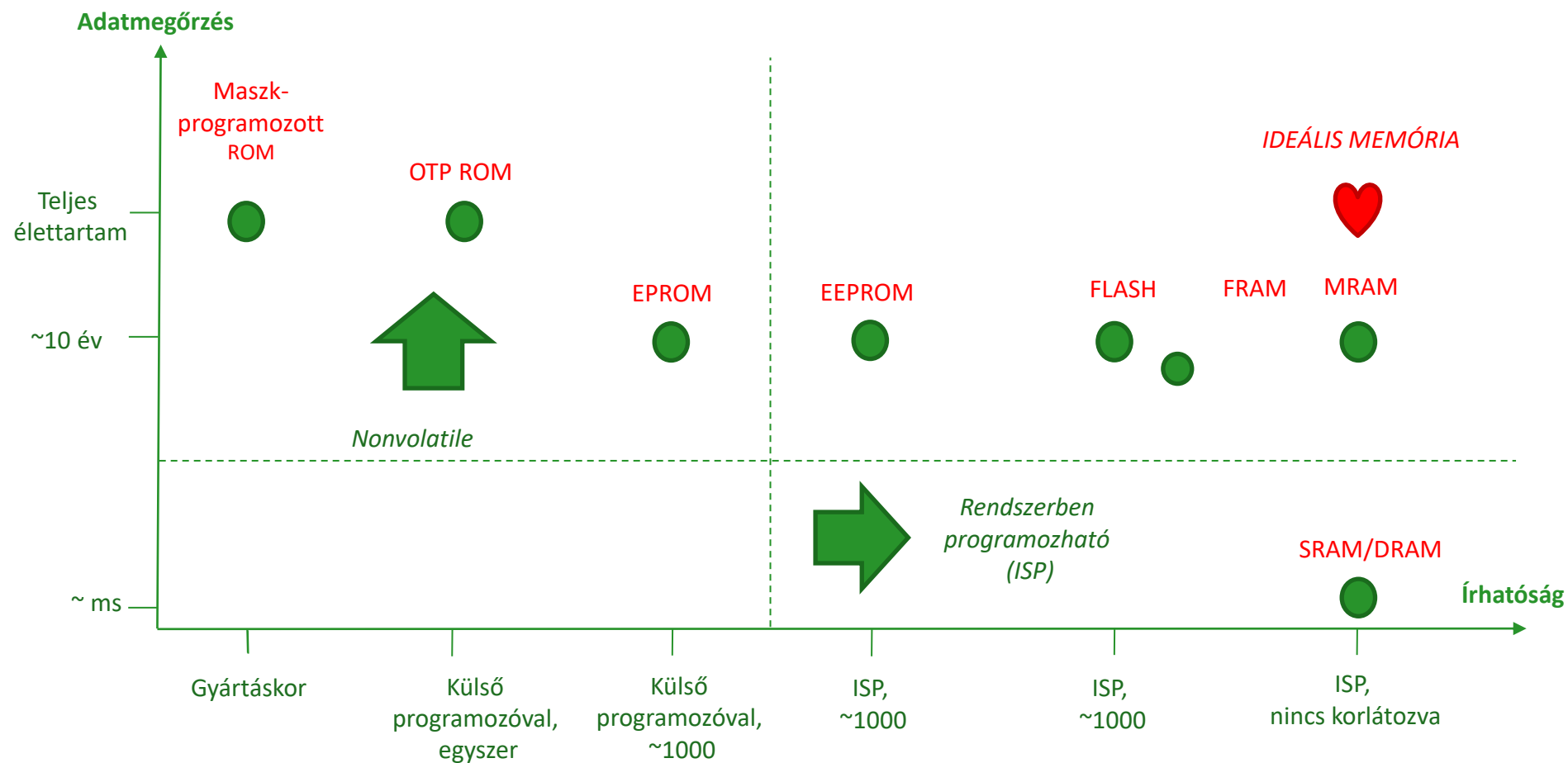
- ROM vs RAM, azaz csak olvasható ill. (nem szó szerint) írható-olvasható memória
- Kevésbé használható, a határok elmosódtak
 - Az EEPROM írható, az NVRAM nem veszíti el az információt a tápfeszültség megszűnésekor.

■ Csoportosítás:

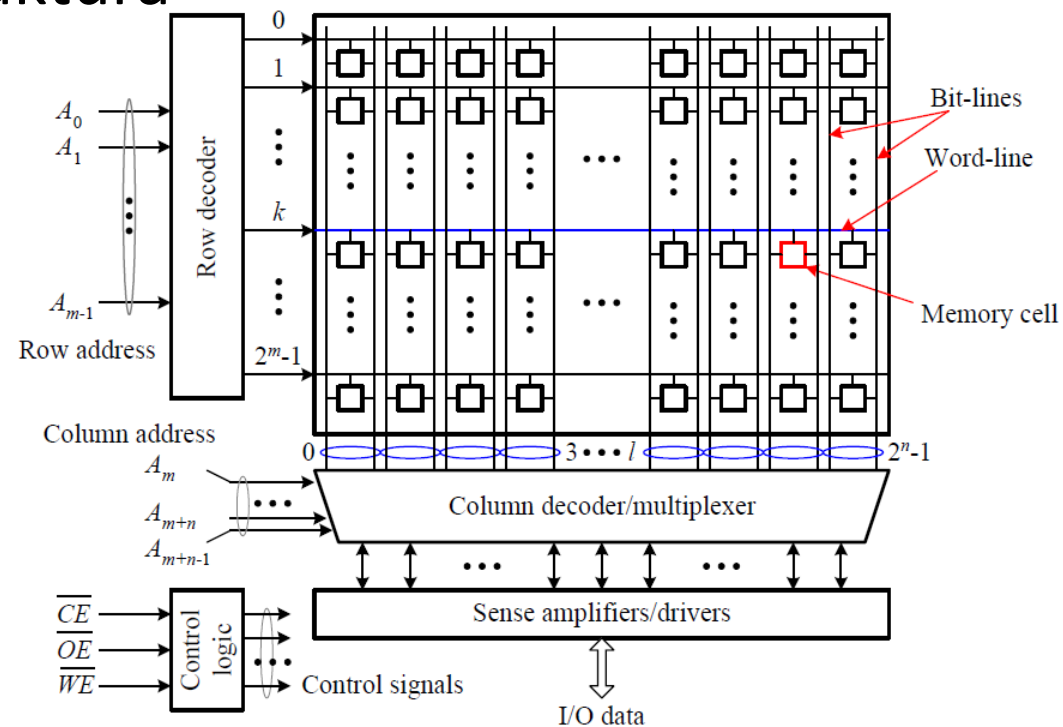
- Írhatóság és adatmegőrzési idő szerinti csoportosítás jobb.



Félvezető memóriák csoportosítása



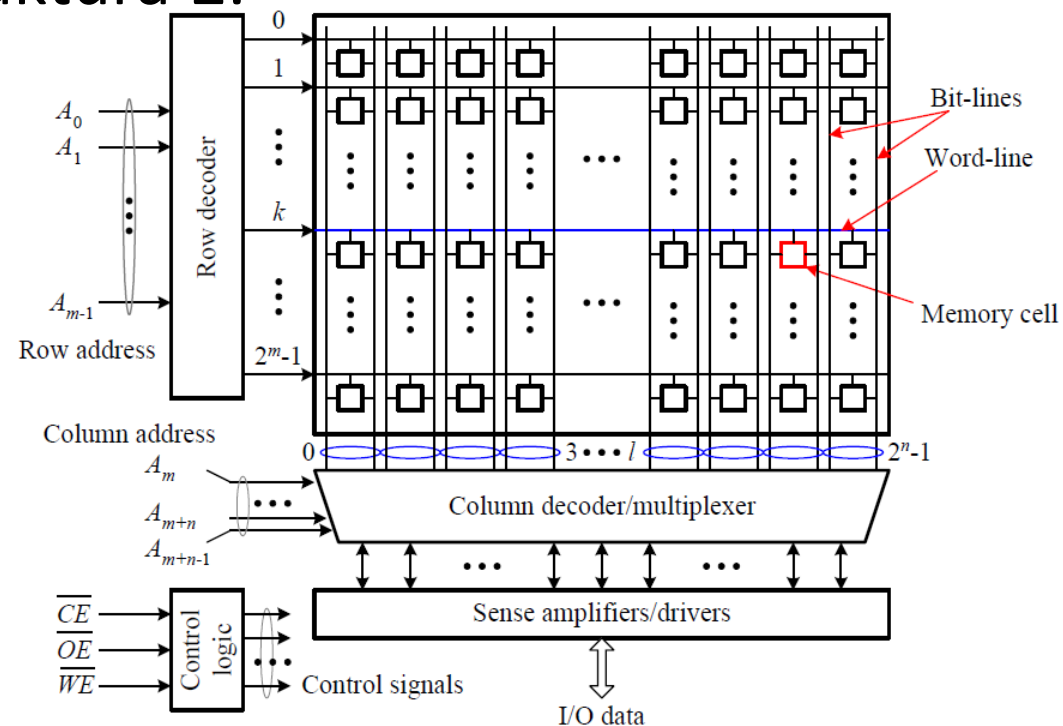
A tipikus memória struktúra



- A tárolás egy memória mátrixban történik.
 - A mátrix egy eleme, az elemi cella felel 1 vagy több bit információ tárolásáért.
 - Egy sorban lévő cellát az ún. **szóvonallal** (word line) aktiválunk, amelyet a cím egy részéből a sordekóder állít elő.
 - Az aktivált cellák a **bitvonalra** (bit line) másolják a tartalmukat.
 - A cím másik részével a bitvonalak közül választunk ki



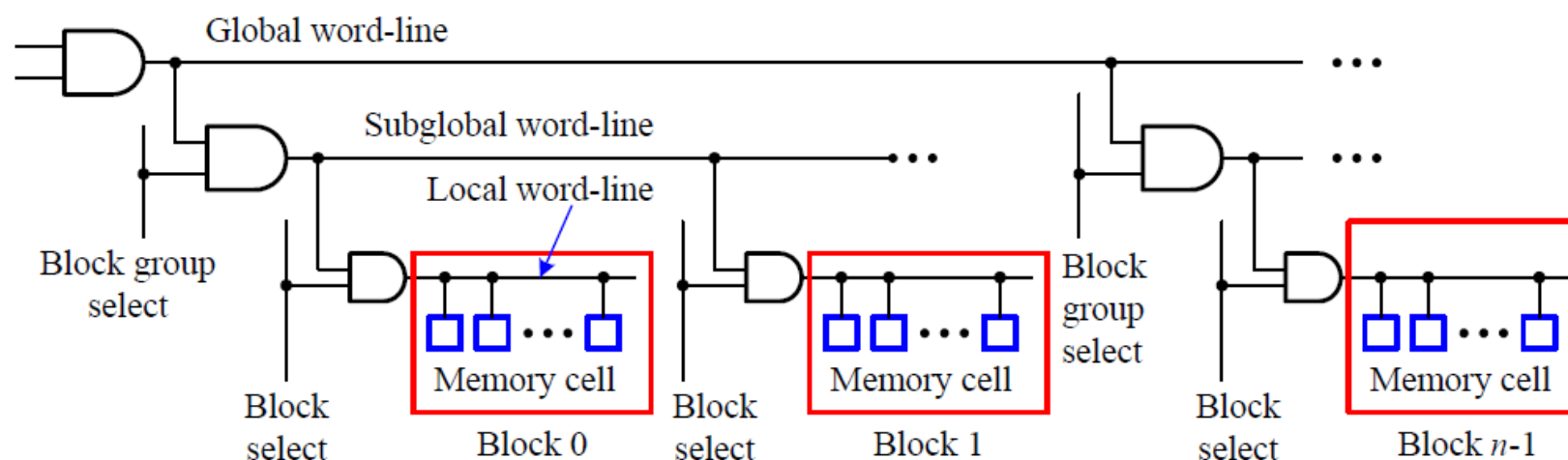
A tipikus memória struktúra 2.



- Az érzékelő erősítő állítja helyre a szokásos CMOS rail-to-rail jelet.
 - A cella tranzisztorai KIS MÉRETŰEK. (mivel minél kisebb a cella, annál nagyobb kapacitású memóriát lehet elhelyezni felületegységként.)
 - Ezért nem teljesen digitális a működés, valójában néhány 100mV a logikai szint távolsága, amit az érzékelő erősítő állít helyre.



Nagykapacitású memóriák



- Túl sok sor lenne a mátrixban, ezért több részre bontják
 - Még további két szint hierarchia -> blokk csoport és csoporton belül blokkok.
- A hozzáférés hierarchikus
- A kívülről megjelenő forma a **bank**.

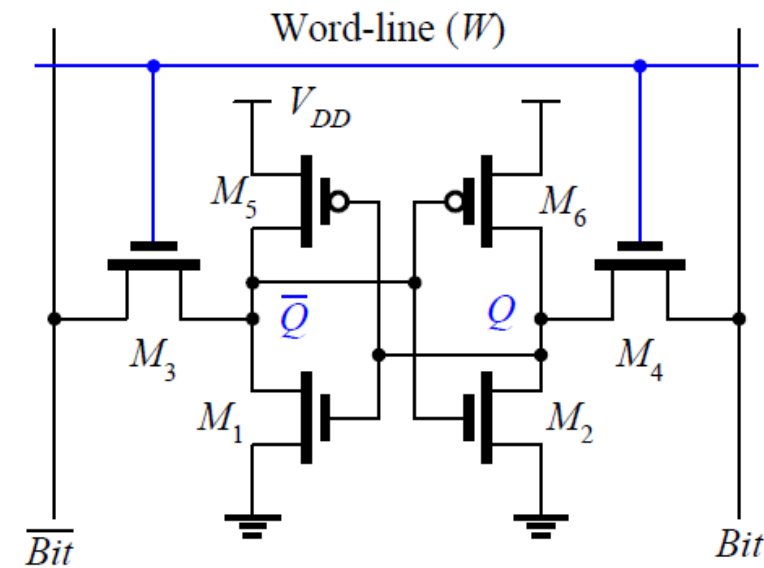


Statikus RAM (SRAM)



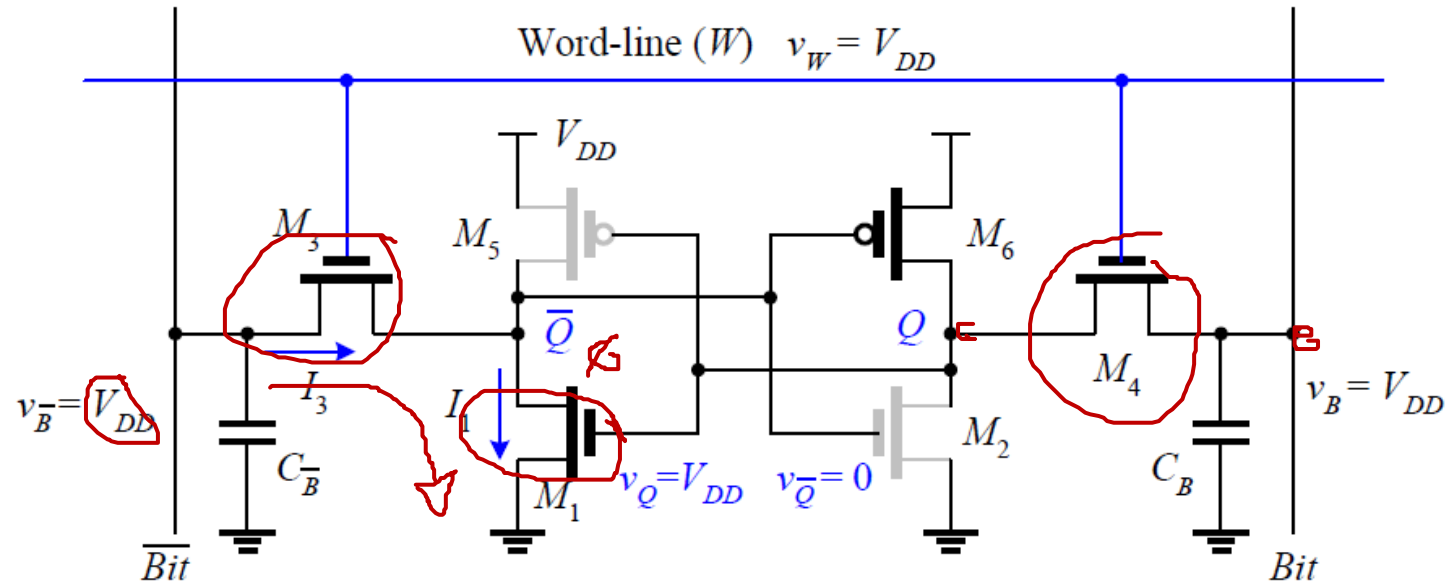
Statikus RAM memória

- A cellát 6 tranzisztor alkotja
- Két bitvonal van, ellentétes logikával.
 - Differenciális logikát fog használni.



- A két keresztbecsatolt inverter felel a szokásos tárolási funkcióért.
- Hasonlít az SR latch-hez, de a beírás/olvasás 1-1 tranzisztoron keresztül történik, nem teljes a kapu.
 - (nyilván a kisebb helyfoglalás érdekében!)
- Az M3, M4 tranzisztorokat elérési (access) tranzisztornak hívjuk.
- A működés elvben csak „digitális” szemlélettel követhető, de a valóság nem ilyen egyszerű...

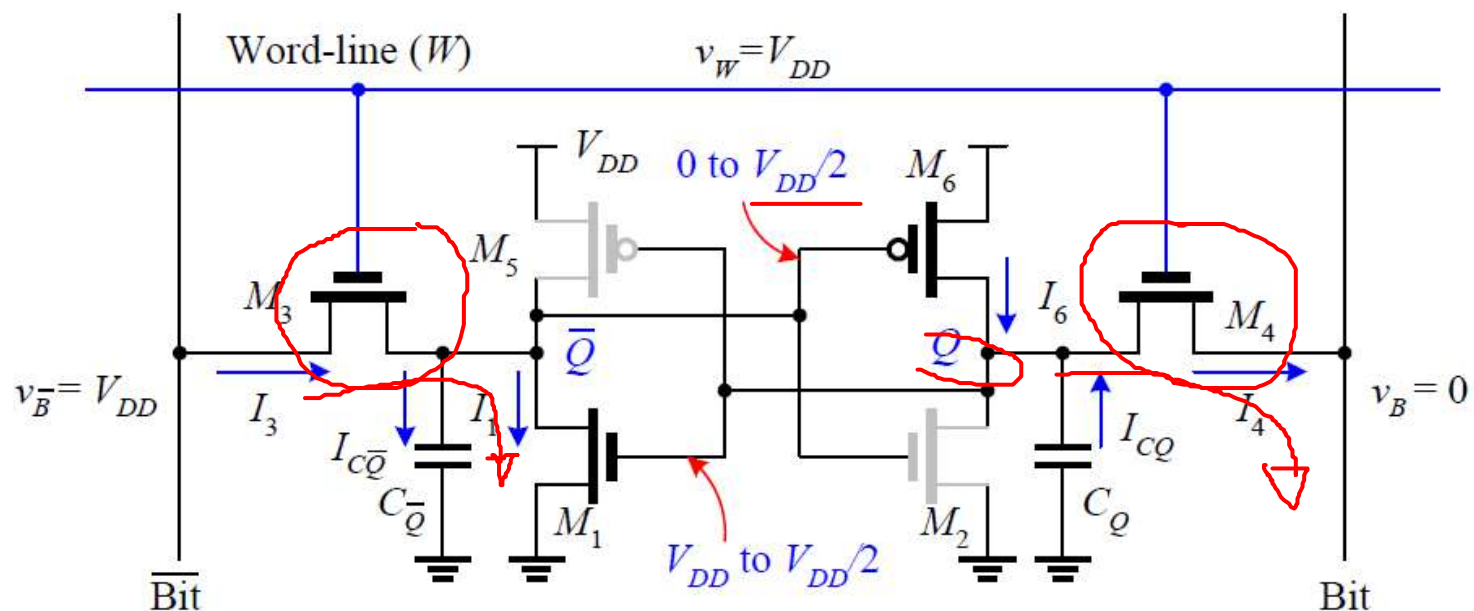




Feltételezzük, hogy a cellában logikai 1 van

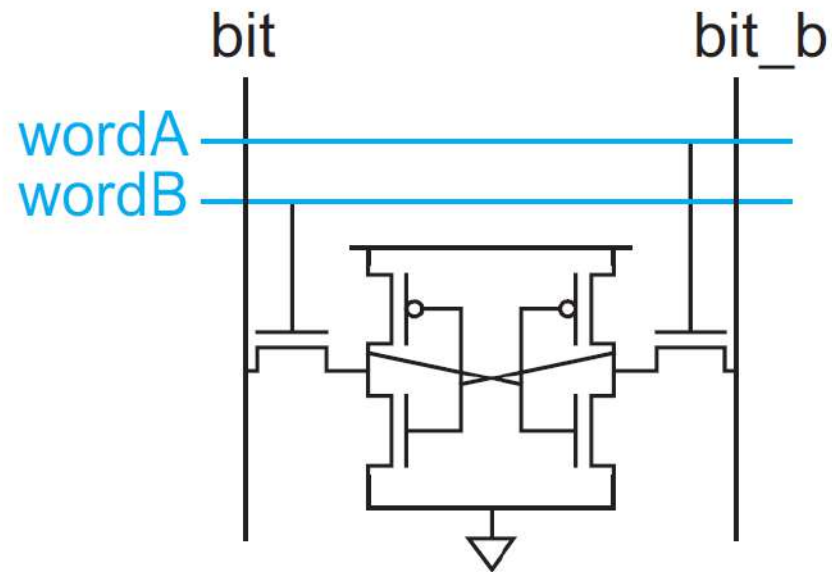
- A bitvonalakat tápfeszültségre töltik elő. (a cella kis tranzisztorain keresztül a feltöltés nagyon sokáig tartana!)
- Az olvasás kezdetekor M_3 , M_1 kinyit, a \bar{Bit} feszültsége lecsökken, miközben a Bit feszültsége változatlan.
- Kb. 100-200mV feszültségkülönbség elég ahhoz, hogy az érzékelő erősítő meghatározza a cella értékét.





- Feltételezzük, hogy a cellában logikai 1 van, és 0-t írunk be.
 - Most M3, M1 ugyanúgy működik, mint olvasás esetén.
 - M4 viszont Q szintjét a komparálási feszültség alá húzza
 - Ekkor M1 árama csökken, M5 pedig kinyit és a flip-flop átbillen.





- Láttuk, hogy az olvasáshoz tulajdonképpen nem szükséges mindkét bitvonal az olvasáshoz.
 - Két szóvonal alkalmazásával egyidőben két cellából lehet olvasni.
 - Az íráshoz mindkét bitvonalra szükség van.
 - “ügyes” időzítéssel pl. egy ciklus első felében két olvasást, a második felében pedig egy írást lehet végrehajtani.
 - Tipikusan CPU regiszterfájlok esetén alkalmaznak hasonló elrendezést.



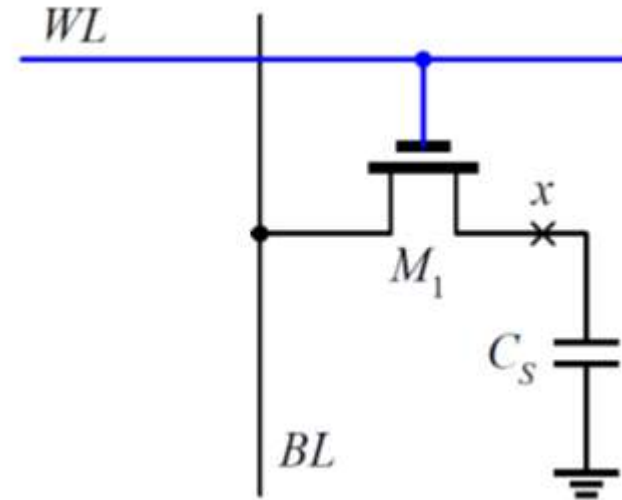
Dinamikus RAM (DRAM)



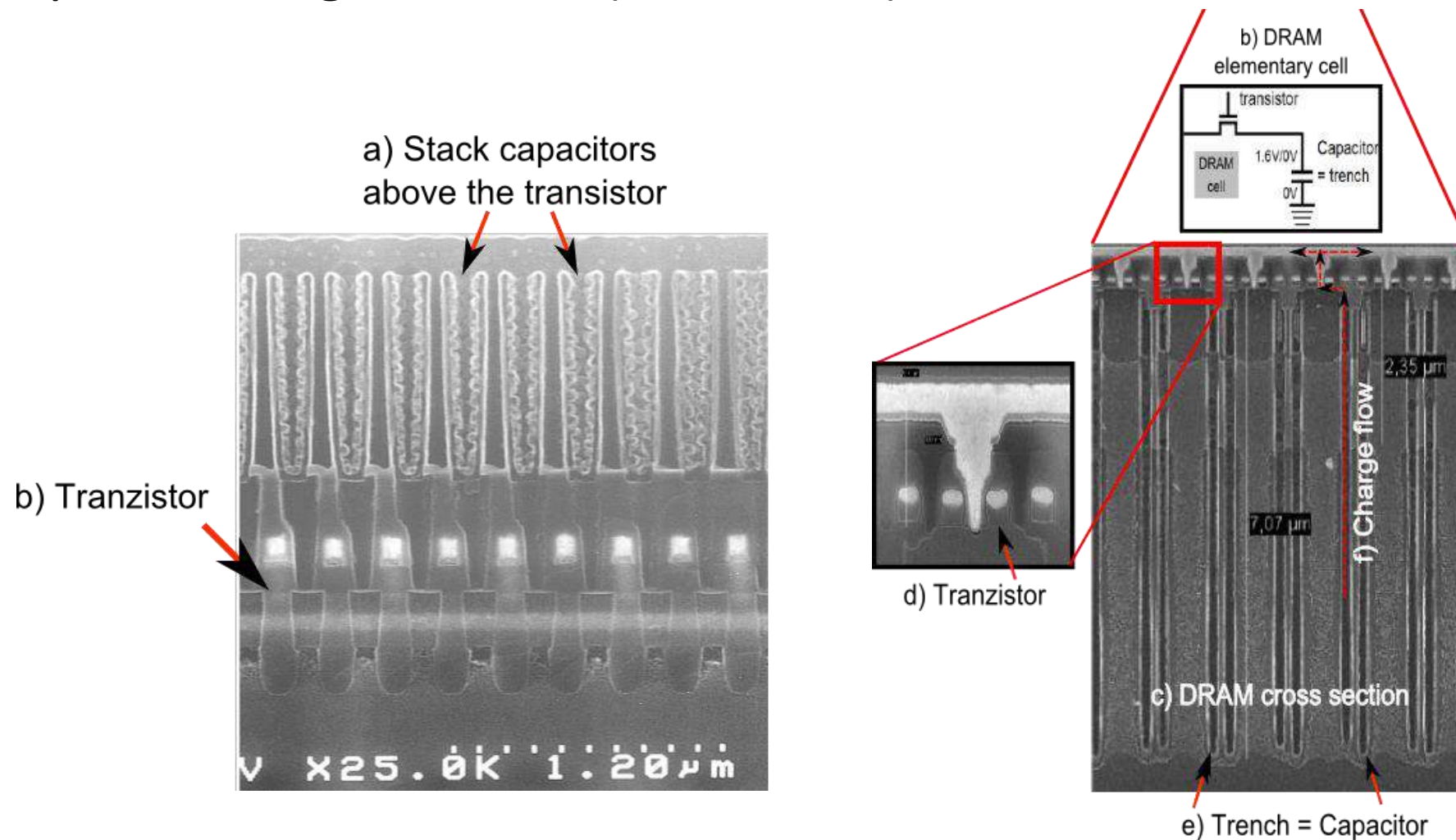
A dinamikus RAM cellája

- A tároló kapacitás általában speciális, három dimenziós struktúra
 - Stack kapacitás (Samsung, Micron stb.)
 - A tranzisztor felett készül el egy vékonyréteg kapacitás.
 - Árok (trench) kapacitás
 - A tranzisztor mellett árkot marnak a szilíciumba, majd ebben alakítják ki a tároló kapacitást

- A kapcsolás a létező legegyszerűbb
- Az információt a C_s kapacitás tárolja, amit az M_1 tranzisztor kapcsol a bitvonalra.
- A tároló kapacitás tipikusan 25-40fF



A tároló kapacitás megvalósítása (illusztráció)



- [Forrás](#)



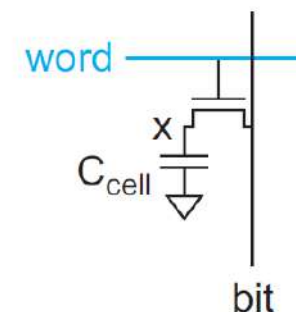
DRAM írás és olvasás

■ Írás

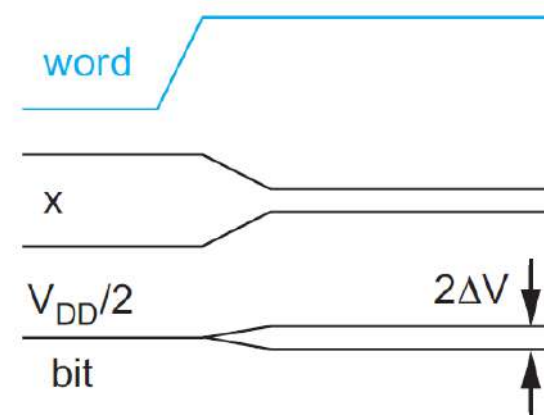
- A bitvonalat a logikai értékre állítva a szóvonal aktiválásakor a tároló kapacitás kisül, vagy feltöltődik.

■ Olvasás

- A bitvonalat a tápfeszültség felére előtöltik
- A szóvonal aktiválásakor a tranzisztor rákapcsolja a bitvonalra a tároló kapacitás töltését.
- Töltésmegoszlás történik, a bitvonal feszültsége:
- $\Delta V = \frac{C_S}{C_{BL} + C_S} V_{DD}/2$ változik meg, ez kb. 20-50mV
- Az érzékelő erősítő ezt állítja helyre.
- Az olvasás DESTRUKTÍV. A kiolvasott értéket vissza kell írni

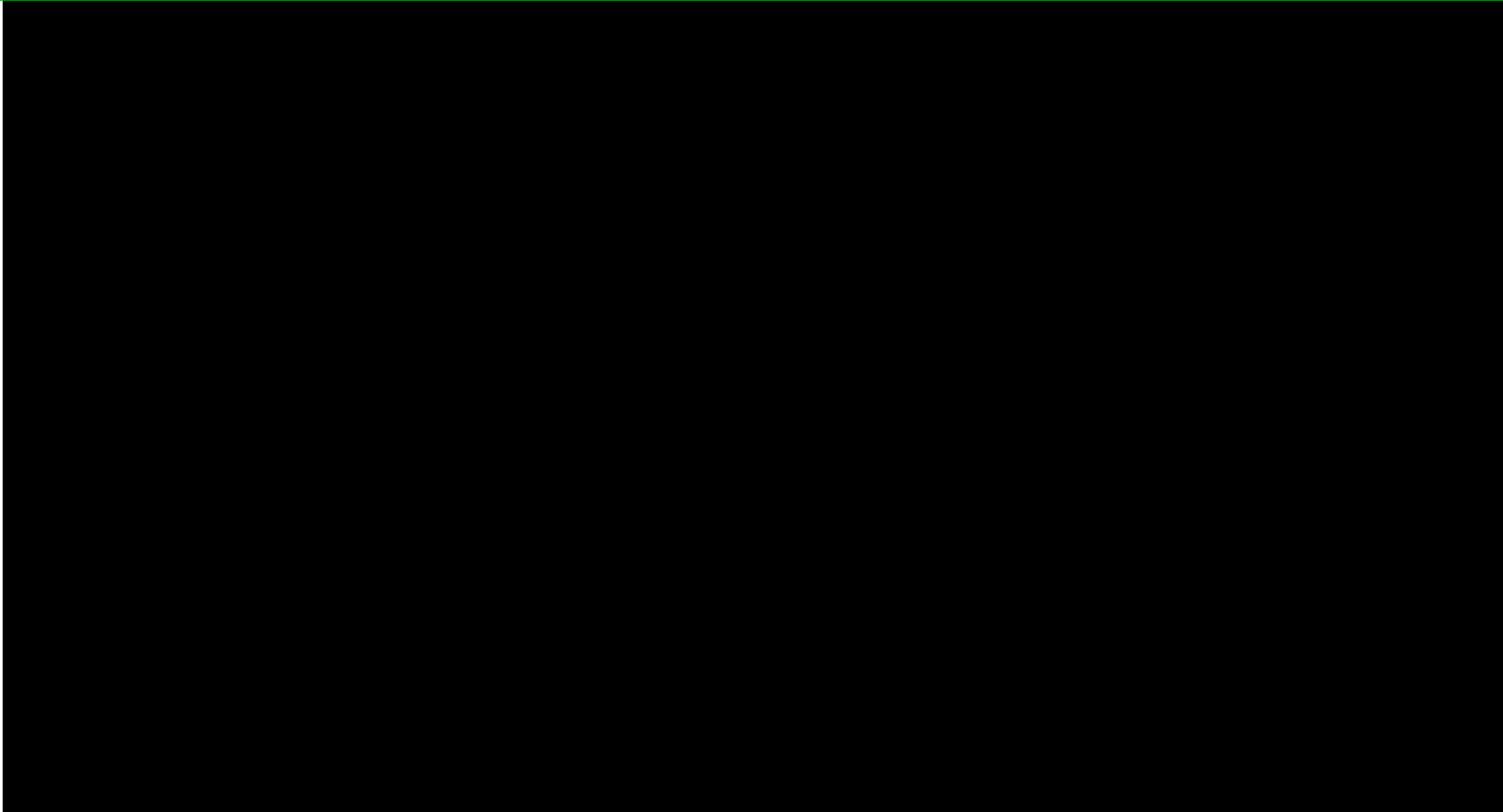


(a)



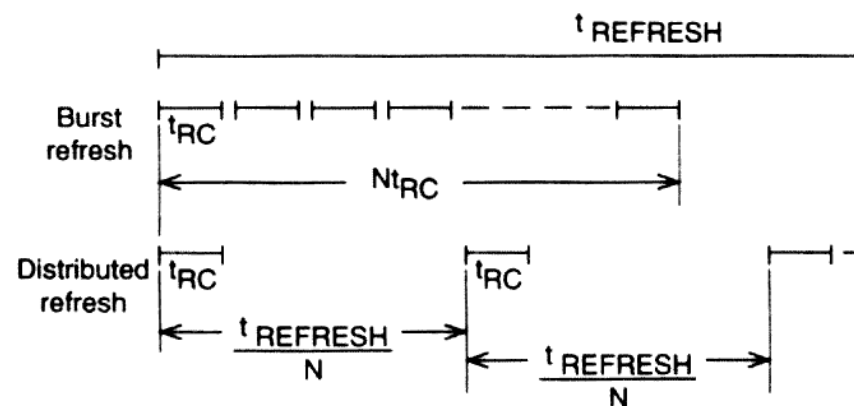
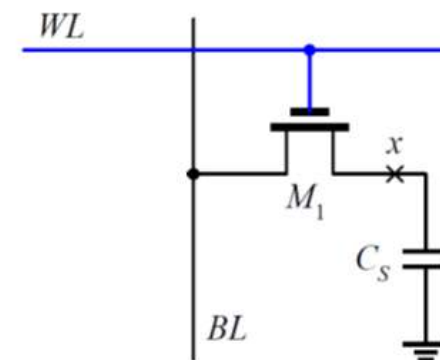
(b)





Frissítés

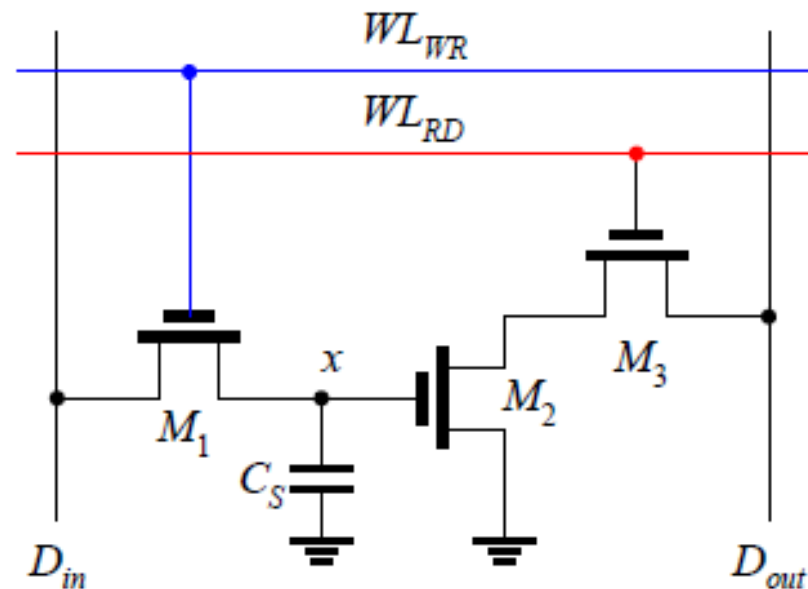
- A tároló kapacitásból a töltés szivárog. Leginkább a drain lezárt pn átmenetén. A szivárgási áram ráadásul hőmérsékletfüggő. Kb. 30°C hőmérséklet növekedés megtízszerezi a szivárgási áramot.
- A DRAM-ot frissíteni kell.
- egyszerre 1 sort frissítenek, ennek t_{RC} ideje kb. 100-200ns
 - **Burst refresh:** az összes sort egyszerre frissítik.
 - **Distributed (hidden) refresh:** van egy számláló, ami nyilvántartja az utolsó frissített sort, és mindig a soron következő kerül frissítésre.



A beágyazott DRAM (embedded DRAM)

- Az egytranzisztoros dinamikus RAM spec. technológiát igényel.
- SoC-ben általában „csak” standard CMOS áll rendelkezésre
- Tároló kapacitás helyett az M1-M2 tranzisztor szórt kapacitása tárol.
 - A C_s kapacitás **NEM** külön alkatrész!

- Érdekesség: eredetileg ez az elrendezés volt az első DRAM
- Nagyméretű cache memóriákban alkalmazzák, rejtett frissítéssel.
 - (kedvezőbb méret, mint az SRAM)



CAM

Content Addressable Memory

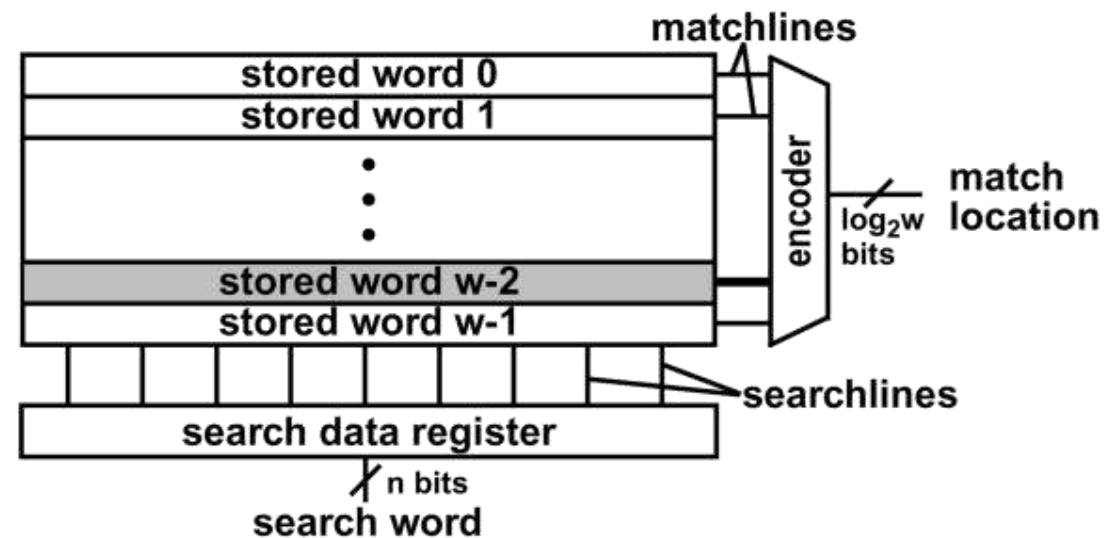
Azaz tartalommal címezhető memória
(Asszociatív memória)



Tartalommal címezhető memória

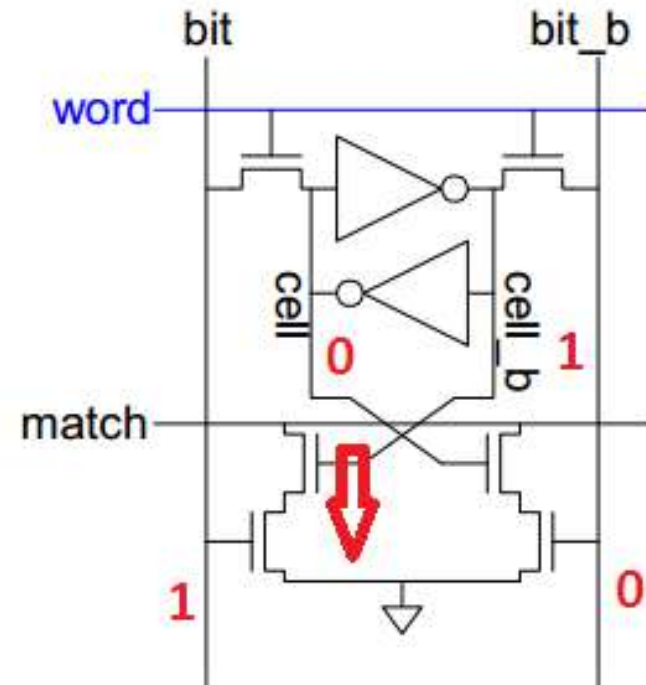
- A feladat most **fordított!**
- A tárolt adat címét keressük...

- 1 órajel alatt állítja elő a keresett információ címét
 - Azaz $O(1)$ a keresés, nem pedig pl. $O(\log_2 n)$ és ráadásul mindig ugyanaddig tart!
 - A **search data register**-t hasonlítja össze párhuzamosan a tárolt információval
 - A match vonalak közül csak egy lesz aktív, ebből a cím előállítható
- Az előállított címhez a tartalom egy „hagyományos” memóriából előállítható (HW asszociatív tömb...)
- Használata:
 - TLB: virtuális page cím – fizikai page cím
 - Pl. routerekben MAC address – port
- Szokásosan kb. 2G keresés másodpercenként.



CAM elemi cella

- A statikus RAM celláját egészítik ki.
 - 10 tranzisztoros CAM cella
- A keresett bit a bitvonalra kerül.
- Ha megegyezik a tárolt bittel, nincs áramút a match line és a föld között.
- Ha nem egyezik meg, akkor viszont kialakul áramút!
 - Figyeljük meg a trükkös keresztbekötést! Mintha egy kizáró vagy kapu lenne.
 - A keresés a teljes soron zajlik, egyszerre.
 - Ha sehol sincs áramút, akkor a match line feszültsége nem változik meg.
 - Azaz pontosan ugyanaz az információ szerepel a bitvonalakon, mint a tárolt.
- Viszonylag nagy fogyasztású
 - Mivel az összes match vonal egyszerre működik és elő kell tölteni

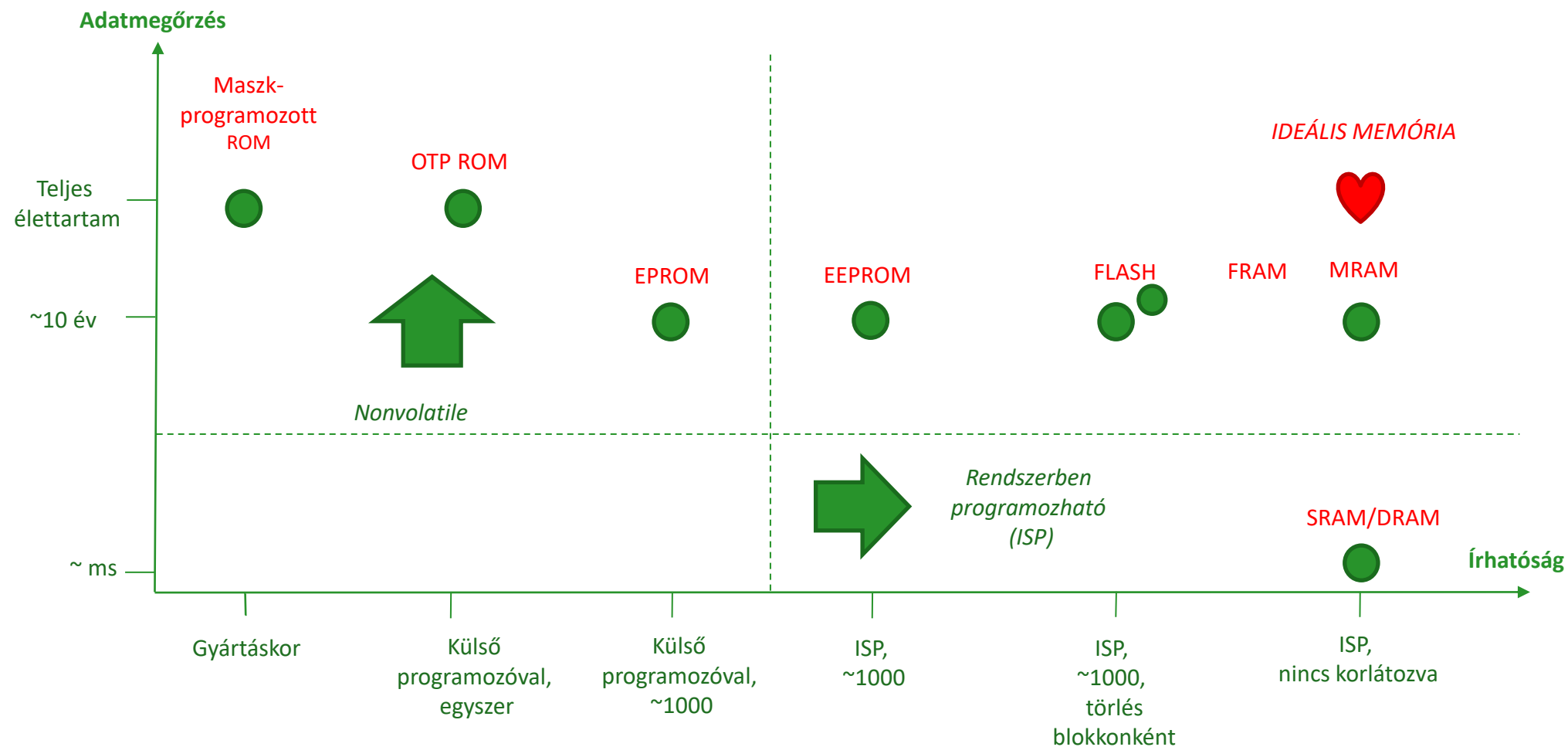


IT eszközök technológiája

ROM



Emlékeztető

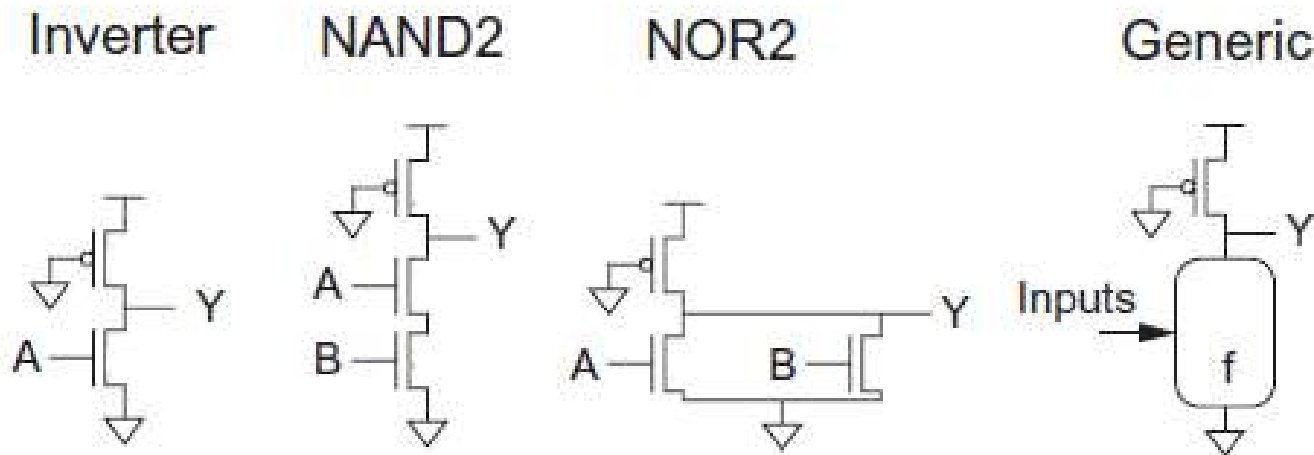


Maszk programozott ROM (MROM)

- Az információ **gyártáskor** kerül bele.
 - Az információ egy litográfiai lépéskor kerül bele, ehhez maszk szükséges, az elnevezés tehát innen származik.
 - Nagyon nagy sorozatú gyártásnál éri meg, mert a maszk elkészítése drága, viszont egy bit kis területet foglal, így egy bitre vetített ár kedvezőbb.
 - SoC-ben, mikroprocesszorokban a mikrokód, ill. a look-up táblázatok készülnek maszk programozott ROM segítségével.
 - Gyakran előfordul, hogy pl. mikrokontrollerek esetében a bootloader, a C runtime és a periféria könyvtár maszk programozott ROM-ban van, így kevesebb user flash memória szükséges.
 - Nagy sorozatban a gyártók megadott firmware-rel is hajlandóak legyártani a mikrokontrollereket.



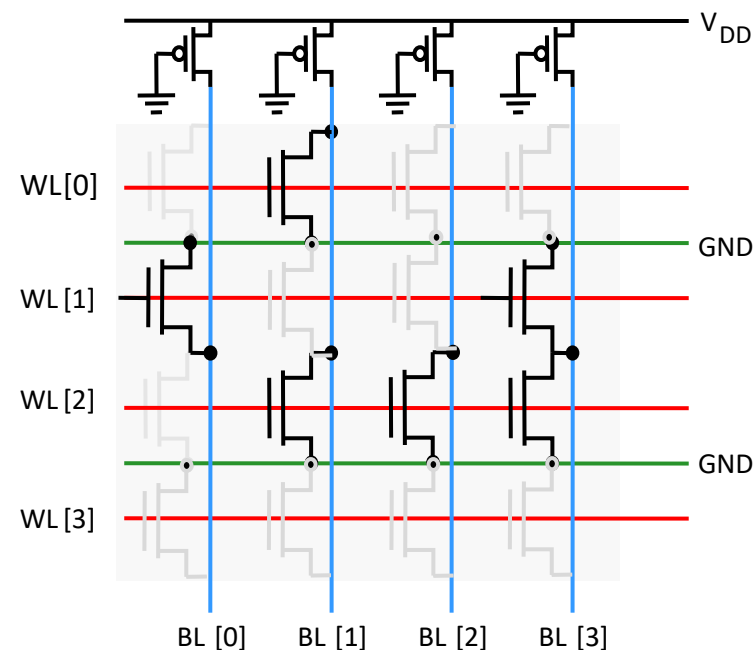
Pszeudo NMOS kapu



- A pMOS tranzisztort nem vezéreljük, hanem mindig nyitott.
 - Egy ellenállással modellezhető ilyenkor.
 - inverter esetén, ha $A=0$, $Y=1$, hiszen az nMOS zárt. Ha $A=1$, akkor áram folyik, a kimenet feszültsége: $V_Y = \frac{R_{NMOS}}{R_{NMOS} + R_{PMOS}} V_{DD}$
 - Tehát az alacsony szint nem 0V, hanem csak ahhoz közelálló, ~100mV feszültség
 - Statikus fogyasztása van, ha a kimenet 0.
 - Cserébe egyszerűbb: $2n$ helyett $n+1$ tranzisztor



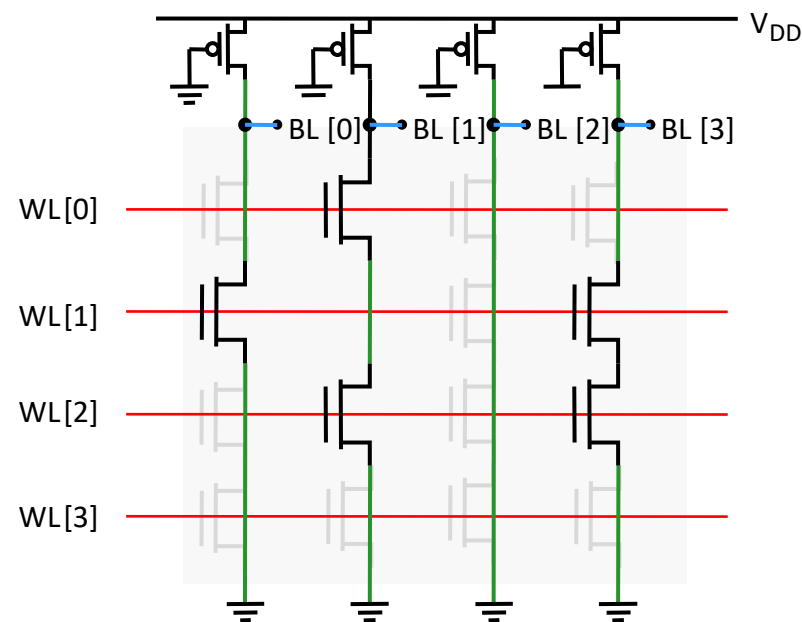
Maszk programozott NOR ROM



- Az elemi cella egy nMOS tranzisztor.
 - Az információt az tárolja, hogy egy adott helyen lévő tranzisztor elektromos szempontból jelen van-e vagy sem.
 - Az aktivált tranzisztor a bitvonalat a földre köti.
 - Egy adott bitvonalra nézve ez egy sokbemenetű pszeudo nMOS NOR kapu.
 - A bemenetek közül egyszerre csak egy lehet aktív – ha a tranzisztor vezet 0, egyébként pedig 1 a programozott érték.



NAND ROM



- A tranzisztorokat most sorba kapcsoljuk, így egy pszeudo nMOS NAND kaput kapunk.
 - Az információt az fogja tárolni, hogy egy adott helyen a tranzisztort rövidre zártuk-e fémezéssel, vagy sem.
- Kiolvasáskor minden szóvonalat aktíválunk (logikai 1-re), kivéve a kérdéses sort. Ha az adott helyen nincs tranzisztor, a kimenet 0, mert a NAND kapu összes további tranzisztora vagy vezet, vagy rövidre zárt. Ha van tranzisztor, a kimenet 1.

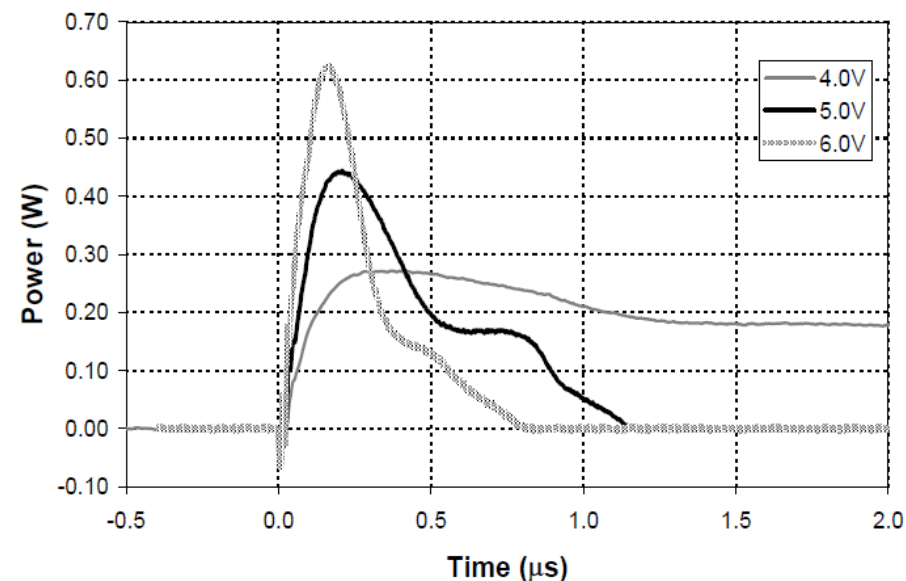
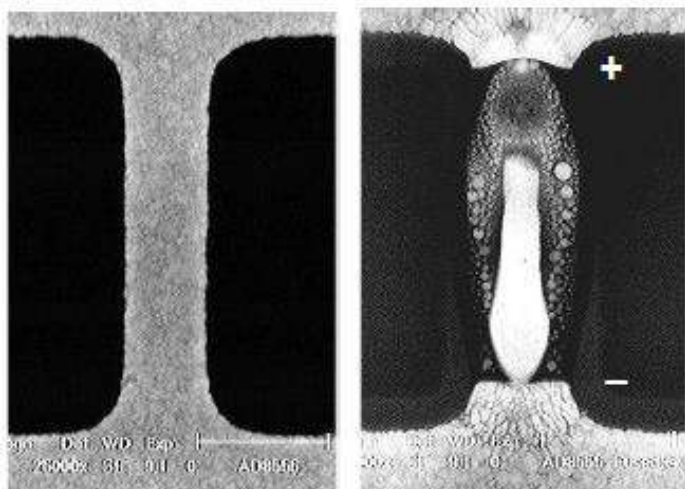


Egyszer programozható ROM

- Firmware
- On-chip konfiguráció kialakítása, akár működés közben is
 - Kalibrálási konstansok
 - Titkosítási kulcsok
 - Chip azonosító
 - Pl. nem működő részek megjelölése, összeköttetések kialakítása
- Programozható logikai eszközök (ld. később)
- Egyéb, pl. jogszabályban előírt, később nem módosítható adatok tárolása
- Az információtároló elem a fuse vagy antifuse.
 - Fuse: rövidzár, kiégetés (nagyobb energiájú impulzus) után nem vezet.
 - Keskenyített nagyobb ellenállású réteg pl. poliszilícium
 - Antifuse: kiégetés után vezet, égetés nélkül szakadás. Minél kisebb az ellenállása, annál kevesebb lesz a késleltetés.



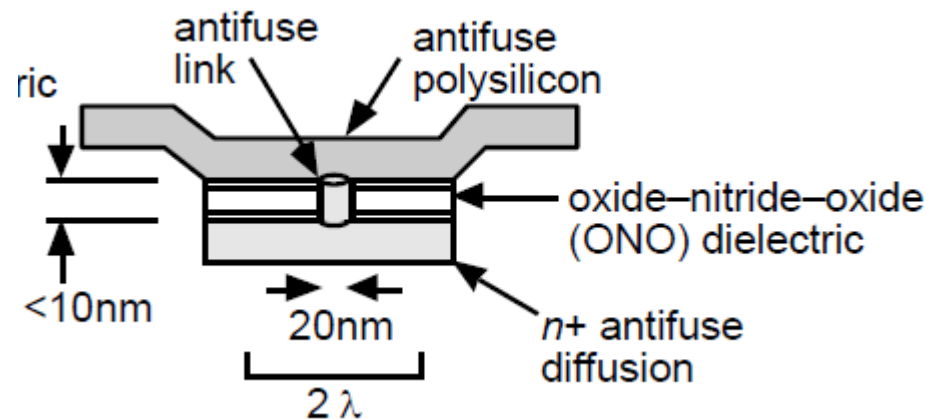
Fuse



- Poliszilícium vagy szilicid pl. NiSi (nikkel-szilícium ötvözet)
- A keskeny rész ellenállása a legnagyobb.
 - Helyi melegedés jön létre.
 - Ahol a folyamat megindul, ott a visszacsatolás pozitív, hiszen a melegedés miatt az ellenállás is nagyobb.
 - Nagyobb teljesítmény esetén az anyag elpárolog, a kiégetés gyorsabb
 - Nagy területet foglal a felszínen.



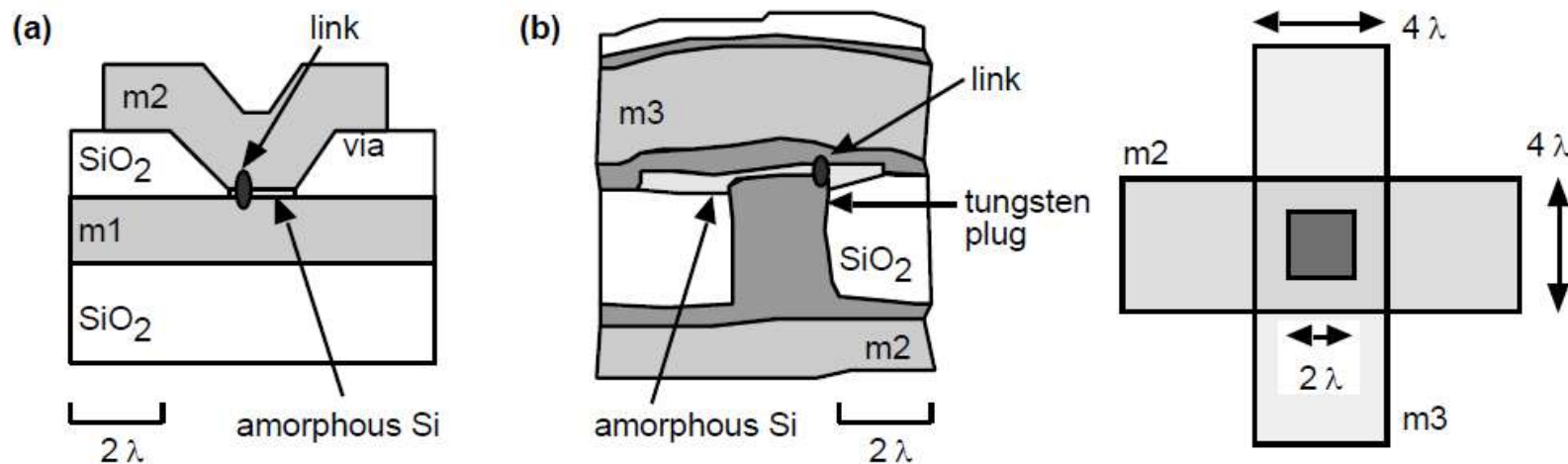
PLICE



- PLICE – programmable low impedance circuit element
 - Vékony Si_3N_4 – SiO_2 szigetelő.
 - A szigetelő átüt, majd megolvad.
 - Néhány 100 Ohm-os ellenállásként viselkedik kiégetés után
 - Felszínre merőlegesen helyezkedik el.



Fém – fém antifuse



- A két fémréteg között az amorf szilícium szigetelőként viselkedik.
- Nagyobb térerősség hatására átüt, majd újrakristályosodik, azaz vezetővé válik.
- Kb. 80Ω egy kontaktus.



Elektromosan programozható memóriák



A tárolás fizikai elve

- Az információt egy speciális MOS tranzisztor **küszöbfeszültsége** tárolja.
 - A küszöbfeszültség változtatható (ez a programozás)
 - kiolvasáskor:
 - A tranzisztor vezet/nem vezet (SLC – single level cell)
 - Adott feszültségek mellett jól megkülönböztethető áramok folynak (MLC – multi level cell 4db, TLC - triple level cell 8db, QLC – quad level cell 16db)
- A küszöbfeszültség: az a gate-source közé kapcsolt feszültség, amikor a vezetőképes inverziós csatorna létrejön
- A küszöbfeszültség függ a szigetelőben lévő töltésektől
 - Pl. n csatorna esetén a negatív töltés gátolja a csatorna kialakulását, azaz a küszöbfeszültség megnövekszik
 - a pozitív töltés viszont elősegíti. Szélsőséges esetben $V_{GS}=0$ esetén is vezethet a tranzisztor.



Tehát ha ki lehet alakítani töltés tárolására alkalmas konstrukciót, akkor a küszöbfeszültséget tetszőleges irányba változtathatjuk

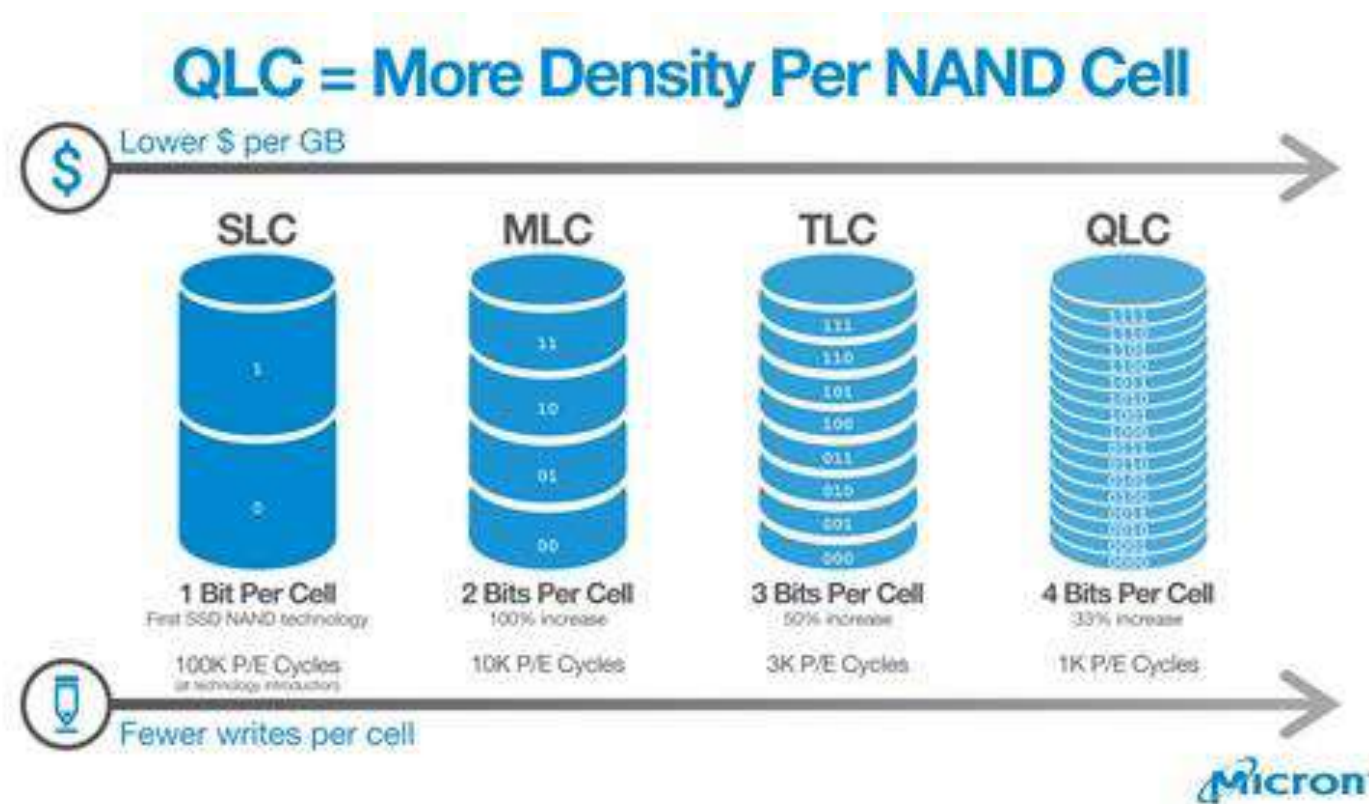
- Azaz **programozhatóvá** tesszük a MOS tranzisztort!
- Többfajta konstrukció:
 - Lebegő (sehova nem kötött poli-Si) gate, az ún. floating gate
 - Többrétegű szigetelő anyagok határfelülete, amely töltéscsapdákat tartalmaz – charge trap flash

A programozás/törlés fizikai elve

- Elektronokat kell mozgatni a töltés-tároló eszközre, amelyet általában egy vékony szigetelő választ el.
 - Két fizikai hatás
 - Lavina letörés: nagymennyiségű, nagyenergiájú, ún. forró elektron jelenik meg, amelyek energiája elég ahhoz, hogy keresztülhaladjon a szigetelőn
 - Alagút (tunnel) jelenség: megfelelő térerősség hatására egy keskeny szigetelőn biz. valószínűséggel keresztülhalad az elektron.
 - Ha az elektron a szigetelőben „ragad” (töltéscsapda), akkor küszöbfeszültség változtatása egyre nehezebb, a tranzisztor „elhasználódik”



Programozás/törlési ciklusok száma és a kapacitás



- A wear-levelling Hardver alapokból/Operációs rendszerekből ismert (?)



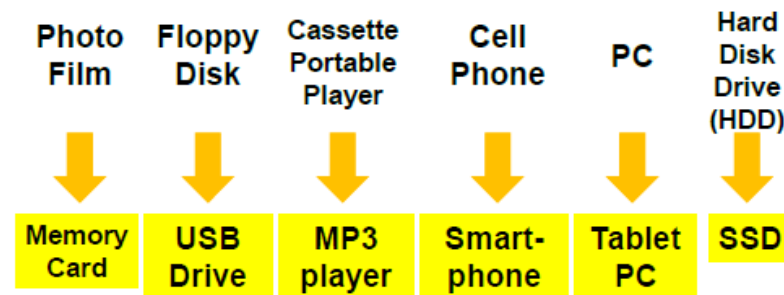
(E)EEPROM

▪ Régi technológiák

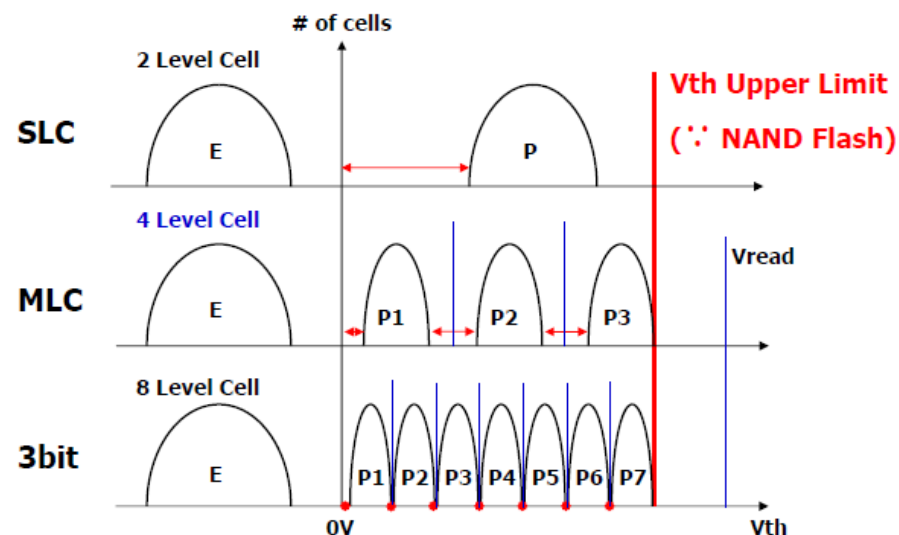
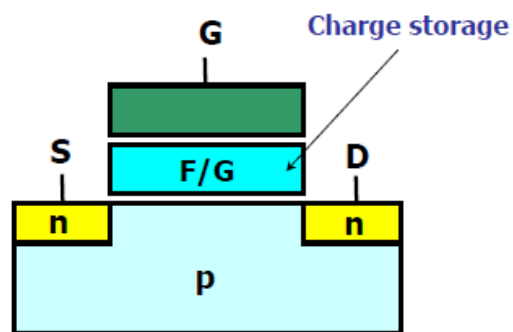
- **EPROM:** programozás lavinaletöréssel, törlés UV fény segítségével
- **EEPROM:** programozás-törlés alagútjelenséggel.

▪ FLASH EEPROM

- Programozás: lavinaletöréssel vagy alagútjelenség segítségével, törlés alagútjelenség segítségével. A törlés nagyobb blokkonként (kezdetben egyszerre történt) innen a név.
- A legsikeresebb memóriatípus...
- 1980 környékén fejlesztették ki
- Évtizedes-évszázados technológiákat váltott le.



FLASH EEPROM



A lebegő gate-et vékony oxid választja el a szubsztráttól.

- A küszöbfeszültség megváltozása a lebegő gate-n az elektronok számának megváltoztatását jelenti.
- SLC – single level cell – azaz két, jól megkülönböztethető állapotot hozunk létre
- MLC – multi level cell - több V_T így a tranzisztor több bitet tárol
 - Marketing elnevezések: MLC 2bit/tranzisztor TLC 3bit/tranzisztor QLC 4bit/tranzisztor



FLASH memóriák elrendezése, főbb tulajdonságai

- NOR elrendezés:
 - Nagy teljesítménnyel kell programozni, a programozás és a törlés lassú.
 - Az olvasás viszont gyors.
 - **Program memória**
- NAND elrendezés:
 - Kis cellaméret, nagy sűrűség
 - Kis teljesítménnyel programozható
 - Törlés gyorsabb
 - **Háttértárolás!**



Feature	NOR Flash		NAND Flash	
	General	S70GL02GT	General	S34ML04G2
Capacity	8MB – 256MB	256MB	256MB – 2GB	256MB
Cost per bit	Higher	6.57×10^{-9} USD/bit for 1ku	Lower	2.533×10^{-9} USD/bit for 1ku
Random Read speed	Faster	120ns	Slower	30 μ S
Write speed	Slower		Faster	
Erase speed	Slower	520ms	Faster	3.5ms
Power on current	Higher	160mA (max)	Lower	50mA (max)
Standby current	Lower	200 μ A (max)	Higher	1mA (max)
Bit-flipping	Less common		More common	
Bad blocks while shipping	0%		Up to 2%	
Bad block development	Less frequent		More frequent	
Bad block handling	Not mandatory		Mandatory	
Data Retention	Very high	20 years for 1K program-erase cycles	Lower	10 years (typ)
Program-erase cycles	Lower	100,000	Higher	100,000
Preferred Application	Code storage & execution		Data storage	



Újabb technológiák

VNAND

Ferroelektromos RAM (FRAM)

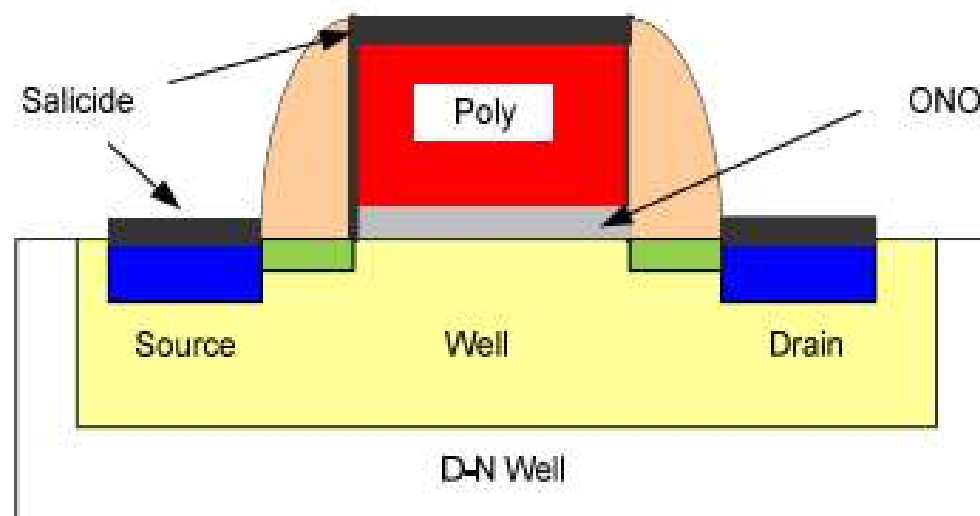
Magnetorezisztív RAM (MRAM)

Ezek mindegyike kereskedelmi forgalomban kapható!

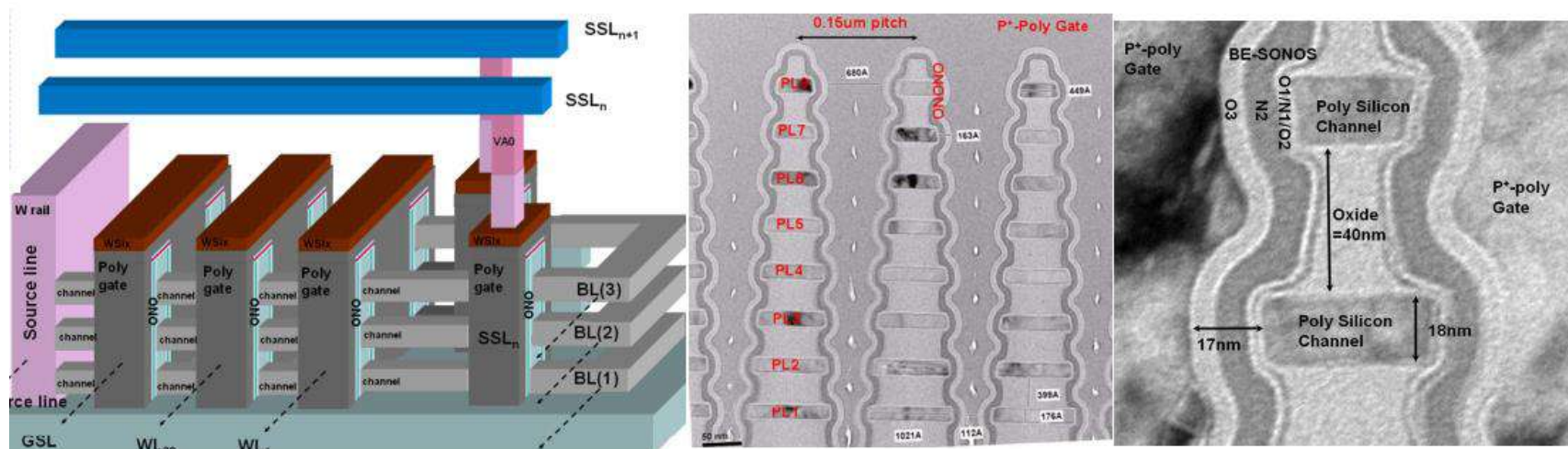


Modern FLASH – SONOS tranzisztor

- Lebegő gate helyett töltéscsapdás tárolás. (CTF – charge trap flash)
- A $\text{SiO}_2 - \text{Si}_3\text{N}_4$ határfelületen található töltéscsapdák töltése változtatható
 - Alacsonyabb feszültség (5-8V a 12-20V helyett)
 - Megbízhatóbb, több programozás/törlés ciklust visel el mint a lebegő gate.



VNAND – vertikális NAND



- A tranzisztor nem hagyományos MOS tranzisztor, hanem vékonyréteg (TFT) tranzisztor: a csatorna anyaga poliszilícium.
- A sorbakapcsolt tranzisztorok a „toronyban vannak”, a felszínre merőlegesen, ettől lesz vertikális
- A töltéstároló réteg ONO struktúra.
- Több mint 100 réteg építhető jelenleg. (2022 november, Samsung 8. gen VNAND, 512Gbit)
- 2030-ra 1000 réteg a cél.



NVRAM megvalósítása

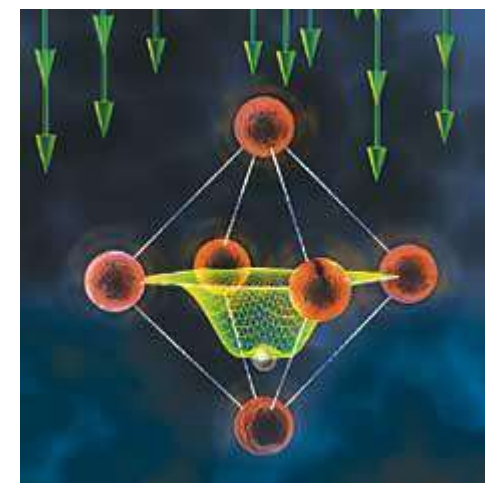
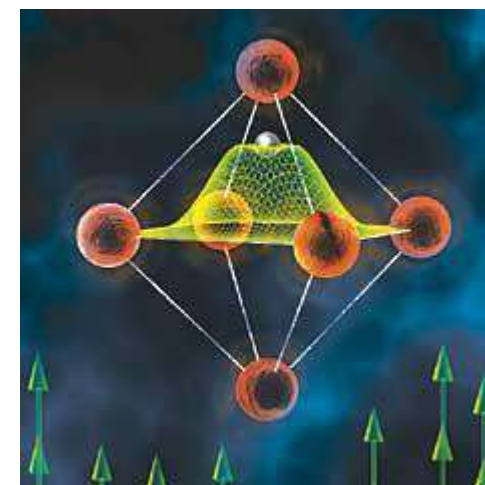
- Miért? Flash lassú, a programozás/törlés ciklusok száma korlátozott
- Statikus RAM + elem
 - Nagyon alacsony standby fogyasztású
- Statikus RAM + flash tároló
 - Reset után a flash tartalma a RAM-ba íródik
 - A tápfeszültség eltűnésekor (egy kapacitás energiáját használva) a RAM tartalma a flash-be íródik
- Vagy újfajta elrendezések



Ferroelektromos RAM

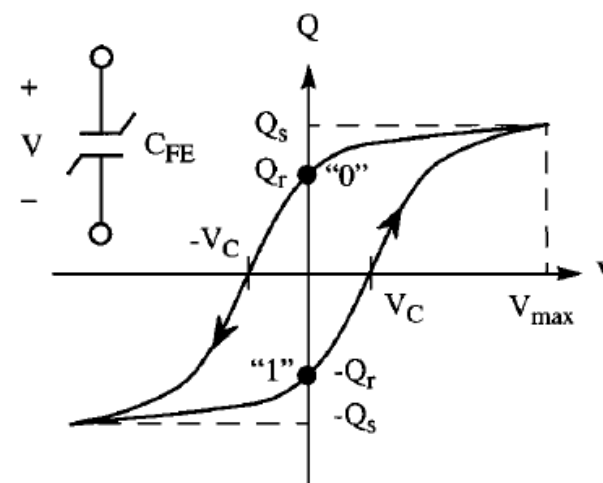
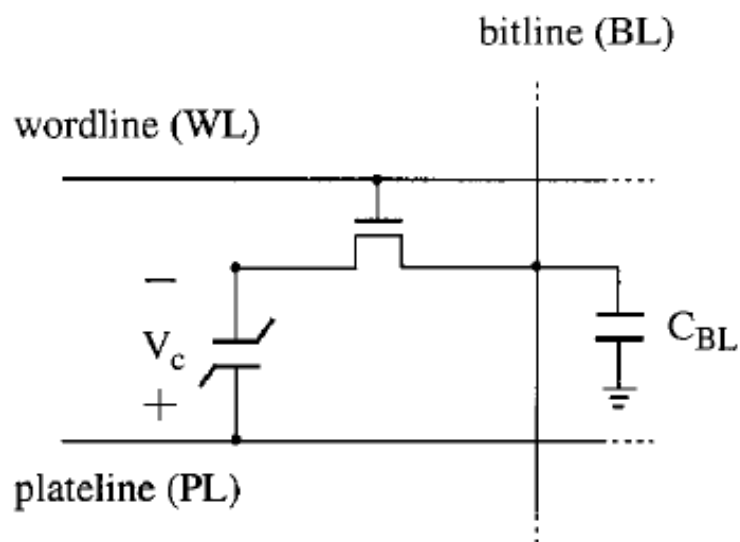
■ Ferroelektromos anyag

- Semmi köze a vashoz 😊, az elnevezés a ferromágnesesség mintájára született.
- A polarizáció (atomok, molekulák a térerősség irányába fordulnak) egyes kristályokban megmarad a térerősség megszűntetése után is.
 - PZT, azaz ólom-zirkónium-titanát ($\text{Pb}[\text{Zr}_x\text{Ti}_{1-x}]\text{O}_3$)
 - Két egyensúlyi állapot van, az oxigén atom középen el tud mozdulni.
- A polarizáció irányváltása töltésmozgással (árammal jár)
- Az ötlet 1952-ből származik...



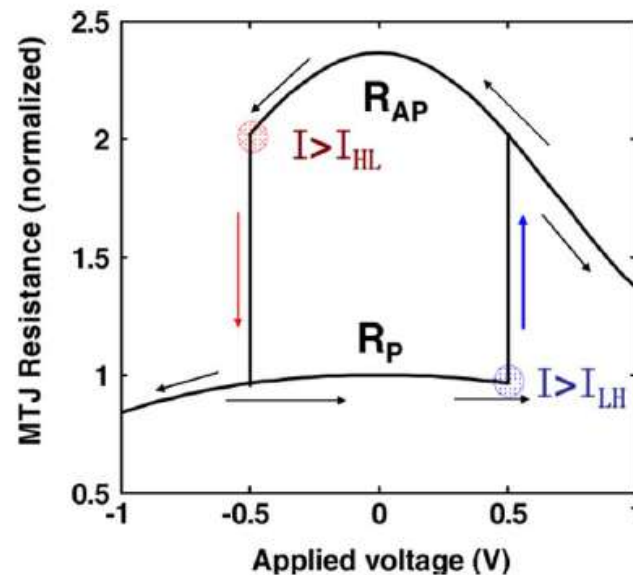
FERAM elemi cella

- Nagyon hasonlít a DRAM elemi cellára, a tároló kapacitás dielektrikuma PZT.
- Ez tehát egy memóriával rendelkező kapacitás.
- Attól függően, hogy melyik állapotban volt, kiolvasáskor az atomok átrendeződhetnek, ez az áramban egy ugrást jelent, ami detektálható.



Magnetorezisztív RAM

- A tároló elem egy speciális rétegszerkezet, két ferromágneses anyag között egy vékony szigetelő réteg, amin kvantummechanikai hatással az elektronok át tudnak haladni.
- A szerkezet ellenállása függ attól, hogy a két ferromágneses rétegben a mágnesesség iránya megegyezik-e, vagy ellentétes.



Források, ajánlott irodalom, érdekességek

- [Samsung VNAND demó videó](#)
- [NOR és NAND flash összehasonlítás](#)





Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

Elektronika alapjai

1. Gyakorlat

Összeállította:

Ress Sándor, Jani Lázár, Krammer Olivér, Straubinger Dániel

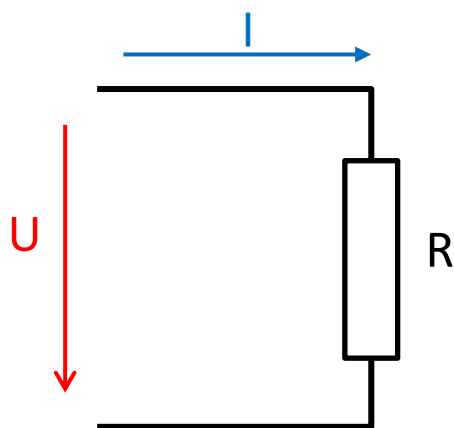
Az Ohm törvény az ellenállás árama és feszültsége közötti kapcsolatot írja le:

$$U = I \cdot R$$

Számoljuk ki, mekkora az ellenállás árama, ha $U=1V$, és $R=1k\Omega$!

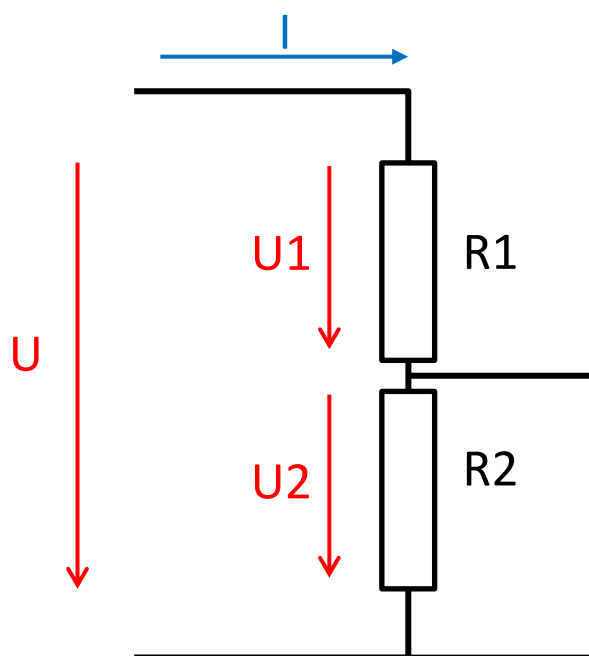
Si prefixek:

Név	Jel	x	Név	Jel	x
kilo	k	10^3	milli	m	10^{-3}
mega	M	10^6	micro	μ	10^{-6}
giga	G	10^9	nano	n	10^{-9}
tera	T	10^{12}	piko	p	10^{-12}
peta	P	10^{15}	femto	f	10^{-15}



1. ábra: Ohm törvény

Sorba kapcsolt ellenállások feszültsége, feszültségosztás:



2. ábra: Feszültségosztó

$$U = U_1 + U_2$$

A két ellenállás sorban van kapcsolva, tehát az áramuk azonos.

$$U_1 = I \cdot R_1 \quad U_2 = I \cdot R_2$$

A két ellenállás feszültségének aránya:

$$\frac{U_1}{U_2} = \frac{I \cdot R_1}{I \cdot R_2} = \frac{R_1}{R_2}$$

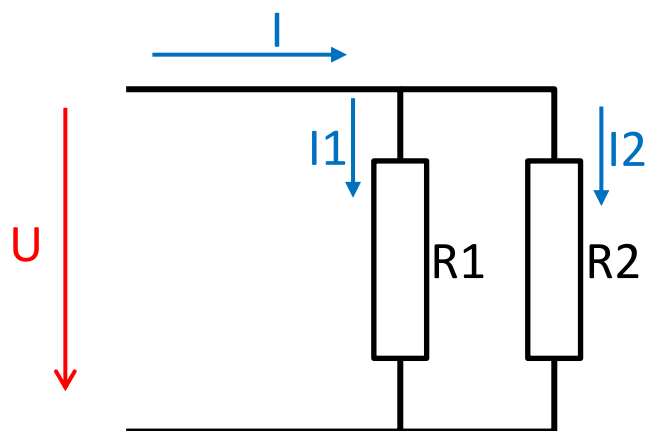
A soros kapcsolás árama:

$$I = \frac{U}{R_1 + R_2}$$

A "kimenet" feszültsége:

$$U_2 = I \cdot R_2 = \frac{U}{R_1 + R_2} \cdot R_2$$

Párhuzamosan kapcsolt ellenállások árama, áramosztás:



2. ábra: Áramosztó

A párhuzamos kapcsolás eredő ellenállása:

$$I = I_1 + I_2 = \frac{U}{R_1} + \frac{U}{R_2} = \frac{U}{R_E}$$

$$\frac{1}{R_E} = \frac{1}{R_1} + \frac{1}{R_2} \rightarrow R_E = \frac{R_1 \cdot R_2}{R_1 + R_2}$$

$$I = I_1 + I_2$$

A két ellenállás párhuzamosan van kapcsolva, tehát az feszültségük azonos.

$$I_1 = \frac{U}{R_1} \quad I_2 = \frac{U}{R_2}$$

A két ellenállás áramának aránya:

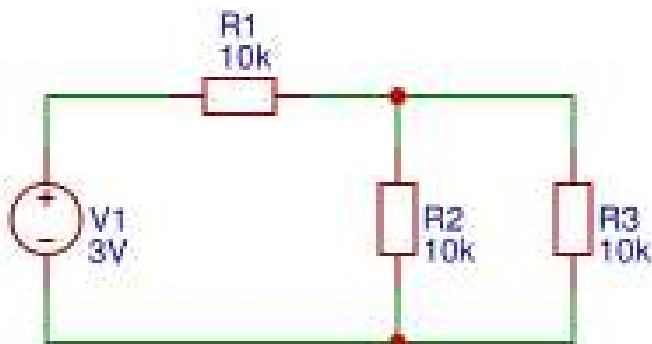
$$\frac{I_1}{I_2} = \frac{U/R_1}{U/R_2} = \frac{R_2}{R_1}$$

Az R2 ellenállás árama a teljes áram függvényében:

$$I_2 = \frac{U}{R_2} \quad U = I \cdot R_E = I \cdot \frac{R_1 \cdot R_2}{R_1 + R_2}$$

$$I_2 = \frac{1}{R_2} \cdot I \cdot \frac{R_1 \cdot R_2}{R_1 + R_2} = I \cdot \frac{R_1}{R_1 + R_2}$$

Az Ohm törvény, az áram és feszültség segítségével határozza meg a két ábrán látható hálózatban az összes elektromos mennyiséget!



3a. ábra: Hálózatszámítás
feszültségforrás esetén

$$U_{R1} =? \quad I_{R1} =?$$

$$U_{R2} =? \quad I_{R2} =?$$

$$U_{R3} =? \quad I_{R3} =?$$

Párhuzamos kapcsolás miatt:

$$U = U_{R2} = U_{R3}$$

Párhuzamos kapcsolás eredő ellenállása:

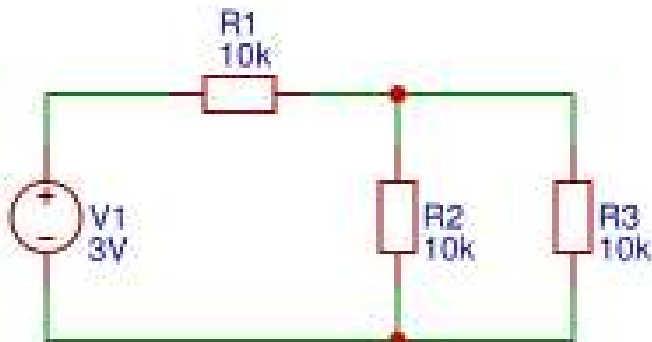
$$U = I_{R2} \cdot R_2 = I_{R3} \cdot R_3 = (I_{R2} + I_{R3}) \cdot R_E$$

$$\frac{U}{I_{R2} + I_{R3}} = R_E$$

$$\frac{I_{R2} + I_{R3}}{U} = \frac{1}{R_2} + \frac{1}{R_3} = \frac{1}{R_E}$$

$$R_E = 5 \text{ k}\Omega$$

Az Ohm törvény, az áram és feszültség segítségével határozza meg a két ábrán látható hálózatban az összes elektromos mennyiséget!



3a. ábra: Hálózatszámítás
feszültségforrás esetén

Párhuzamos kapcsolás eredő ellenállása:

$$\frac{1}{R_2} + \frac{1}{R_3} = \frac{1}{R_E} \rightarrow R_E = 5 \text{ k}\Omega$$

R1 ellenállás feszültsége és árama:

$$U_{R1} = V_1 \cdot \frac{R_1}{R_1 + R_E} = 3\text{V} \cdot \frac{10\text{k}\Omega}{10\text{k}\Omega + 5\text{k}\Omega} = 2\text{V}$$

$$I_{R1} = \frac{U_{R1}}{R_1} = 0,2\text{mA}$$

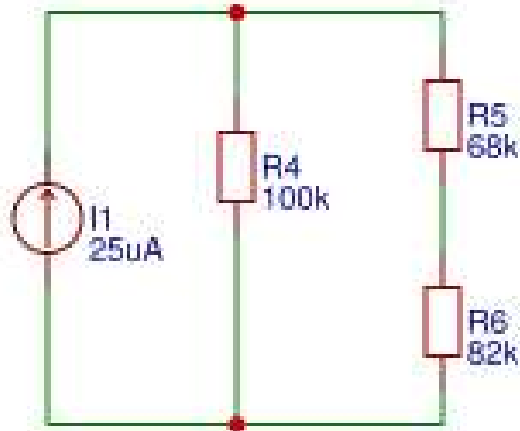
R2 és R3 ellenállás feszültsége és árama:

$$U_{R2} = U_{R3} = V_1 - U_{R1} = 1\text{V}$$

$$I_{R2} = \frac{U_{R2}}{R_2} = 0,1\text{mA}$$

$$I_{R3} = \frac{U_{R3}}{R_3} = 0,1\text{mA}$$

Az Ohm törvény, az áram és feszültség segítségével határozza meg a két ábrán látható hálózatban az összes elektromos mennyiséget!



3b. ábra: Hálózatszámítás áramforrás esetén

$$U_{R4} = ? \quad I_{R4} = ?$$

$$U_{R5} = ? \quad I_{R5} = ?$$

$$U_{R6} = ? \quad I_{R6} = ?$$

Soros kapcsolás eredő ellenállása:

$$R_E = R_5 + R_6 = 150\text{k}\Omega$$

R4 ellenállás árama áramosztással számítható:

$$I_{R4} = I_1 \cdot \frac{R_E}{R_4 + R_E} = 25\mu\text{A} \cdot \frac{150\text{k}\Omega}{100\text{k}\Omega + 150\text{k}\Omega}$$

$$I_{R4} = 15\mu\text{A} \rightarrow U_{R4} = R_4 \cdot I_{R4} = 1,5\text{V}$$

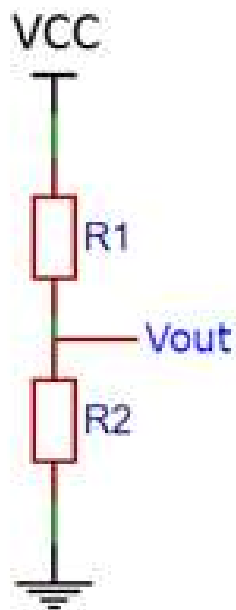
Másik ág:

$$I_{RE} = I_{R5} = I_{R6} = I_1 - I_{R4} = 10\mu\text{A}$$

$$U_{R5} = R_5 \cdot I_{R5} = 680\text{mV}$$

$$U_{R6} = 820\text{mV}$$

Egy 12V-os akkumulátor feszültségének időbeli változását szeretnénk mérni egy feszültségmérővel, amelynek a mérési tartománya 0–3V. Készítsen megfelelő feszültségosztót!



4. ábra: Feszültségosztó

A feszültségmérő általában egy A/D átalakító, amelynek az átalakítási tartományára kell lecsökkenteni, le kell osztani a mérendő feszültséget. A képen látható műszer esetén manuálisan, más esetben elektronikus úton történik a méréshatár váltás, ami valójában egy ellenállás osztó.

Válasszunk 1/5-ös osztóarányt! Erre azért van szükség, hogy a töltőfeszültséget, is mérni lehessen.

$$\frac{R_2}{R_1 + R_2} = \frac{1}{5} \rightarrow 4R_2 = R_1$$

Ellenállás értékek megválasztásakor ügyeljünk, hogy a mérőáram (ellenállás osztón átfolyó áram) ne legyen nagy. Az osztó árama az akkumulátorból származik, ezért a mérés során egyben merítjük is azt.

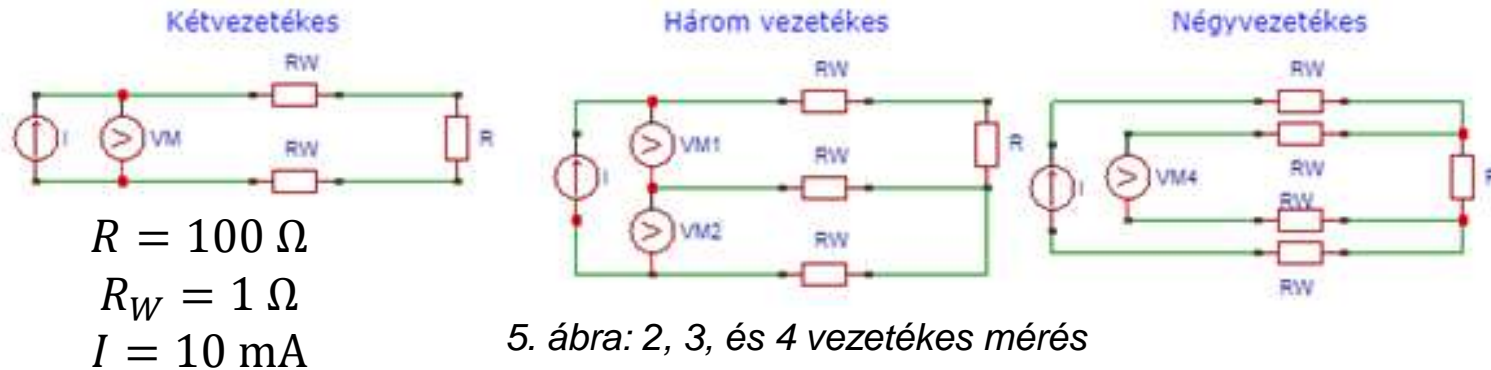
$$R_2 = 100\text{k}\Omega$$

$$R_1 = 400\text{k}\Omega$$

Ekkor a mérőáram:

$$U = I \cdot R \rightarrow \frac{U}{R} = \frac{12\text{V}}{500\text{k}\Omega} = 2,4\mu\text{A}$$

Ellenállás mérésekor ismert és pontosan előállított áramot bocsátunk keresztül a mérendő ellenálláson és megmérjük a feszültséget. Azonban a hozzávezetések ellenállása a mérést befolyásolja. Ennek kiküszöbölése a 3 vagy 4 vezetékes méréssel történik. Mit mutatnak az ideális mérőműszerek az alábbi esetekben?



5. ábra: 2, 3, és 4 vezetékes mérés

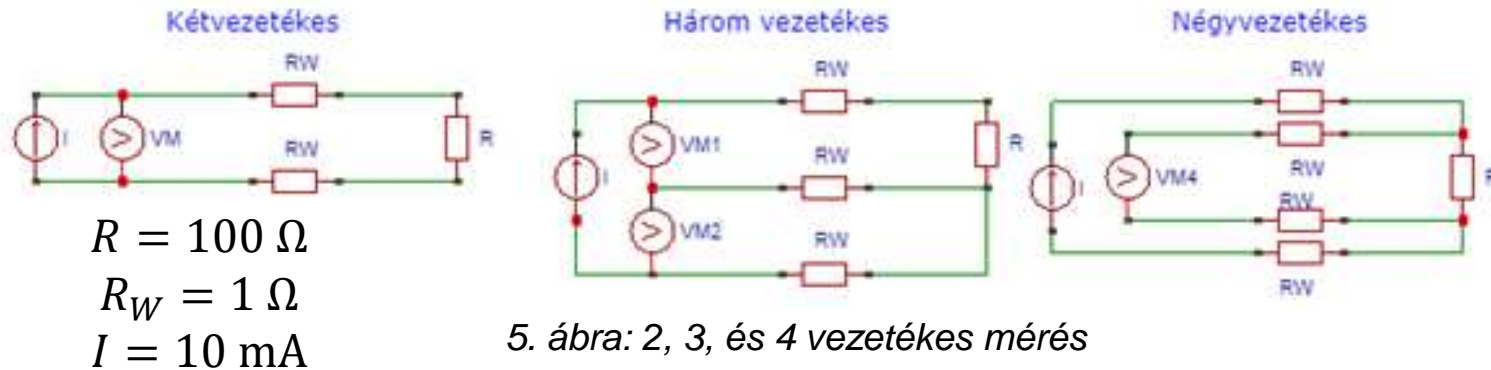
2 vezetékes mérésnél a vezetéken a mérőáram okozta feszültségesést is belemérjük az ellenálláson eső feszültségbe:

$$V_M = (2 \cdot R_W + R)I = 1,02V$$

A mért ellenállás:

$$R' = \frac{V_M}{I} = 102\Omega$$

Ellenállás mérésekor ismert és pontosan előállított áramot bocsátunk keresztül a mérendő ellenálláson és megmérjük a feszültséget. Azonban a hozzávezetések ellenállása a mérést befolyásolja. Ennek kiküszöbölése a 3 vagy 4 vezetékes méréssel történik. Mit mutatnak az ideális mérőműszerek az alábbi esetekben?



5. ábra: 2, 3, és 4 vezetékes mérés

3 vezetékes mérésnél a középső vezetéken ideális feszültségmérő esetén nem folyik áram. A második feszültségmérő pedig pontosan a vezeték ellenállásán mért feszültséget mutatja:

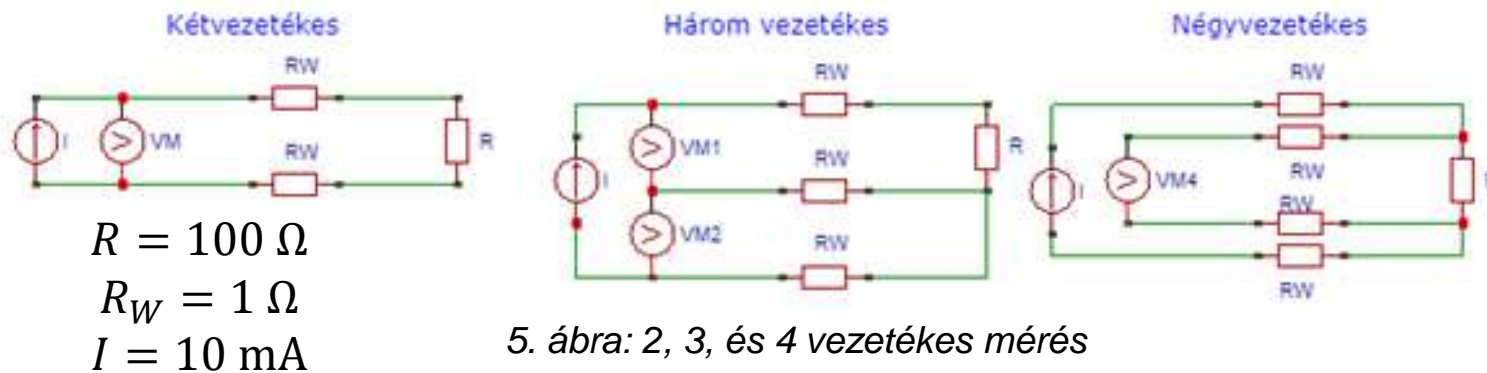
$$V_{M1} = (R_W + R)I = 1,01V$$

$$V_{M2} = R_W I = 10\text{mV}$$

Az ellenállást így pontosan meg lehet mérni, feltételezve, hogy az ellenállások egyformák:

$$R' = \frac{V_{M1} - V_{M2}}{I} = 100\Omega$$

Ellenállás mérésekor ismert és pontosan előállított áramot bocsátunk keresztül a mérendő ellenálláson és megmérjük a feszültséget. Azonban a hozzávezetések ellenállása a mérést befolyásolja. Ennek kiküszöbölése a 3 vagy 4 vezetékes méréssel történik. Mit mutatnak az ideális mérőműszerek az alábbi esetekben?

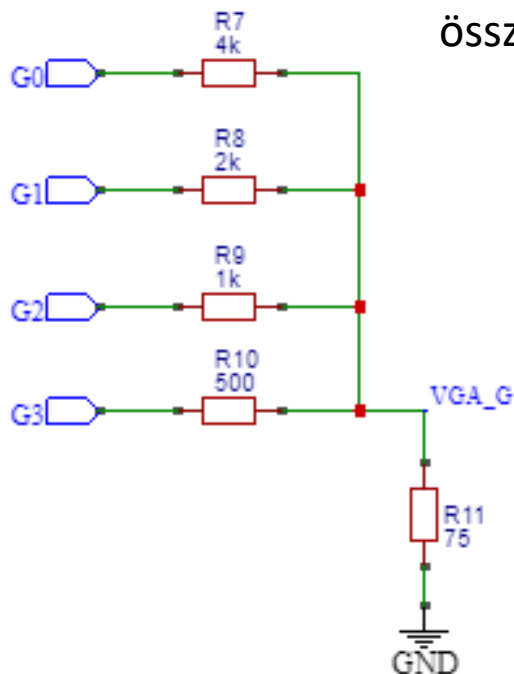


5. ábra: 2, 3, és 4 vezetékes mérés

4 vezetékes mérésnél a középső vezetékeken nem folyik áram ideális feszültségmérő esetén, így pontosan az ellenálláson eső feszültséget mérjük.

Hogyan alakul az ábrán látható kapcsolás kimenetének feszültsége, a bemenetek feszültségének függvényében? Használja a szuperpozíció tételét! A bemenetek digitális jelek, a logikai magas szint 3,3V, a kapcsolás valódi és működő. Mire szolgálhat?

Szuperpozíció tétel -> az egyes bemenetek hatása külön külön számítható, majd az eredményt összegezzük. Lineáris hálózatok esetén!



6. ábra: 4 bemenetű kapcsolás

A G0 bemenet hatása a kimenetre:

- többi bemenet földpotenciálón
- R8, R9 és R10 ellenálláson párhuzamosan R11-el

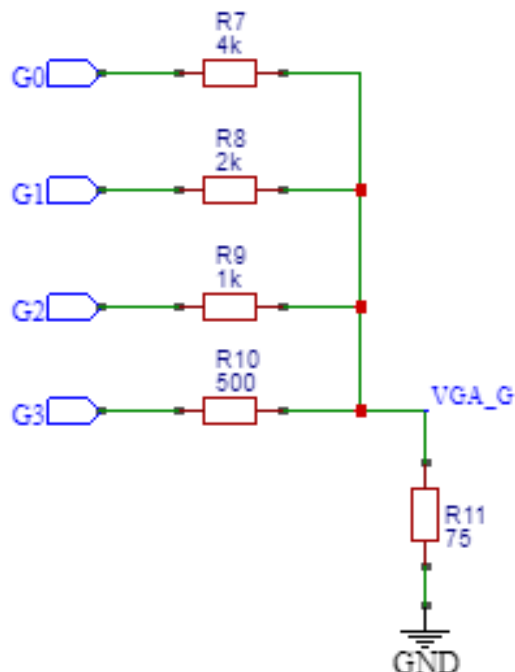
A párhuzamosan kapcsolt ellenállások eredője:

$$\frac{1}{R_E} = \frac{1}{R_8} + \frac{1}{R_9} + \frac{1}{R_{10}} + \frac{1}{R_{11}} \rightarrow R_E = 59,4\Omega$$

A kimenetre jutó feszültség ebben az esetben:

$$V_{OUT0} = \frac{R_E}{R_7 + R_E} \cdot V_{G0} = \frac{59,4\Omega}{4\text{k}\Omega + 59,4\Omega} \cdot V_{G0} = 0,0146 \cdot V_{G0}$$

Hogyan alakul az ábrán látható kapcsolás kimenetének feszültsége, a bemenetek feszültségének függvényében? Használja a szuperpozíció tételét! A bemenetek digitális jelek, a logikai magas szint 3,3V, a kapcsolás valódi és működő. Mire szolgálhat?



6. ábra: 4 bemenetű kapcsolás

A G1 bemenet hatása a kimenetre:

$$\frac{1}{R_E} = \frac{1}{R_7} + \frac{1}{R_9} + \frac{1}{R_{10}} + \frac{1}{R_{11}} \rightarrow R_E = 60,3\Omega$$

A kimenetre jutó feszültség ebben az esetben:

$$V_{OUT1} = \frac{R_E}{R_8 + R_E} \cdot V_{G1} = \frac{60,3\Omega}{2k\Omega + 60,3\Omega} \cdot V_{G1} = 0,0294 \cdot V_{G1}$$

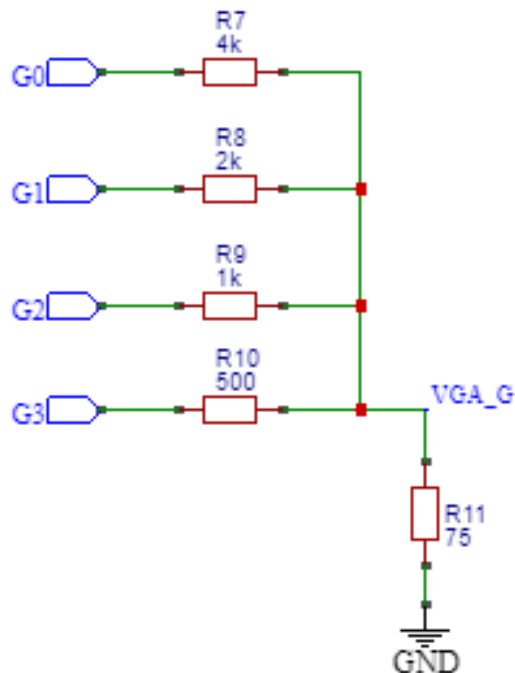
A G2 bemenet hatása a kimenetre:

$$\frac{1}{R_E} = \frac{1}{R_7} + \frac{1}{R_8} + \frac{1}{R_{10}} + \frac{1}{R_{11}} \rightarrow R_E = 62,2\Omega$$

A kimenetre jutó feszültség ebben az esetben:

$$V_{OUT2} = \frac{R_E}{R_9 + R_E} \cdot V_{G2} = \frac{62,2\Omega}{1k\Omega + 62,2\Omega} \cdot V_{G2} = 0,0586 \cdot V_{G2}$$

Hogyan alakul az ábrán látható kapcsolás kimenetének feszültsége, a bemenetek feszültségének függvényében? Használja a szuperpozíció tételét! A bemenetek digitális jelek, a logikai magas szint 3,3V, a kapcsolás valódi és működő. Mire szolgálhat?



6. ábra: 4 bemenetű kapcsolás

A G3 bemenet hatása a kimenetre:

$$\frac{1}{R_E} = \frac{1}{R_7} + \frac{1}{R_8} + \frac{1}{R_9} + \frac{1}{R_{11}} \rightarrow R_E = 66,3\Omega$$

A kimenetre jutó feszültség ebben az esetben:

$$V_{OUT3} = \frac{R_E}{R_{10} + R_E} \cdot V_{G3} = \frac{66,3\Omega}{500\Omega + 66,3\Omega} \cdot V_{G3} = 0,117 \cdot V_{G3}$$

Szuperpozíció tétele -> az egyes bemenetek hatása külön külön számítható, majd az eredményt összegezzük. Lineáris hálózatok esetén!

$$V_{OUT} = V_{OUT3} + V_{OUT2} + V_{OUT1} + V_{OUT0}$$

$$V_{OUT} = 0,117 \cdot V_{G3} + 0,0586 \cdot V_{G2} + 0,0294 \cdot V_{G1} + 0,0146 \cdot V_{G0}$$



Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

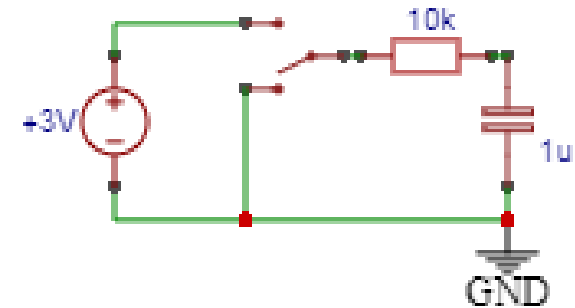
Elektronika alapjai

2. Gyakorlat – Kapacitás

Összeállította:

Ress Sándor, Jani Lázár, Krammer Olivér, Straubinger Dániel

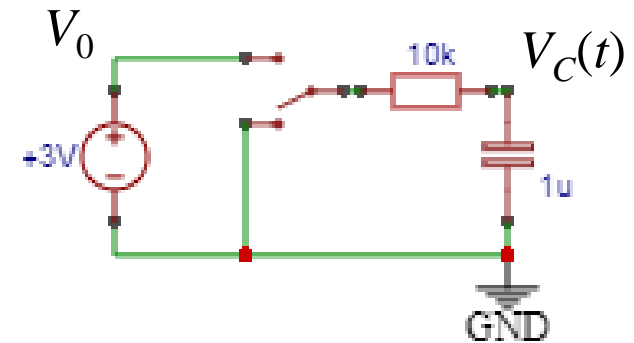
1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Kapacitás definíciója: $C = Q / V \rightarrow Q = C \cdot V$ ($Q = C \cdot U$)

Elektromos áramerősség: $I = Q / t$

1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Kapacitás definíciója: $C = Q / V \rightarrow Q = C \cdot V$ ($Q = C \cdot U$)

Elektromos áramerősség: $I = Q / t$

Kirchhoff áramtörvényből \rightarrow az ellenállás és a kapacitás árama megegyezik

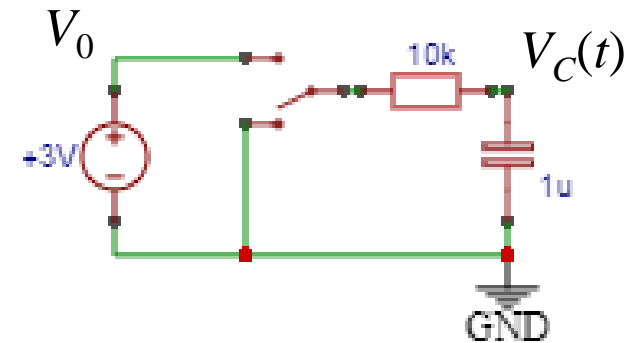
Kapacitás árama:

$$I_C(t) = \frac{dQ}{dt} = C \frac{dV_C(t)}{dt}$$

Ellenállás árama:

$$I_R = \frac{V_0 - V_C(t)}{R}$$

1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Kapacitás definíciója: $C = Q / V \rightarrow Q = C \cdot V$ ($Q = C \cdot U$)

Elektromos áramerősség: $I = Q / t$

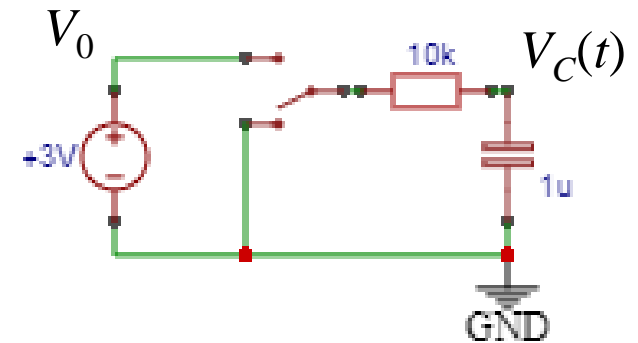
Kirchhoff áramtörvényből \rightarrow az ellenállás és a kapacitás árama megegyezik

Kapacitás árama:

Ellenállás árama:

$$I_C(t) = \frac{dQ}{dt} = C \frac{dV_C(t)}{dt} = I_R = \frac{V_0 - V_C(t)}{R} \rightarrow C \frac{dV_C(t)}{dt} = \frac{V_0 - V_C(t)}{R}$$

1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Kapacitás definíciója: $C = Q / V \rightarrow Q = C \cdot V$ ($Q = C \cdot U$)

Elektromos áramerősség: $I = Q / t$

Kirchhoff áramtörvényből \rightarrow az ellenállás és a kapacitás árama megegyezik

Kapacitás árama:

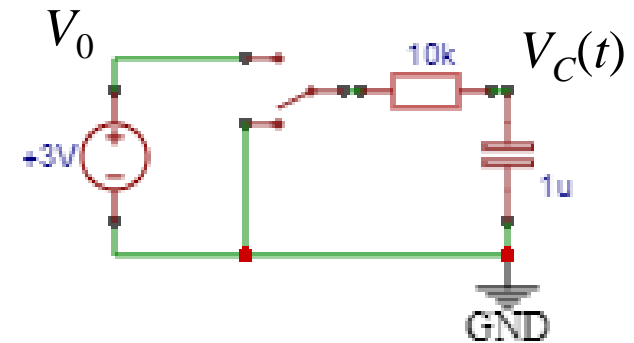
$$I_C(t) = \frac{dQ}{dt} = C \frac{dV_C(t)}{dt}$$

Ellenállás árama:

$$I_R = \frac{V_0 - V_C(t)}{R}$$

$$\rightarrow C \frac{dV_C(t)}{dt} = \frac{V_0 - V_C(t)}{R}$$

1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Kapacitás definíciója: $C = Q / V \rightarrow Q = C \cdot V$ ($Q = C \cdot U$)

Elektromos áramerősség: $I = Q / t$

Kirchhoff áramtörvényből \rightarrow az ellenállás és a kapacitás árama megegyezik

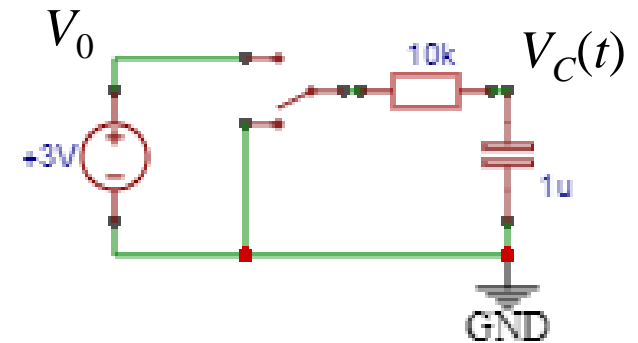
Kapacitás árama:

Ellenállás árama:

$$I_C(t) = \frac{dQ}{dt} = C \frac{dV_C(t)}{dt} = I_R = \frac{V_0 - V_C(t)}{R} \rightarrow C \frac{dV_C(t)}{dt} = \frac{V_0 - V_C(t)}{R}$$

$$C \cdot y' = \frac{V_0 - y}{R} \rightarrow RC \cdot y' + y = V_0$$

1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Kapacitás definíciója: $C = Q / V \rightarrow Q = C \cdot V$ ($Q = C \cdot U$)

Elektromos áramerősség: $I = Q / t$

Kirchhoff áramtörvényből \rightarrow az ellenállás és a kapacitás árama megegyezik

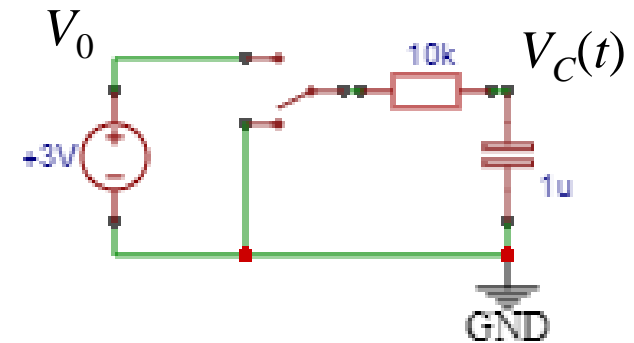
Kapacitás árama:

Ellenállás árama:

$$I_C(t) = \frac{dQ}{dt} = C \frac{dV_C(t)}{dt} = I_R = \frac{V_0 - V_C(t)}{R} \rightarrow C \frac{dV_C(t)}{dt} = \frac{V_0 - V_C(t)}{R}$$

$$C \cdot y' = \frac{V_0 - y}{R} \rightarrow \tau \text{- időállandó } RC \cdot y' + y = V_0$$

1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Kapacitás definíciója: $C = Q / V \rightarrow Q = C \cdot V$ ($Q = C \cdot U$)

Elektromos áramerősség: $I = Q / t$

Kirchhoff áramtörvényből \rightarrow az ellenállás és a kapacitás árama megegyezik

Kapacitás árama:

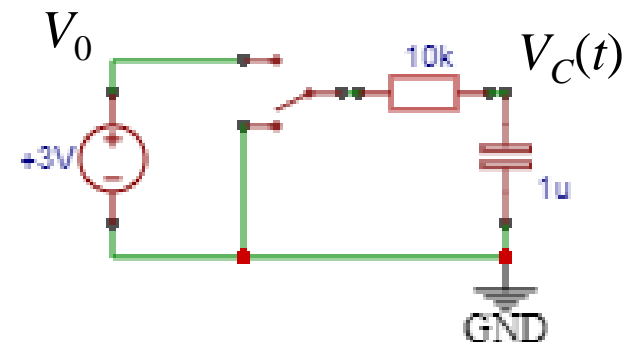
Ellenállás árama:

$$I_C(t) = \frac{dQ}{dt} = C \frac{dV_C(t)}{dt} = I_R = \frac{V_0 - V_C(t)}{R} \rightarrow C \frac{dV_C(t)}{dt} = \frac{V_0 - V_C(t)}{R}$$

$$\tau \cdot y' + y = V_0$$

Lineáris, állandó-együtthetős, inhomogén differenciálegyenlet

1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



Bekapcsolás:

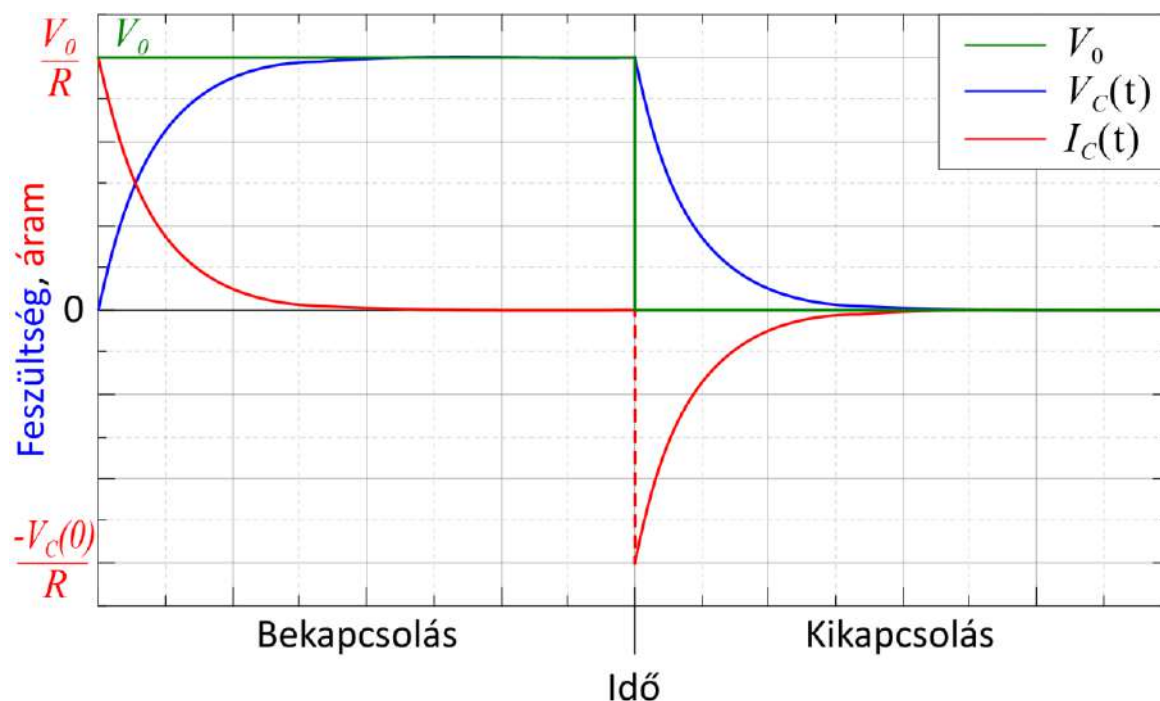
$$V_C(t) = V_0 \left(1 - e^{-t/\tau}\right)$$

$$I_C(t) = \frac{V_0}{R} e^{-t/\tau}$$

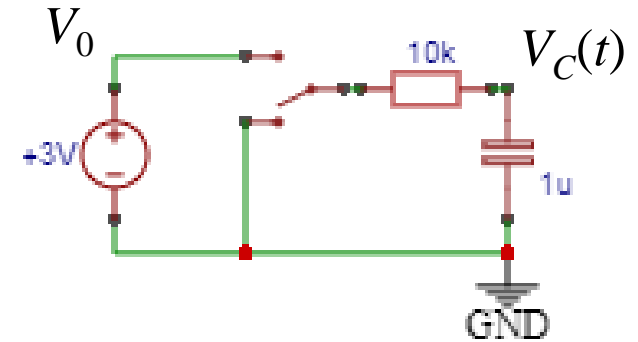
Kikapcsolás:

$$V_C(t) = V_C(0) \cdot e^{-t/\tau}$$

$$I_C(t) = -\frac{V_C(0)}{R} e^{-t/\tau}$$



1. Feladat (A) - Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk.



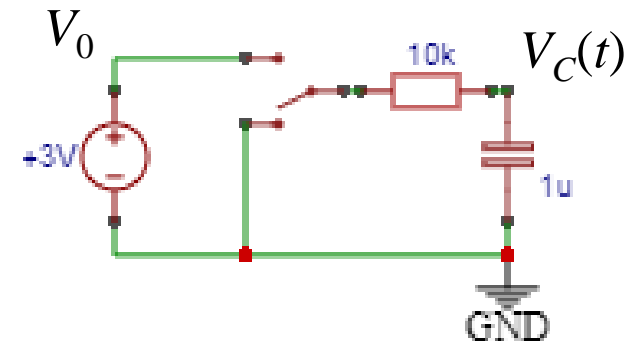
Megoldás:

$$V_0 = 3 \text{ V}; V_C(t = 0) = 0 \text{ V}; \tau = RC = 10 \text{ k}\Omega \cdot 1 \mu\text{F} = 10 \text{ ms}$$

$$V_C(t) = V_0 (1 - e^{-t/\tau}) = 3 (1 - e^{-t/10\text{ms}}) \text{ V}$$

$$I_C(t) = \frac{V_0}{R} e^{-t/\tau} = \frac{3 \text{ V}}{10 \text{ k}\Omega} \cdot e^{-t/10\text{ms}} = 0,3 \cdot e^{-t/10\text{ms}} \text{ mA}$$

1. Feladat (B) – Az (A)-val egyező paraméterek esetére számítsa ki a kikapcsolás időfüggvényét is!



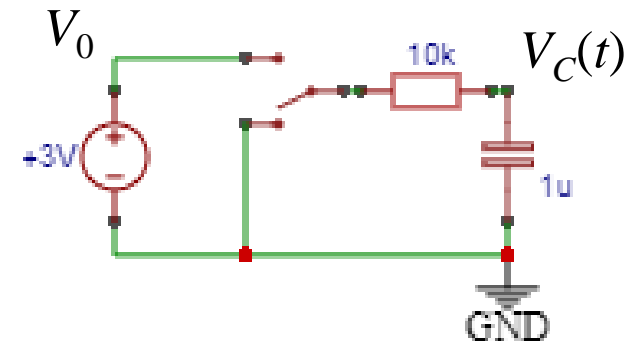
Megoldás:

$$V_0 = 0 \text{ V}; V_C(t = 0) = 3 \text{ V}; \tau = RC = 10 \text{ k}\Omega \cdot 1 \mu\text{F} = 10 \text{ ms}$$

$$V_C(t) = V_C(0) \cdot e^{-t/\tau} = 3 \cdot e^{-t/10\text{ms}} \text{ V}$$

$$I_C(t) = -\frac{V_C(0)}{R} e^{-t/\tau} = -0,3 \cdot e^{-t/10\text{ms}} \text{ mA}$$

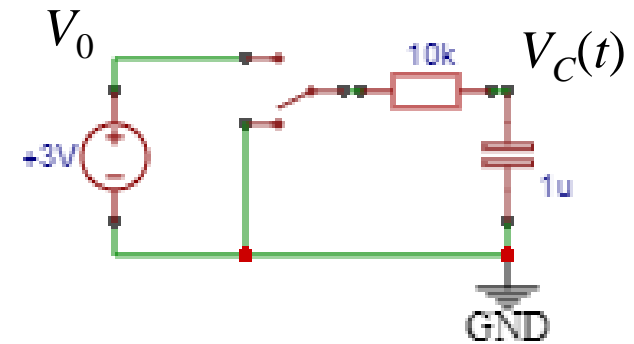
2. Feladat - Mekkora lesz az állandósult állapotól történő eltérés, egy τ időállandóval rendelkező rendszer esetén, pontosan τ illetve 5τ idő múlva?



Akár bekapcsolást, akár kikapcsolást nézünk, az eltérés az egyensúlyi helyzettől (abszolút értékben):

$$\Delta V = V_0 - V_C(t) = V_0 - V_0(1 - e^{-t/\tau}) = V_0(1 - 1 + e^{-t/\tau}) = V_0 \cdot e^{-t/\tau}$$

2. Feladat - Mekkora lesz az állandósult állapotól történő eltérés, egy τ időállandóval rendelkező rendszer esetén, pontosan τ illetve 5τ idő múlva?



Akár bekapcsolást, akár kikapcsolást nézünk, az eltérés az egyensúlyi helyzettől (abszolút értékben):

$$\Delta V = V_0 - V_C(t) = V_0 - V_0(1 - e^{-t/\tau}) = V_0(1 - 1 + e^{-t/\tau}) = V_0 \cdot e^{-t/\tau}$$

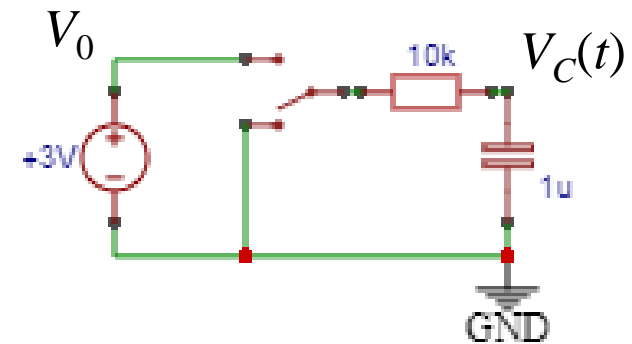
Ha az eltérést százalékban szeretnénk kifejezni:

$$\frac{\Delta V}{V_0} = e^{-t/\tau}, \text{ tehát a megoldás:$$

$$\frac{\Delta V|_{(t=\tau)}}{V_0} = e^{-\tau/\tau} = e^{-1} = \mathbf{37\%}$$

$$\frac{\Delta V|_{(t=5\tau)}}{V_0} = e^{-5\tau/\tau} = e^{-5} = \mathbf{0,67\%}$$

2. Feladat - Mekkora lesz az állandósult állapotól történő eltérés, egy τ időállandóval rendelkező rendszer esetén, pontosan τ illetve 5τ idő múlva?



Akár bekapcsolást, akár kikapcsolást nézünk, az eltérés az egyensúlyi helyzettől (abszolút értékben):

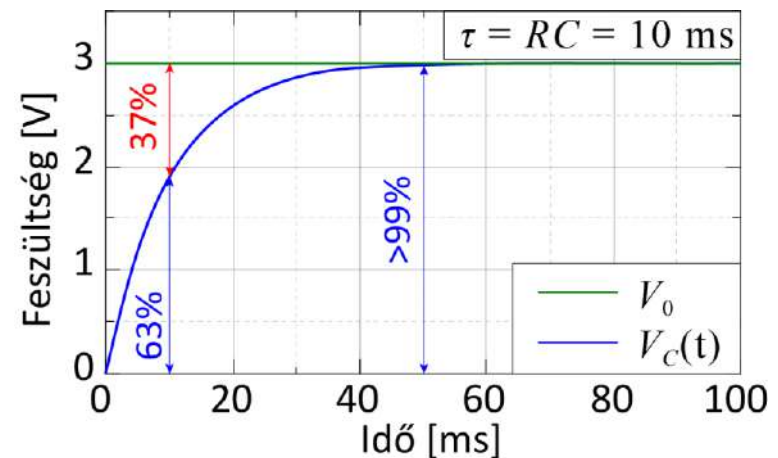
$$\Delta V = V_0 - V_C(t) = V_0 - V_0(1 - e^{-t/\tau}) = V_0(1 - 1 + e^{-t/\tau}) = V_0 \cdot e^{-t/\tau}$$

Ha az eltérést százalékban szeretnénk kifejezni:

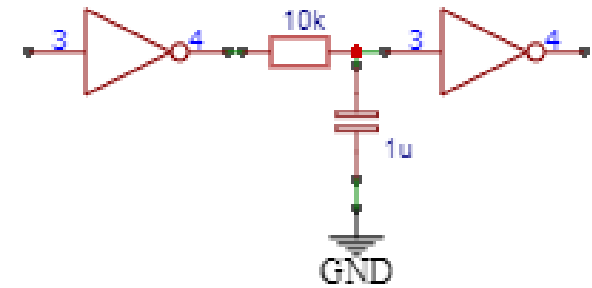
$$\frac{\Delta V}{V_0} = e^{-t/\tau}, \text{ tehát a megoldás:$$

$$\frac{\Delta V|_{(t=\tau)}}{V_0} = e^{-\tau/\tau} = e^{-1} = 37\%$$

$$\frac{\Delta V|_{(t=5\tau)}}{V_0} = e^{-5\tau/\tau} = e^{-5} = 0,67\%$$



3. Feladat - Tekintsük egy digitális logikai kaput, amelynek a kimenetére az 1. példa késleltető áramkörét kötjük. Hány ms-os késleltetést okoz az áramkör, ha a komparálási feszültség a tápfeszültség fele?



Mivel a komparálási feszültség a tápfeszültség fele, mindegy, hogy melyik egyenletből számítunk (V_{DD} a tápfeszültség). $t = ?$, amikor $V_C(t) = V_{DD} (1 - e^{-t/\tau}) = V_{DD} / 2$

Bekapcsolás egyenletéből:

$$V_{DD} / 2 = V_{DD} (1 - e^{-t/\tau})$$

$$0,5 = 1 - e^{-t/\tau} \xrightarrow{-1} 0,5 = e^{-t/\tau}$$

$$\ln 0,5 = -t / \tau$$

$$t = -\tau \cdot \ln 0,5$$

$$t_{|\tau=10\text{ms}} = 6,93 \text{ ms}$$

Kikapcsolás egyenletéből:

$$V_{DD} / 2 = V_{DD} \cdot e^{-t/\tau}$$

$$0,5 = e^{-t/\tau}$$

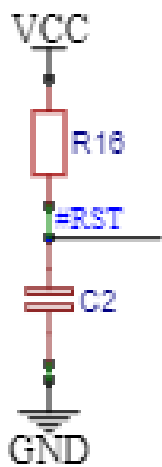
$$\ln 2 = t / \tau$$

$$t = \tau \cdot \ln 2$$

$$t_{|\tau=10\text{ms}} = 6,93 \text{ ms}$$

Valójában az ábrán jelzett tag a logika kapuk legegyszerűbb összeköttetési modellje.

4. Feladat - Egy RC hálózat segítségével készítünk bekapcsoláskori (Power on reset) áramkört. Mekkora legyen az ellenállás és a kondenzátor, hogy a 3,3V-os tápfeszültség ráadása után 100ms-ig még logikai alacsony szinten maradjon? A komparálási feszültség a tápfeszültség fele.



$$\tau = ?, \text{ amikor } V_C(t) = V_{CC} \left(1 - e^{-t/\tau}\right) = V_{CC} / 2 \text{ és } t = 100 \text{ ms}$$

Az előző példa eredményét felhasználva:

$$t = \tau \cdot \ln 2 = 100 \text{ ms}$$

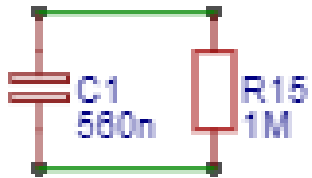
$$\tau = t / \ln 2 = 100 \text{ ms} / \ln 2 \rightarrow \tau = 144 \text{ ms}$$

Tehát pl. $C = 1 \mu\text{F}$, $R = 145 \text{ k}\Omega$, de ezek nem szabványos értékek.

Szabványos értékekkel pl. $C = 680 \text{ nF}$, $R = 220 \text{ k}\Omega$, amivel kicsit túl is méreteztünk, mert:

$$\tau = RC = 220 \cdot 10^3 \cdot 680 \cdot 10^{-9} = 150 \text{ ms}, \text{ és } t = \tau \cdot \ln 2 = 104 \text{ ms}$$

5. Feladat - Egy retrofit LED "villanykörte" kapcsolásában az 560nF kondenzátorral párhuzamosan kötnek egy 1MΩ-os ellenállást, hogy az esetlegesen csúcsfeszültségre feltöltött kondenzátor töltése kicsavarás után eltűnjön. Legrosszabb esetben mennyi idő alatt csökken a feszültség a veszélytelennek ítélt 48V-ra?



$$\tau = RC =$$

$$= 10^6 \cdot 560 \cdot 10^{-9} = 0,56 \text{ s}$$

$$V_C(t) = V_C(0) \cdot e^{-t/\tau}$$

$$48 = 325 \cdot e^{-t/\tau}$$

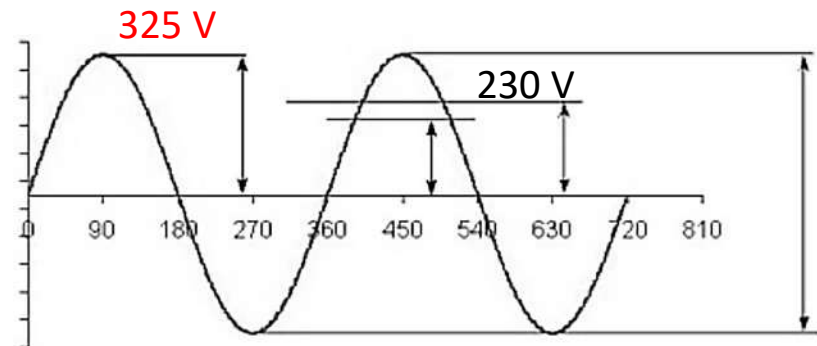
$$325 / 48 = e^{t/\tau}$$

$$\ln(325 / 48) = t / \tau$$

$$t = \tau \cdot \ln(325 / 48) = 1,07 \text{ s}$$

Ennyi idő alatt kicsavarni sem tudjuk 😊

Legrosszabb esetben a kondenzátor a 230 V-os, váltakozóáramú hálózati feszültség csúcsértékére van feltöltve:



$$V_{MAX} = 230 \cdot \sqrt{2} = 325 \text{ V}$$

6. Feladat - Bizonyítsuk be, hogy egy kapacitást egy ellenálláson keresztül tetszőleges időfüggő árammal tápfeszültségre töltjük, a feltöltés hatásfoka 50%, azaz az energia felét az ellenálláson mindenféleképp eldisszipáljuk!

A feszültségforrás által végzett munka, definíció szerint, az elektromos teljesítmény integrálja:

$$W_G = \int_0^{\infty} I(t)V(t)dt$$

Ha a töltőfeszültség konstans:

$$W_G = V \int_0^{\infty} I(t)dt = V \cdot Q \text{ és } Q = C \cdot V, \text{ tehát } W_G = V^2 \cdot C$$

A kapacitásban tárolt energia pedig:

$$W_C = \frac{1}{2} C \cdot V^2$$

A logikai kapuk kimenetének megváltoztatása egy kapacitás feltöltését, vagy kisütését jelenti. Ez pedig energiabefektetés nélkül nem fog menni, a logikai kapuk tehát szükségszerűen fogyasztanak.



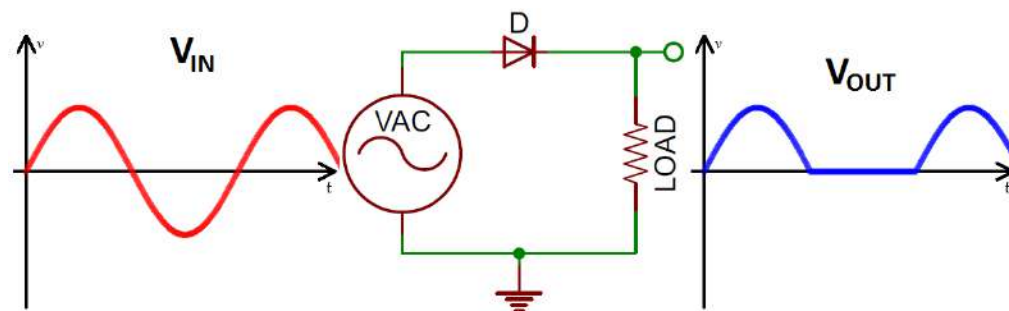
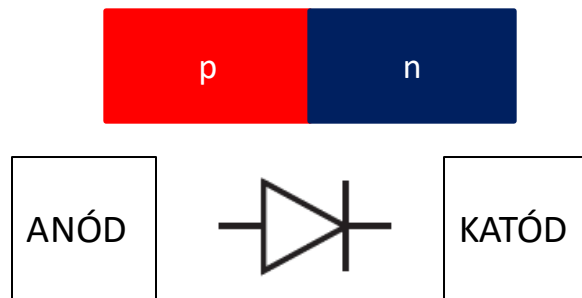
Elektronika alapjai

3. Gyakorlat – Dióda

Összeállította:

Ress Sándor, Jani Lázár, Krammer Olivér, Straubinger Dániel

pn átmenet vagy félvezető dióda - emlékeztető



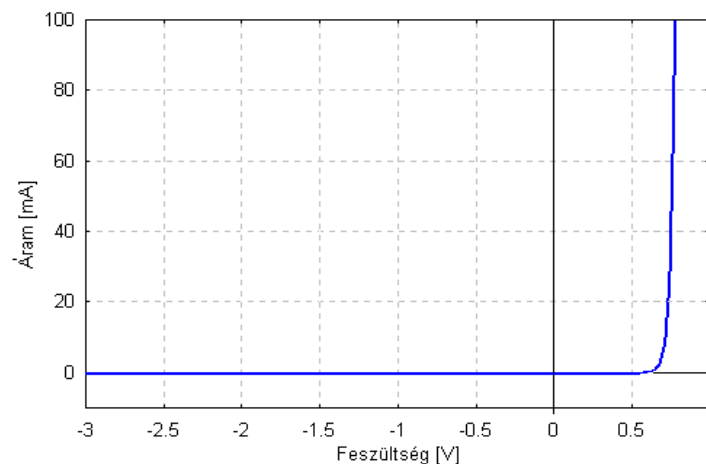
Dióda egyenirányító jellege, illusztráció (váltakozó feszültségű forrás)

- Ahol a kristályban egy n és egy p zóna érintkezik kialakul egy ún. **pn** átmenet.
 - A p vezetéssel területet szokásosan anódnak, az n vezetéssel részt katódnak hívjuk
 - Ha az anód pozitívabb feszültségű, mint a katód, az átmenet nagy árammal vezet, az áram nagyjából exponenciálisan nő a feszültséggel, a dióda *kinyit*
 - Ha az anód negatívabb feszültségű, mint a katód, az átmeneten nagyon kis áram folyik, a dióda *lezár*.
 - Erre mondjuk azt, hogy **EGYENIRÁNYÍT**.

A dióda legfőbb tulajdonságai

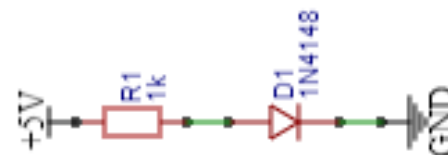
- Pozitív feszültségekre (p típusú anyag pozitívabb potenciálon, **nyitóirány**), a struktúrán a feszültségtől exponenciálisan függő áram folyik.
- Negatív feszültségekre (p oldal negatívabb, **záróirány**) a struktúrán nagyon kis, gyakorlatilag feszültségfüggetlen áram folyik.

**Záró
(reverse)
tartomány**
 $I \sim 10^{-12}$
A/mm²
(Si, T=300 K)

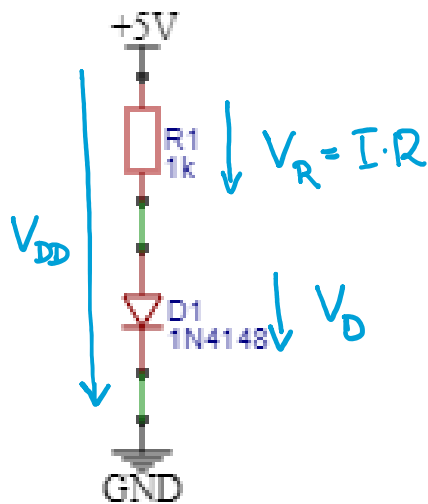


**Nyító (forward)
tartomány**
 $I \sim \exp(V)$

1. Feladat - Határozza meg az adott áramkörben a dióda feszültségét és áramát!

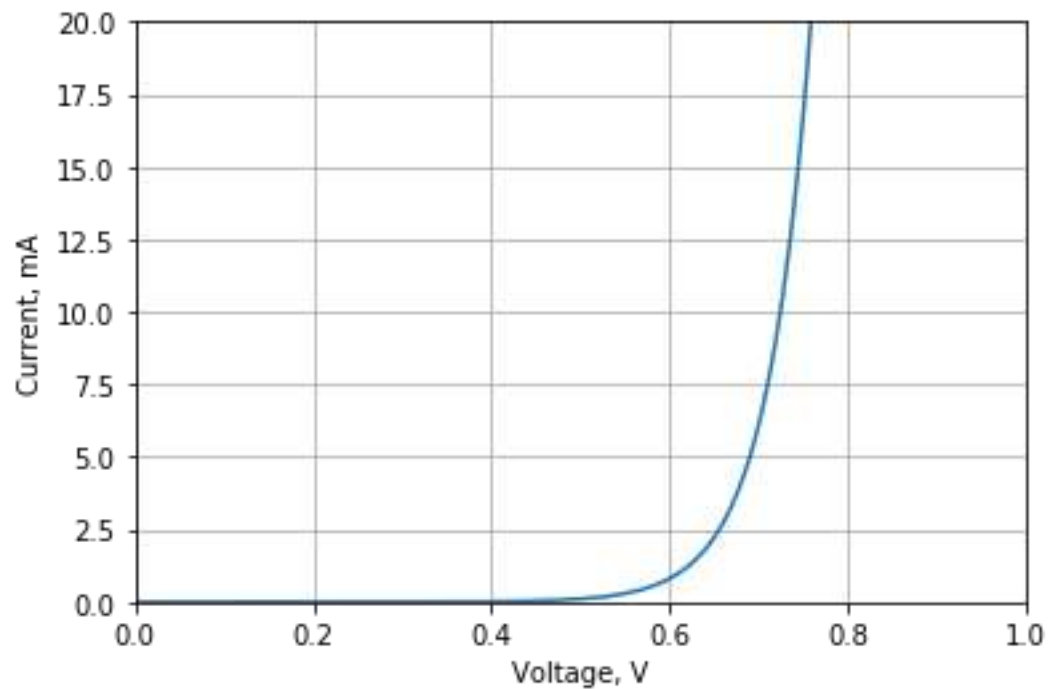


a) Grafikus megoldás – ha ismerjük a dióda karakterisztikáját

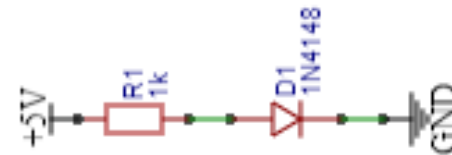


$$V_{DD} =$$

$$I = \frac{V_{DD} - V_D}{R}$$



1. Feladat - Határozza meg az adott áramkörben a dióda feszültségét és áramát!



a) Grafikus megoldás – ha ismerjük a dióda karakterisztikáját

$$I = \frac{V_{DD} - V_D}{R}$$

$$V_{DD} = 5 \text{ V}$$

$$R = 1 \text{ k}\Omega$$

$$V_D = ?$$

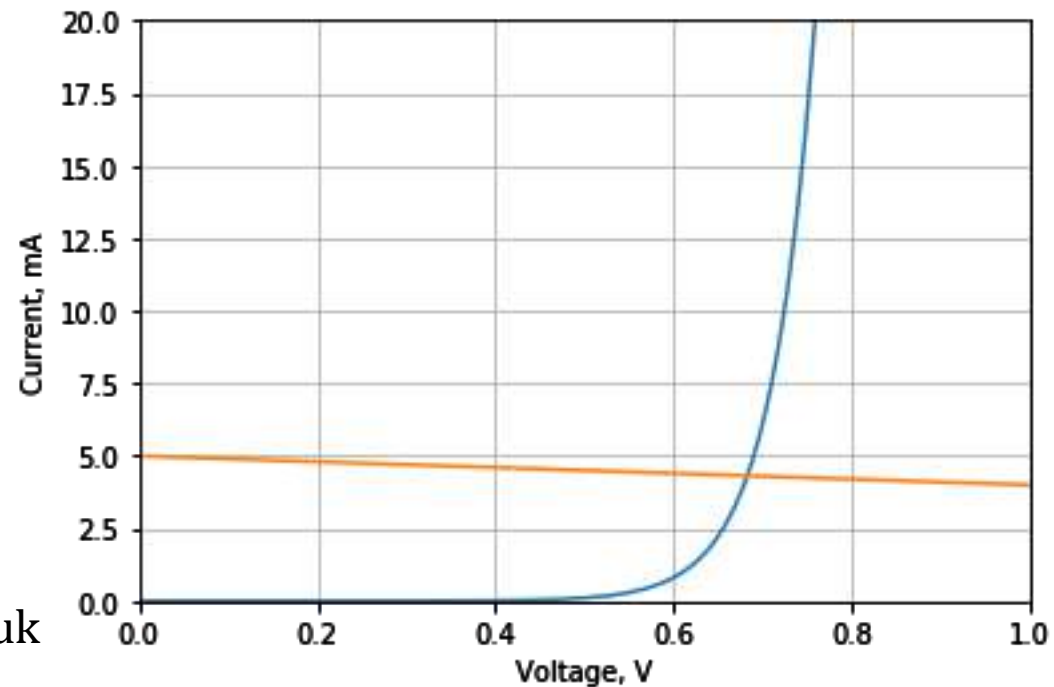
Legyen például:

$$V_D = 0 \text{ V} \rightarrow I = 5 \text{ mA}$$

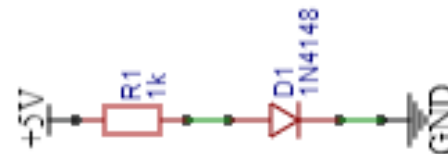
$$V_D = 1 \text{ V} \rightarrow I = 4 \text{ mA}$$

Egyenest illesztve meghatározhatjuk a görbék metszéspontját:

$$V_D = 0,68 \text{ V}$$



1. Feladat - Határozza meg az adott áramkörben a dióda feszültségét és áramát!



b) Számítással, a dióda áramának és feszültségének összefüggése nyitóirányban:

$$I_D = I_0 \left(e^{\frac{V_D}{nV_{TH}}} - 1 \right)$$

Ahol:

I_D : A dióda árama

$I_0 = 4,352 \text{ nA}$

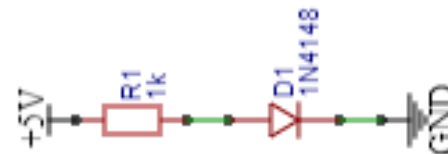
$n = 1,9$ (konstans)

$V_{TH} = kT/q = 26\text{mV}$: termikus feszültség ($T = 293 \text{ K}$)

k : Boltzmann állandó ($1,380649 \times 10^{-23} \text{ J/K}$), q : elemi töltése ($1,6 \times 10^{-19} \text{ C}$), T : abszolút hőmérséklet)

- Ha ezt visszahelyettesítjük, analitikusan nem megoldható nemlineáris egyenletet kapunk.
- Ötlet: numerikus módszer \rightarrow iteráció

1. Feladat - Határozza meg az adott áramkörben a dióda feszültségét és áramát!



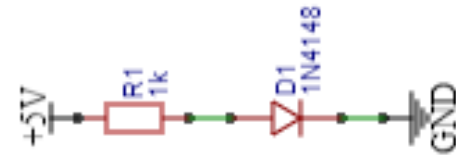
b) Számítással, a dióda áramának és feszültségének összefüggése nyitóirányban:

$$I_D = I_0 \left(e^{\frac{V_D}{nV_{TH}}} - 1 \right)$$

- Ötlet: numerikus módszer \rightarrow iteráció
 - „Tippelünk” egy dióda feszültséget
 - Kirchhoff törvénnyel kiszámoljuk az áramot
 - A karakterisztikába visszahelyettesítve kiszámoljuk a dióda feszültségét
- Iterációs ciklus leállási feltétele?
 - Ha „elég jók vagyunk”:

$$|U_D^n - U_D^{n+1}| < \epsilon$$
 ahol a n az iterációs ciklus indexe
 - Leállunk, ha az iterációnk adott ϵ határfelvételű közelségbe konvergált (a változás kellően kicsi)

1. Feladat - Határozza meg az adott áramkörben a dióda feszültségét és áramát!



b) Számítással, a dióda áramának és feszültségének összefüggése nyitóirányban:

$$I_D = I_0 \left(e^{\frac{V_D}{nV_{TH}}} - 1 \right)$$

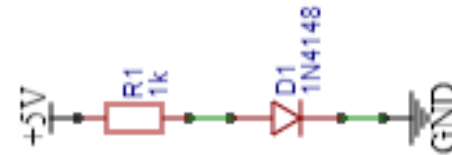
Alakítsuk át a karakterisztikát, fejezzük ki a dióda feszültségét:

$$\frac{I_D}{I_0} + 1 = e^{\frac{V_D}{nV_{TH}}}$$

$$\ln\left(\frac{I_D}{I_0} + 1\right) = \frac{V_D}{nV_{TH}} \ln e$$

$$V_D = n V_{TH} \ln\left(\frac{I_D}{I_0} + 1\right)$$

1. Feladat - Határozza meg az adott áramkörben a dióda feszültségét és áramát!



b) Számítással, a dióda áramának és feszültségének összefüggése nyitóirányban:

$$I_D = I_0 \left(e^{\frac{V_D}{nV_{TH}}} - 1 \right)$$

- Áram kiszámítása Kirchhoff törvényből (előző alfeladatban látottak alapján):

$$I_D^{(i)} = \frac{V_{DD} - V_D^{(i)}}{R}$$

- Feszültség számítása a karakterisztikából:

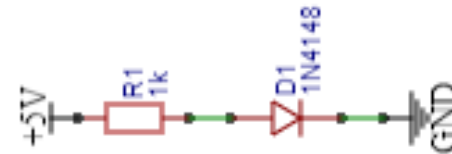
$$V_D^{(i+1)} = n V_{TH} \ln \left(\frac{I_D^{(i)}}{I_0} + 1 \right)$$

- Leállási feltétel ellenőrzése

Iteráció, például kezdeti $V_D^{(1)} = 0$ V-al:

Iteráció	V(V)	I(mA)
1	0	5
2	0,689	4,311
3	0,682	4,318

1. Feladat - Határozza meg az adott áramkörben a dióda feszültségét és áramát!

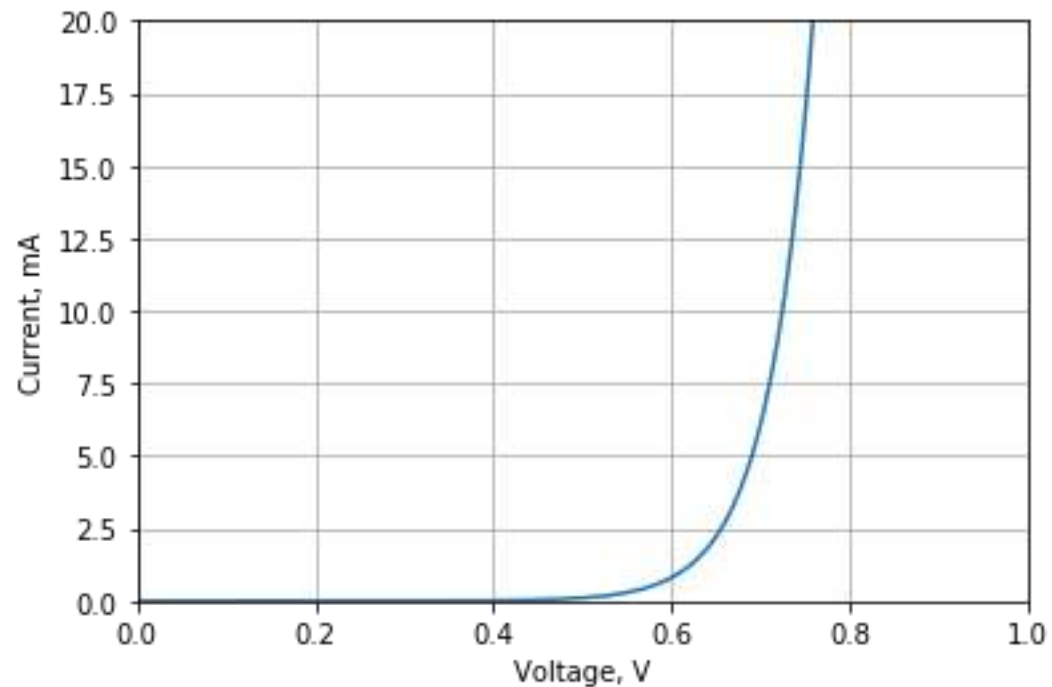


c) Használjuk a $V_D = 0,7V$ gyakorlati közelítést!

$$I = \frac{V_{DD} - V_D}{R} = 4,3 \text{ mA}$$

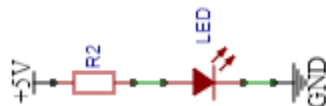
d) Mekkora a különbség az iterációs módszerhez képest?

$$\epsilon_{rel} = \left| \frac{4,318 - 4,3}{\frac{4,318 + 4,3}{2}} \right| = 0,4\%$$



2. Feladat (A) - Mekkora legyen az előtét ellenállás, hogy adott karakterisztikájú világító dióda (LED) árama 10mA legyen? A tápfeszültség 5V.

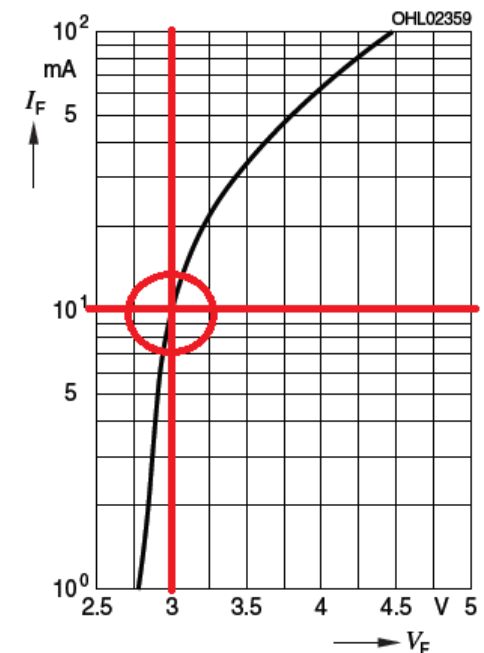
- Cél: 10 mA legyen az áram
- A karakterisztika alapján:
 - Megkeressük az ehhez tartozó feszültség szintet!
 - Ha $I = 10 \text{ mA} \rightarrow U = 3 \text{ V}$
- A kapcsolás:



- Soros kapcsolás:
 - Az ellenálláson és a LED-en eső feszültség a tápfeszültséggel egyezik meg

Forward current ^{7), 8)}

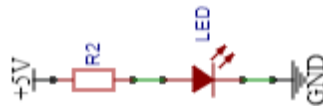
$$I_F = f(V_F); T_A = 25 \text{ °C}$$



A LED karakterisztikája

2. Feladat (A) - Mekkora legyen az előtét ellenállás, hogy adott karakterisztikájú világító dióda (LED) árama 10mA legyen? A tápfeszültség 5V.

- A kapcsolás:

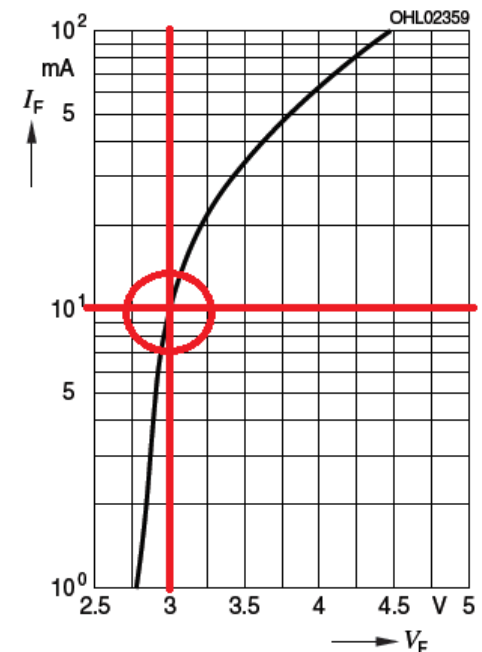


- Soros kapcsolás:
 - Az ellenálláson és a LED-en eső feszültség a tápfeszültséggel egyezik meg
- Formálisan:

$$V_{DD} = IR + V_{LED}$$

- Az utolsó ismeretlen az előtét ellenállás értéke:

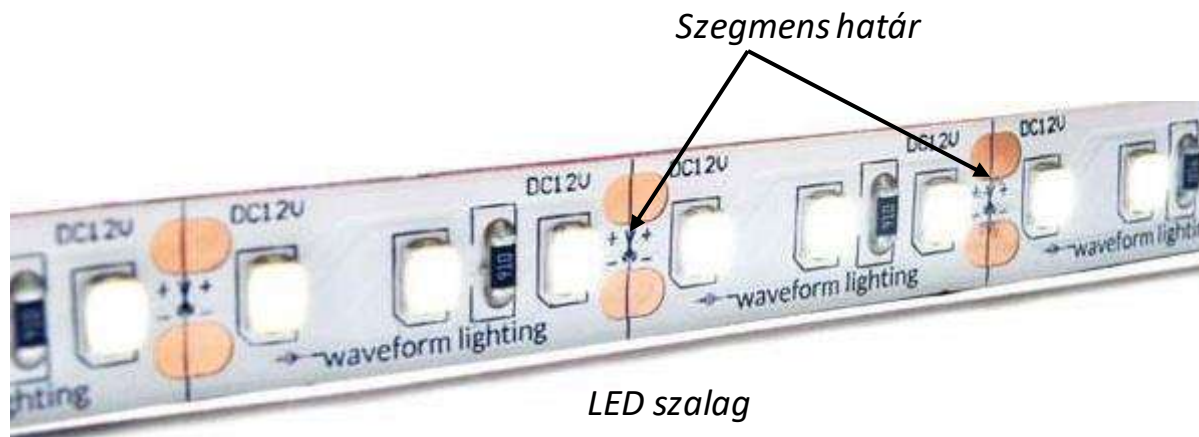
$$R = \frac{V_{DD} - V_{LED}}{I}$$



A LED karakterisztikája

3. Feladat - Határozzuk meg a LED-ek áramát és üzemi feszültségét az ábrán látható LED szalag esetén! A szalag egy szegmense egy hüvelyk (1" = 2,54cm) hosszú és a szükséges teljesítmény pedig 5,5W egy láb (1' = 12") hosszra.

- A LED szalagok egy flexibilis hordozóra felszerelt LED-ekből állnak.
- A szalag szegmensekre tagolt és a szegmensek határán elvágható.
- A szegmensek párhuzamosan kapcsolódnak a tápfeszültségre, egy szegmensben belül viszont több LED van sorba kötve.
- Az áramot egy előtét ellenállás állítja be.



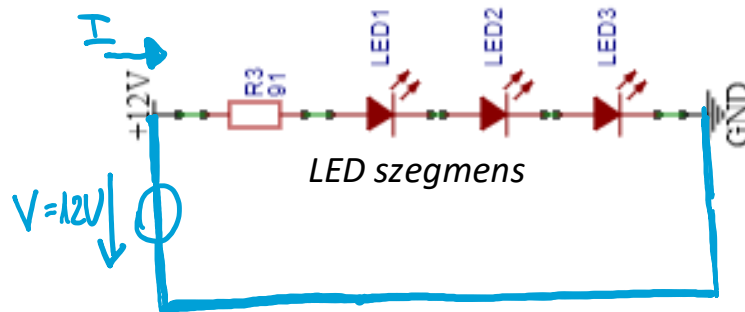
3. Feladat - Határozzuk meg a LED-ek áramát és üzemi feszültségét az ábrán látható LED szalag esetén! A szalag egy szegmense egy hüvelyk (1" = 2,54cm) hosszú és a szükséges teljesítmény pedig 5,5W egy láb (1' = 12") hosszra.

- Egy szegmens:
 - 3 LED-et tartalmaz
- Az áramot egy előtét ellenállás állítja be.
 - Ami, ha még fizikailag elég nagy méretű (a legkisebbekre már ez nem igaz): leolvashatjuk az értékét
 - „910” = $91 \cdot 10^0 = 91 \Omega$
- A tápfeszültség:
 - 12 V (DC)



3. Feladat - Határozzuk meg a LED-ek áramát és üzemi feszültségét az ábrán látható LED szalag esetén! A szalag egy szegmense egy hüvelyk (1" = 2,54cm) hosszú és a szükséges teljesítmény pedig 5,5W egy láb (1' = 12") hosszra.

- Egy szegmens kapcsolási rajza tehát:



- A feladatból ismert:
 - 1 láb (12") teljesítménye 5,5 W
 - 1 szegmenség teljesítménye** tehát:

$$P = V \cdot I = \frac{5500}{12} = 458 \text{ mW}$$

- A LED-ek árama:

$$I = \frac{P}{V} = \frac{458}{12} = 38,2 \text{ mA}$$

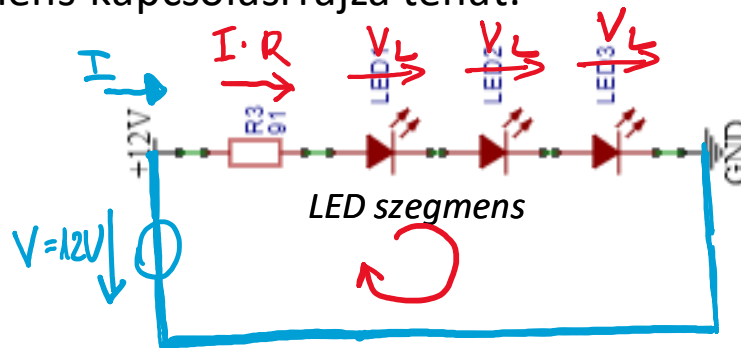


LED szalag

Paraméter	Érték
Tápfesz. (V)	12 V
Előtét ellenállás (R)	91 Ω
LED / szegmens	3 db
Teljesítmény (P) / szegmens	458 mW
Szegmens árama (I)	38,2 mA
LED feszültsége (U)	

3. Feladat - Határozzuk meg a LED-ek áramát és üzemi feszültségét az ábrán látható LED szalag esetén! A szalag egy szegmense egy hüvelyk (1" = 2,54cm) hosszú és a szükséges teljesítmény pedig 5,5W egy láb (1' = 12") hosszra.

- Egy szegmens kapcsolási rajza tehát:



LED szalag

- LED-ek **feszültsége**:

$$V_{DD} = RI + 3V_{LED}$$

$$12\text{ V} = 91\ \Omega \cdot 38,2\text{ mA} + 3V_{LED}$$

$$3V_{LED} = 8,52\text{ V}$$

$$V_{LED} = 2,84\text{ V}$$

Paraméter	Érték
Tápfesz. (V)	12 V
Előtét ellenállás (R)	91 Ω
LED / szegmens	3 db
Teljesítmény (P) / szegmens	458 mW
Szegmens árama (I)	38,2 mA
LED feszültsége (U)	2,84 V

4. Feladat – Adott egy viszonylag gyakran használt elrendezés, amely arra szolgál, hogy egy adott (kis fogyasztású, pl. szenzor) rendszer külső feszültségről, illetve szárazelemről is működtethető legyen és a két feszültség közötti átkapcsolás „automatikus” legyen.

a) Hogyan működik ez az áramkör? Legyen az elem feszültsége 3V, a külső táp feszültsége pedig 3,3V.

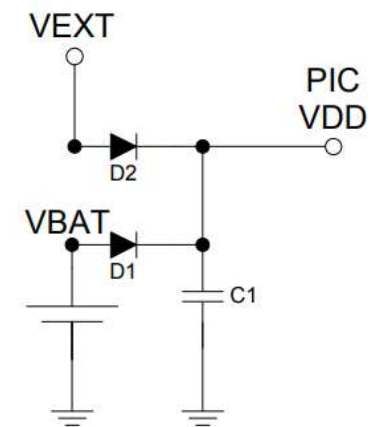
- A dióda, mint egyenirányító eszköz felfogható a feszültség polaritásával vezérelhető kapcsolónak

Külső tápos üzem:

- Ha a külső táp 3,3 V \rightarrow D2 dióda kinyit
- D1 diódához csatlakozik az az 3 V-os feszültségforrás (elem) \rightarrow D1 nem nyit ki, ha D2-ön nem esik sok feszültség

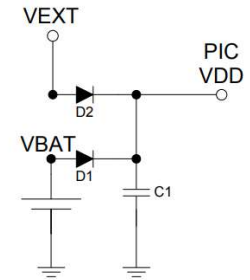
Elemes üzem:

- Ha kihúzzuk a külső tápot, elemes üzemmódra kapcsolunk \rightarrow Átkapcsoláshoz a feltöltött C1 kondenzátor töltése biztosítja a működést (amíg a feszültség 3 V alá nem csökken)
- Utána D1 dióda kinyit



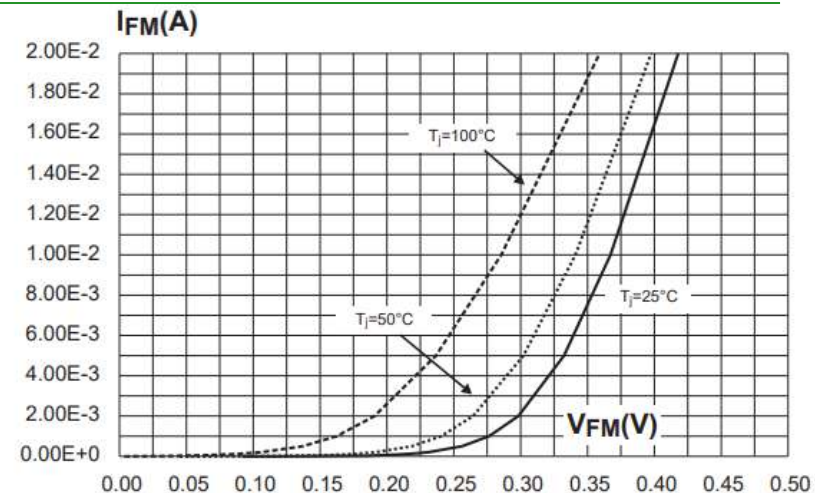
Kapcsolási rajz

4. Feladat – Adott egy viszonylag gyakran használt elrendezés, amely arra szolgál, hogy egy adott (kis fogyasztású, pl. szenzor) rendszer külső feszültségről, illetve szárazelemről is működtethető legyen és a két feszültség közötti átkapcsolás „automatikus” legyen.



b) Mekkora lesz a mikrokontroller tápfeszültsége az egyes esetekben, ha az átlagos fogyasztás bekapcsolt állapotban 2mA és a dióda (BAR42) karakterisztikája a következő?

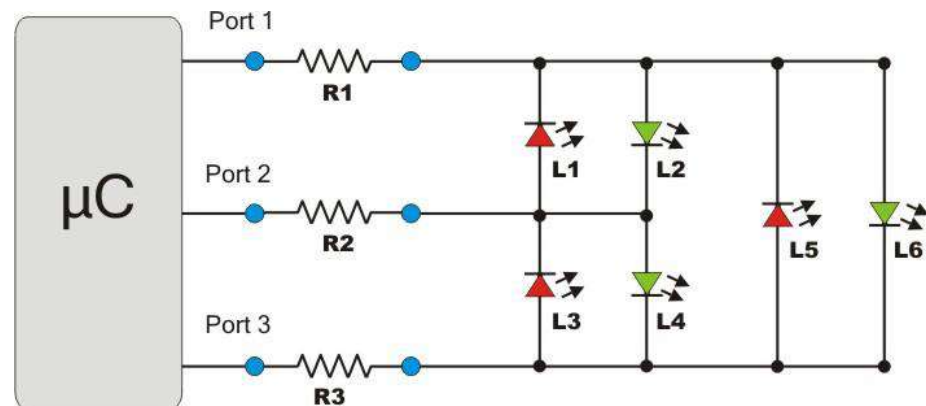
- Olvassuk le a karakterisztikáról:
 - 2 mA áramhoz \rightarrow 0,3 V feszültség
 - Azaz a tápfeszültség rendre 3 V ill. 2,7 V
- Feszültségesés előnytelen:
 - A rendszer tápfeszültsége csökken
 - Nagy áramok esetén a hűtésről is gondoskodni kell



Kapcsolási rajz

5. Feladat – Kevés digitális kimenettel sok LED meghajtására mutat példát a következő kapcsolás. (Google keresőszó: charlieplexing)

- Feltételezhetjük, hogy a mikrokontroller tápfeszültsége kevés ahhoz, hogy két sorbakapcsolt LED-et kinyisson.
- Konfigurálható portok:
 - L: logikai 0
 - H: logikai 1
 - Z: illetve bemenetnek kapcsolva
- Lehetséges kombinációk az egyes LED-ek világítására:



LED	Port1	Port2	Port3
L1	L	H	Z
L2	H	L	Z
L3	Z	L	H
L4	Z	H	L
L5	L	Z	H
L6	H	Z	L



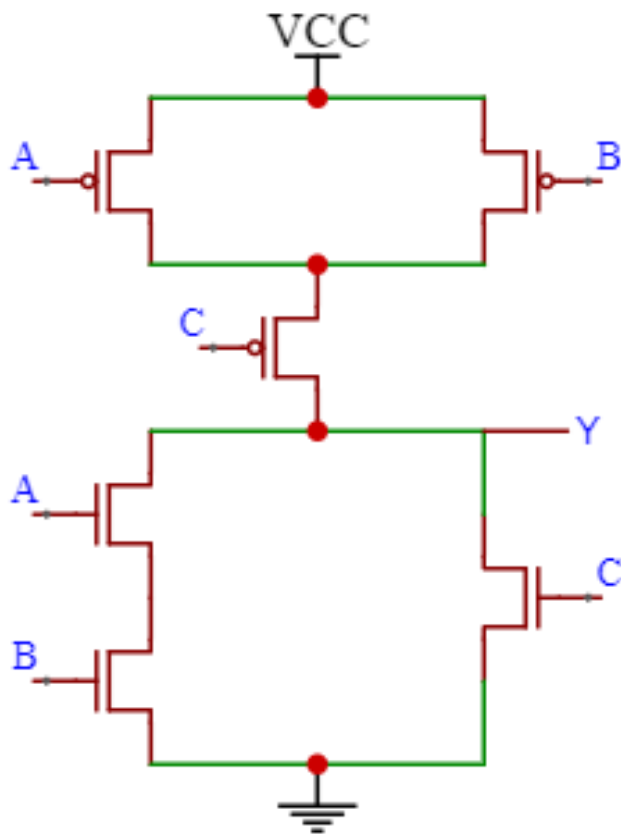
Elektronika alapjai

4. Gyakorlat – CMOS áramkörök

Összeállította:

Ress Sándor, Jani Lázár, Krammer Olivér, Straubinger Dániel

1. Feladat (A) - Milyen logikai függvényt valósít meg az alábbi CMOS kapu?



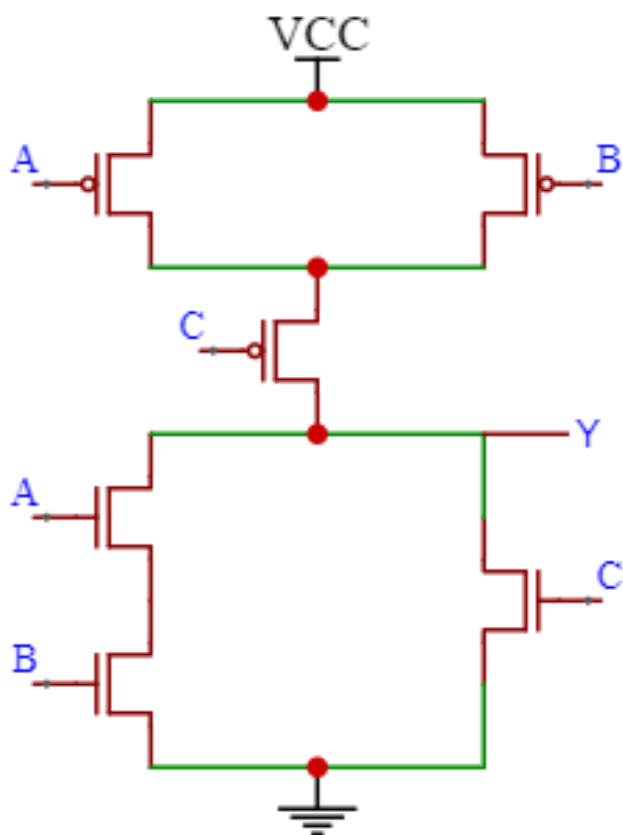
Complementary metal-oxide-semiconductor

- pMOS tranzisztorok source-a a tápra van kötve
- pMOS tranzisztorok logikai 0 (0V) esetén vezetnek
- nMOS tranzisztorok source-a a földre van kötve
- nMOS tranzisztorok logikai 1 (tápfeszültség) esetén vezetnek

A kimenetet a

- pMOS tranzisztorokból álló **felhúzó hálózat** (*pull-up network*),
- És az nMOS tranzisztorokból álló **lehúzó hálózat** (*pull-down network*) állítja be
- Statikus CMOS kapuk esetén minden bemenő kombináció esetén **kizárólag** a felhúzó vagy a lehúzó hálózat vezet

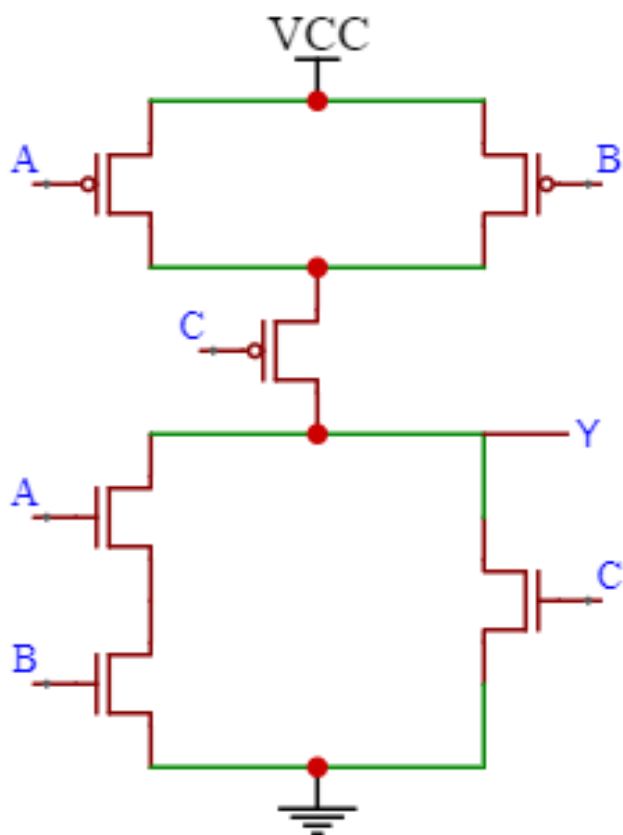
1. Feladat (A) - Milyen logikai függvényt valósít meg az alábbi CMOS kapu?



Írjuk fel az igazságtáblát!

A	B	C	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

1. Feladat (A) - Milyen logikai függvényt valósít meg az alábbi CMOS kapu?



Írjuk fel az igazságtáblát!

A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

A kimenet logikai nulla, ha:

- az A és B-hez tartozó NMOS tranzisztor egyszerre vezet, azaz a logika függvény A ÉS B
- a C-hez tartozó nMOS tranzisztor vezet

Logikai kifejezés: $Y = \overline{AB + C}$

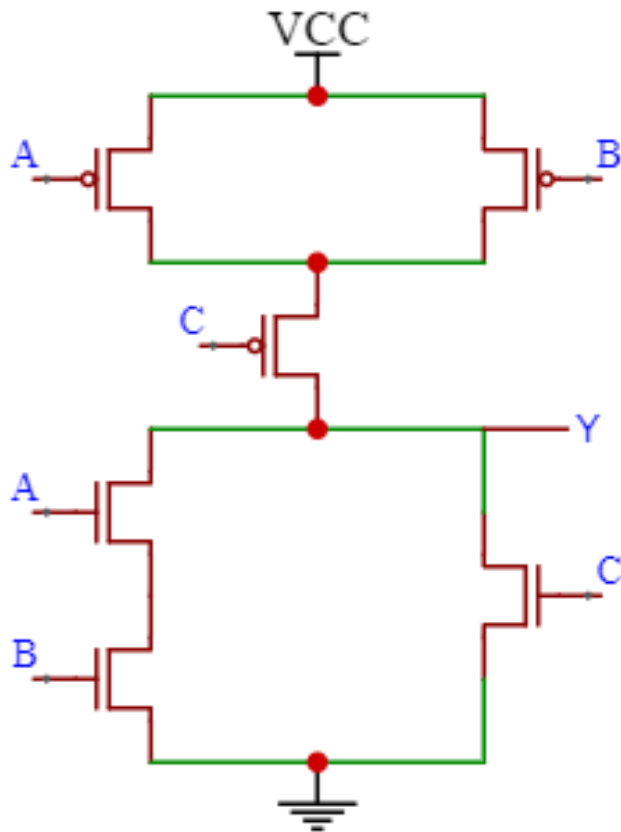
Pull-up network ellenőrzése (De Morgan átalakítás):

$$Y = \overline{AB + C} = \overline{AB} \cdot \overline{C} = (\overline{A} + \overline{B})\overline{C}$$

A kimenet akkor lesz logikai 1, ha

- C=0, és
- A vagy B nulla

1. Feladat (B) - Hány tranzisztorral tudnánk megvalósítani ezt a kaput, "hagyományos" (NAND, NOR, INV) alapkapuk használatával?



Logikai kifejezés átalakítása De Morgan-t alkalmazva:

$$Y = \overline{AB + C} = \overline{AB} \cdot \overline{C} = \overline{\overline{\overline{AB}} \cdot \overline{C}} = \overline{\overline{AB} + C}$$

Szükséges kapuk:

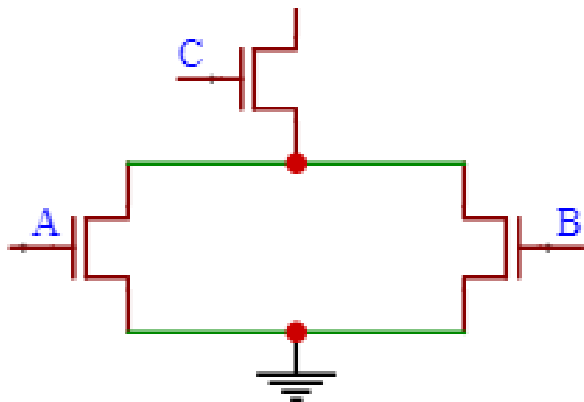
- 2 bemenetű NAND \overline{AB} logikai kifejezéshez
- Inverter \overline{C} előállításához
- 2 bemenetű NOR

[A kapu interaktív kapcsolási rajza](#)

1. Feladat (C) - Tervezze át a kaput, hogy az $Y = \overline{(A + B)C}$ függvényt valósítsa meg!

A pull-down network közvetlenül meghatározható a logikai kifejezésből:

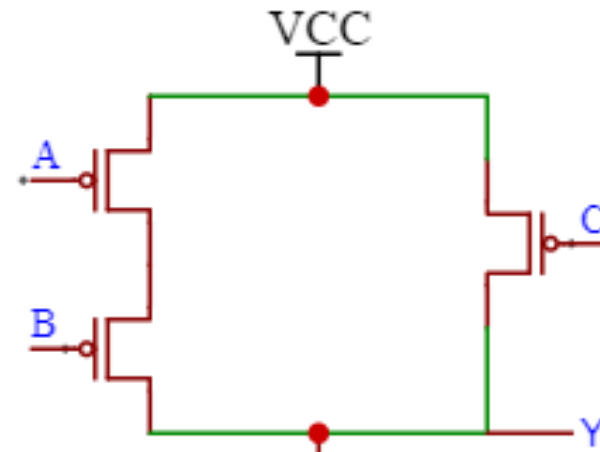
- ÉS kapcsolat sorba kötött tranzisztorokat,
- VAGY kapcsolat párhuzamosan kötött tranzisztorokat jelent.



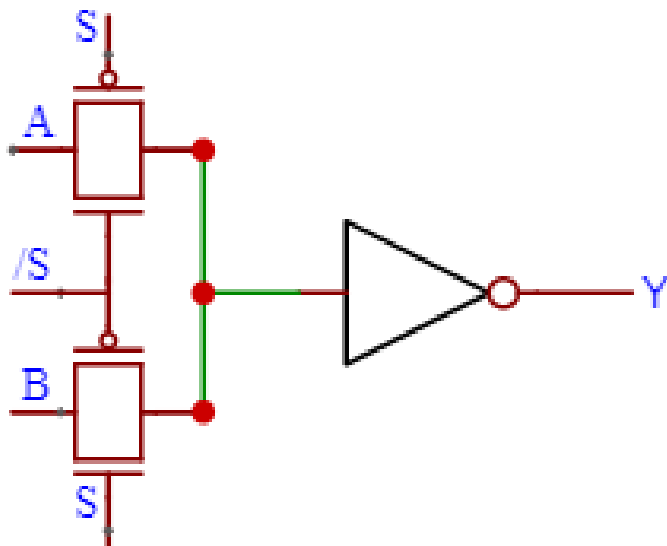
A pull-up network megvalósításához két módszer is alkalmazható:

- Pull-down network komplementere
 - nMOS helyett pMOS,
 - párhuzamosan kapcsolt tranzisztorokat sorosan,
 - sorosan kapcsolt tranzisztorokat párhuzamosan kell kötni
- De Morgan azonosságokkal

$$Y = \overline{(A + B)C} = \overline{\overline{\overline{A + B} + \overline{C}}} = \overline{\overline{A} \cdot \overline{B} + \overline{C}}$$



2. Feladat - Milyen logikai függvényt valósít meg az alábbi kapcsolás? A /S rajztechnikai okokból az S jel negáltját jelenti.



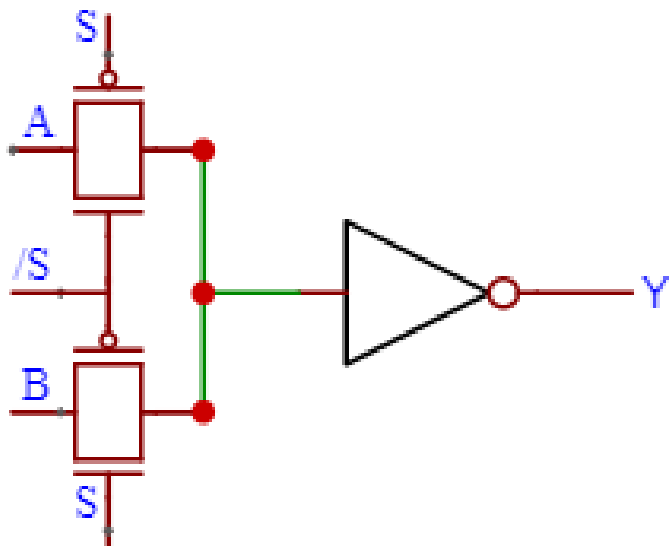
Működés:

- S=0 esetén a felső transzferkapu átengedi az A jelet, az alsó transzferkapu zárva van.
- S=1 esetén a felső tranzisztor zárt, az alsó átengedi a B jelet.
- Inverter bemenetére a transzfer kapuk kimenete kapcsolódik.

Összefoglalva:

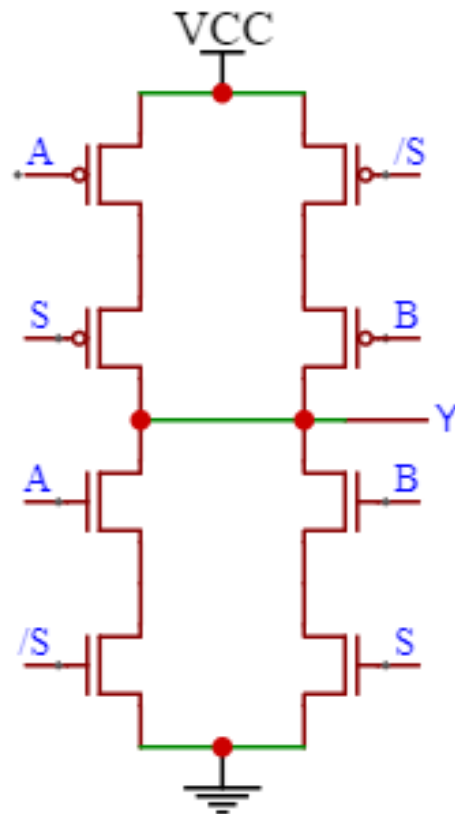
$$Y = \overline{A\bar{S}} + BS$$

2. Feladat - Milyen logikai függvényt valósít meg az alábbi kapcsolás? A /S rajztechnikai okokból az S jel negáltját jelenti.



A megvalósított logikai kifejezés:

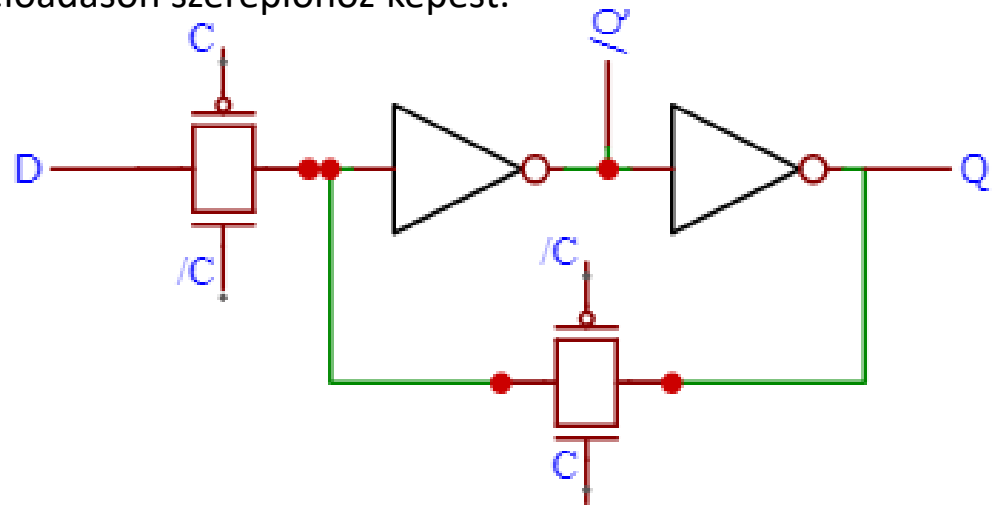
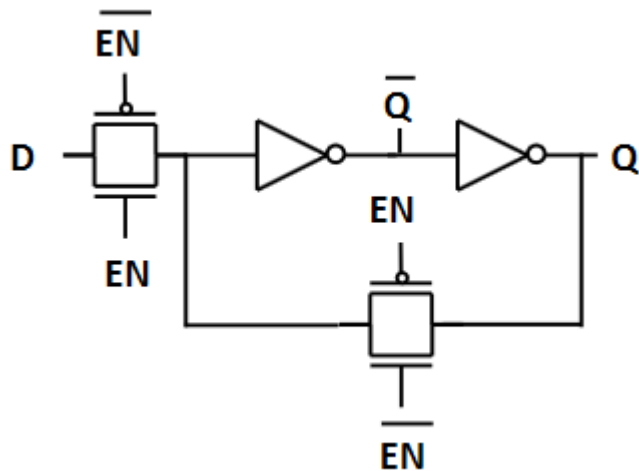
$$Y = \overline{A\bar{S} + BS}$$



A két megvalósítás megtekinthető itt

3. Feladat - Hogyan kellene átalakítani az előadáson látott latch-et úgy, hogy az órajel alacsony szintjén legyen átlátszó?

Fel kell cserélni az órajelek polaritását az előadáson szereplőhöz képest.



Ha az órajel magas, akkor az első transzfer kapu leválasztja a bemenetet, a második pedig létrehozza a két inverter között a visszacsatolást, azaz a 2. inverter kimenetét az első inverter bemenetére kapcsolja. Ez a rendszer stabil, amíg tápfeszültség van, megőrzi az állapotát.

Az első transzfer kapu órajel alacsony szintjén vezet, ekkor a visszacsatoló transzfer kapu leválaszt. Ekkor a bemenet a két inverteren keresztül íródik a kimenetre, azaz a latch átlátszó.

[A működés interaktívan](#)

4. Feladat (1) - Egy otthon router átlagos teljesítménye 5W. Mennyibe kerül a havi üzemeltetése, ha 1kWh kb. 40Ft? Mennyibe kerül egy átlagosan 70W-os PC alapú szerver 0-24 otthoni üzemeltetése havonta?

$$E = P \cdot t$$

- Egy óra alatt az elfogyasztott energia 0,005 kWh. Egy átlagos 30 napos hónappal számítva $0,005 \cdot 24 \cdot 30 = 3,6$ kWh, ez kb. 144 forintot jelent.
- A PC-s szerver által elfogyasztott energia 0,07 kWh, 30 nap alatt $0,07 \cdot 24 \cdot 30 = 50,4$ kWh, ez 2000 Ft havonta, ami már szemmel látható.

4. Feladat (2) - Egy CMOS technológiával készült SoC órajele 1GHz, tápfeszültsége 3V. A rendszer így teljesen feltöltött akkumulátorról 12 órát működik. Az órajelet felére csökkentjük.

a) Meddig fog teljesen feltöltött akkumulátorról működni?

$$P \sim fV_{DD}^2 \qquad E_0 = P_0 \cdot t_0 \qquad E_0 = \frac{P_0}{2} \cdot t_1 \rightarrow t_1 = 2 \cdot t_0$$

Mivel a frekvencia a fele lesz, így az SoC fogyasztása is felére csökken. Így kétszer annyi ideig fog a rendszer akkumulátorról működni, azaz 24 órát.

b) Egy taszk az eredeti rendszeren 100s-ig futott és 1kJ energiát használt fel. Mennyi ideig fog futni a módosított rendszeren és mennyi energiát használ fel?

A teljesítményt felére csökkentjük, de a taszk a fele akkora órajellel kétszerannyi ideig fog futni, tehát 200s-ig és ugyanúgy 1kJ energiát használ el.

4. Feladat (2) - Egy CMOS technológiával készült SoC órajele 1GHz, tápfeszültsége 3V. A rendszer így teljesen feltöltött akkumulátorról 12 órát működik. Az órajelet felére csökkentjük.

c) Egy folyamatos, felügyelet jellegű taszkat futtatunk, amely biz. események bekövetkezésekor 10ms múlva tud reagálni. Hogyan változik ez a reakcióidő a felére csökkentett órajelű rendszeren?

$$t_0 = \frac{N}{f_0} \rightarrow t_1 = \frac{N}{f_0/2} = 2 \cdot t_0$$

A feleakkora órajel miatt kétszer annyi idő lesz, mire reagál, azaz 20ms

d) Hogyan alakulnak ezek az értékek, ha a tápfeszültséget is kétharmadára csökkentjük?

$$P \sim fV_{DD}^2 \rightarrow P' \sim \frac{f}{2} \left(\frac{2}{3} V_{DD} \right)^2 = \frac{1}{2} \cdot \frac{4}{9} \cdot fV_{DD}^2 \rightarrow \frac{P'}{P} = \frac{2}{9}$$

Azaz 4,5x több ideig fog működni, 54 órát. Az órajelet felére csökkentettük, azaz a taszk kétszer annyi ideig fog futni, 200 másodpercig, de a teljesítményigény 2/9 részére csökken, így a felhasznált energia: $E = 1kJ \cdot \frac{2}{9} = 444J$. A reakcióidő ugyanúgy 20ms lesz, mint az előző esetben.

4. Feladat (3) - Egy rendszerben a mikroprocesszor magfeszültsége 3GHz-en 1,1V. A rendszert kétprocesszorossá szereljük át és 1,5GHz frekvencián működtetjük, 700mV tápfeszültségről. Feltételezzük, hogy a processzor fogyasztásának nagy részét a töltéspumpálás okozza.

$$P_1 \sim f_1 V_{DD1}^2 \quad P_2 \sim 2 \cdot f_2 V_{DD2}^2 \quad \frac{P_2}{P_1} = 2 \cdot \frac{1,5}{3} \cdot \frac{0,7^2}{1,1^2} = 0,404$$

Tehát a szükséges elektromos teljesítményigény ~40% csökken, míg a számítástechnikai értelemben vett teljesítménye (performance) változatlan. Azaz a kétprocesszoros, kisebb frekvencián működtetett rendszer energiahatékonysága (performance/W) két és félszeres, feltéve, hogy a taszkokat hatékonyan el tudjuk osztani a processzorok között.

5. Feladat - Egy kétbemenetű CMOS NAND/NOR kapu bemenete p valószínűséggel változik meg. Mekkora valószínűséggel változik meg a kapu kimenete?

NAND kapu

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

A valószínűség ugyanaz lesz, mert mindkét kapu igazságtáblájában az 1 kimenethez csupán egy kombináció tartozik.

A kimenet kizárólag az **A=1, B=1** kombináció esetén 1. Azt kell meghatározni, hogy a többi kombinációból minnek kell változnia, hogy ez a kombináció legyen.

Nézzük végig minden lehetséges bemenetre!

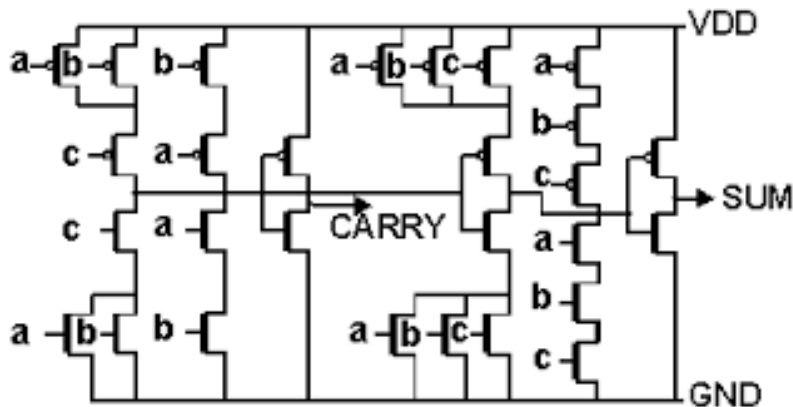
- **A=0, B=0:** mindkét bemenetnek váltania kell, hogy megváltozzon a kimenet, azaz ekkor a kimenet megváltozásának valószínűsége p^2
- **A=0, B=1:** A-nak 1-be kell váltania, B-nek maradnia kell 1-ben, ennek a valószínűsége $p(1-p)$
- **A=1, B=0:** A-nak változatlanul kell lennie, B-nek 1-be kell váltania, azaz a valószínűség $(1-p)p$
- **A=1, B=1:** Akármelyik megváltozik, a kimenet is változni fog. Annak a valószínűsége, hogy egyik sem változik $(1-p)^2$. Ezt a teljes valószínűségből kivonva megkapjuk, hogy mennyi a kimenet váltásának valószínűsége $1-(1-p)^2$

A fenti eseteket összegezni kell $\frac{1}{4}$ -es súllyal:

$$p(ki) = \frac{1}{4} (p^2 + p(1-p) + (1-p)p + 1 - (1-p)^2) = p - \frac{p^2}{2}$$

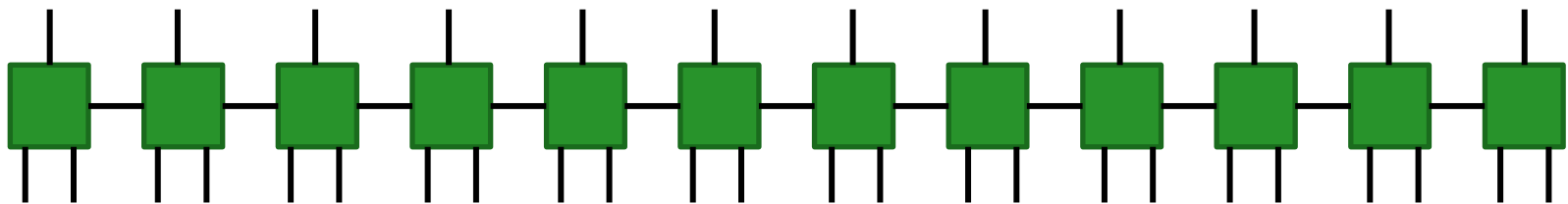
6. Feladat - Egy teljes összeadó esetén a carry 100ps, az összeg pedig a carry elkészülése után további 100ps után készül el. Mekkora lesz egy 12 bites, ripple carry összeadó legnagyobb késleltetése?

Teljes összeadó (full adder)



A ripple carry összeadó teljes összeadó áramköröket fűz fel. A **kritikus út** (legnagyobb késleltetésű jelút) tartalmazni fogja a carry láncot. Mivel a bitek számával lineárisan nő a kritikus út hossza, ezért sokbites összeadók esetén ez az architektúra nem előnyös.

Az összeg (SUM) a kiszámolt carry bitet is felhasználja az eredmény előállításához, így az MSB késleltetése az alábbiak szerint alakul



A késleltetés $t_{pd} = 12 \cdot 100ps + 100ps = 1300ps$ lesz.



Budapesti Műszaki és Gazdaságtudományi Egyetem
Elektronikus Eszközök Tanszéke

Elektronika alapjai

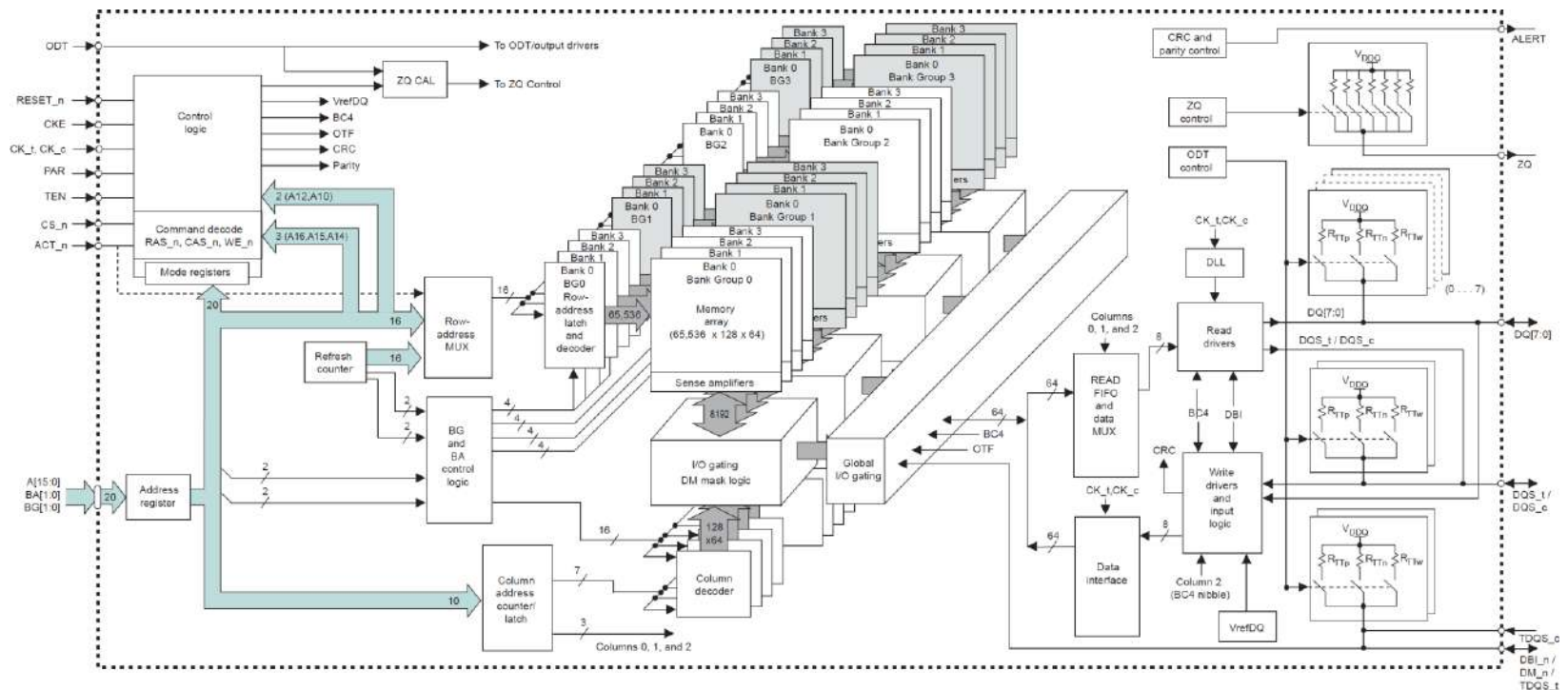
5. Gyakorlat – Memóriák

Összeállította:

Ress Sándor, Jani Lázár, Krammer Olivér, Straubinger Dániel

1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

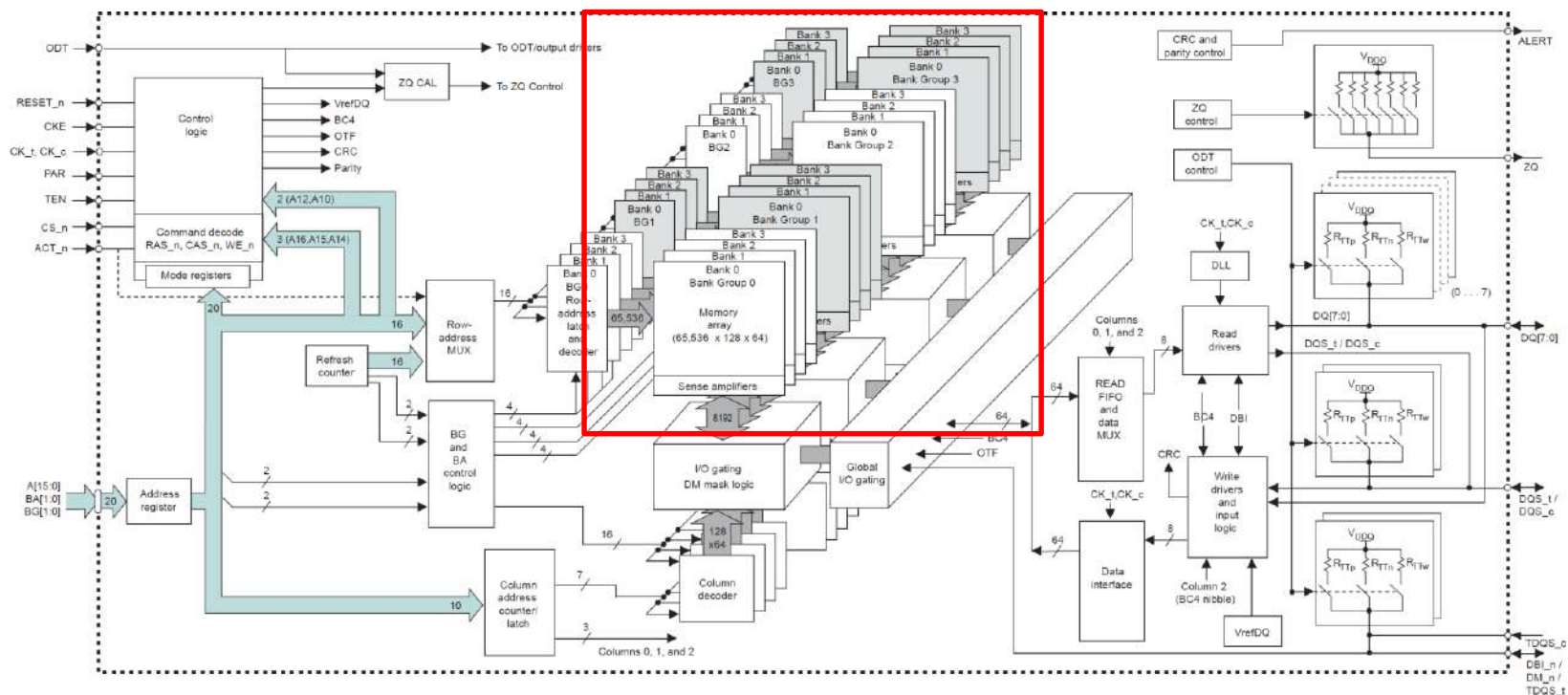
a) mekkora méretű egy mátrix?



A valódi memóriák szervezése picit eltér az előadáson megismerttől. Ennek oka az, hogy egy nagy kapacitású memória esetén a memória mátrix kezelhetetlen méretű lenne, ezért több mátrixot helyeznek el a chip felszínén.

1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

a) mekkora méretű egy mátrix?



A valódi memóriák szervezése picit eltér az előadáson megismerttől. Ennek oka az, hogy egy nagy kapacitású memória esetén a memória mátrix kezelhetetlen méretű lenne, ezért több mátrixot helyeznek el a chip felszínén.

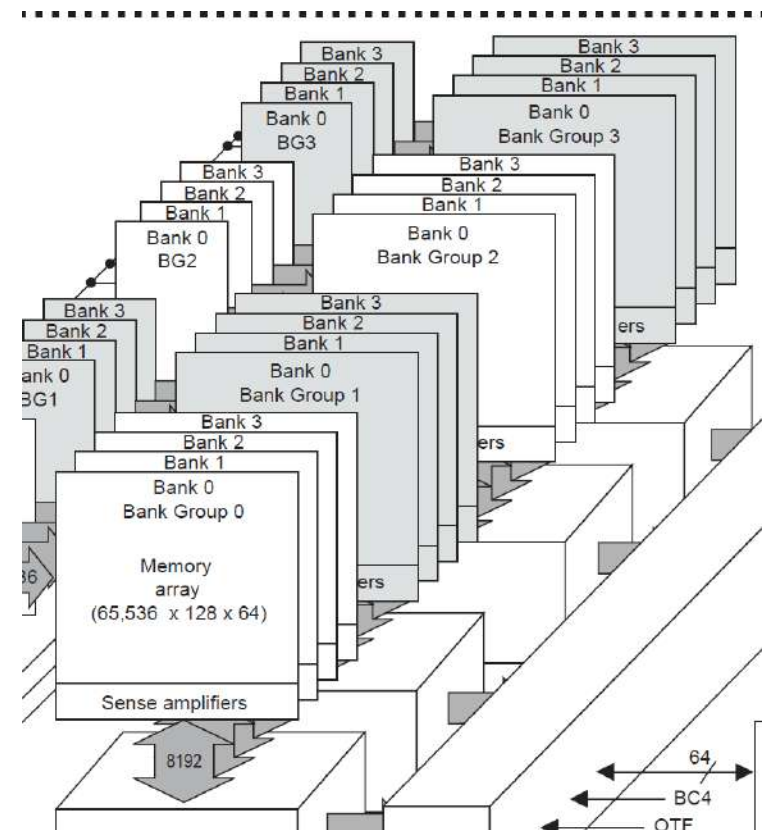
1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

a) mekkora méretű egy mátrix?

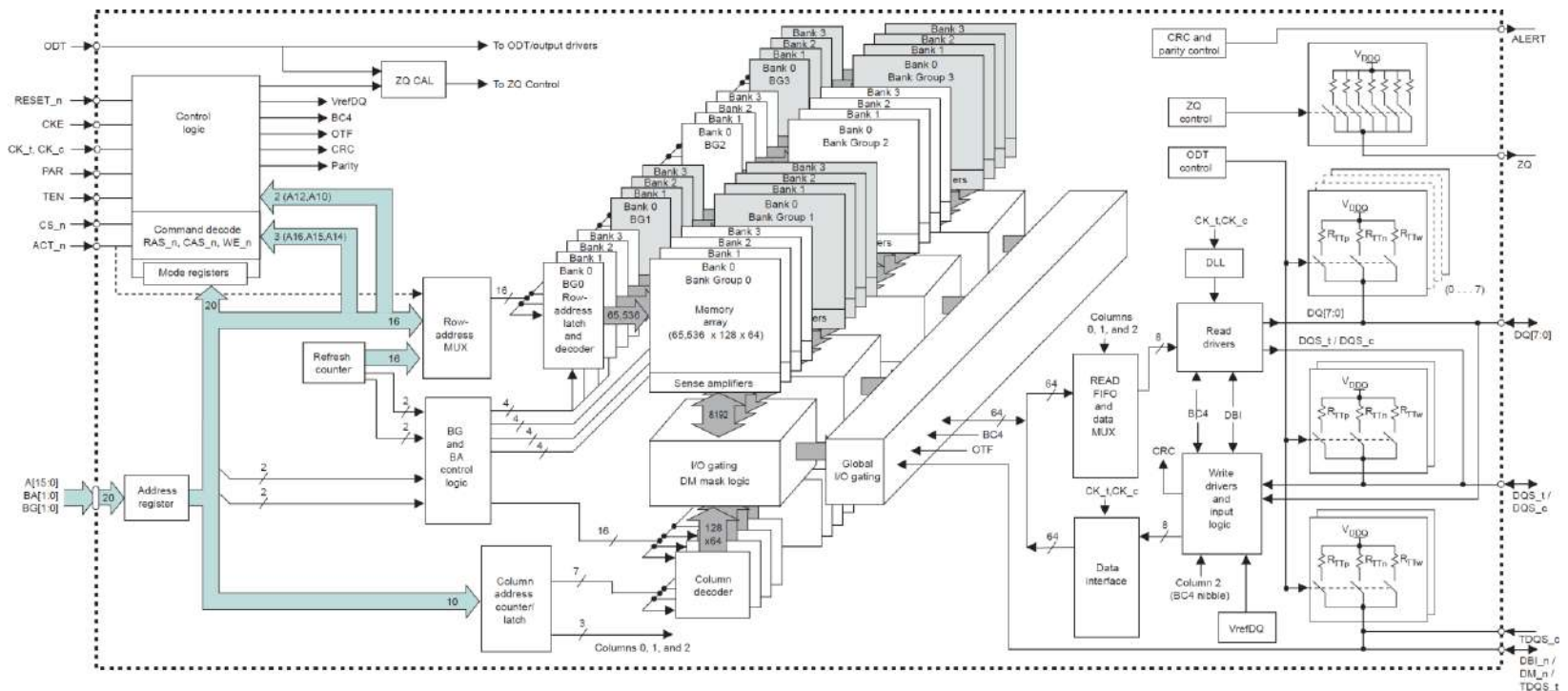
- A memória-mátrixok négy "bank-group"-ba vannak csoportosítva és minden egyes csoport 4 mátrixot tartalmaz; összesen 16 mátrix van.
- Egy mátrix mérete:

$$m = 65536 \cdot 128 \cdot 64 = 536\,870\,912 \text{ bit}$$
- A teljes memória pedig:

$$M = 65536 \cdot 128 \cdot 64 \cdot 16 \cong 8 \text{ Gbit} = 1 \text{ GB}$$



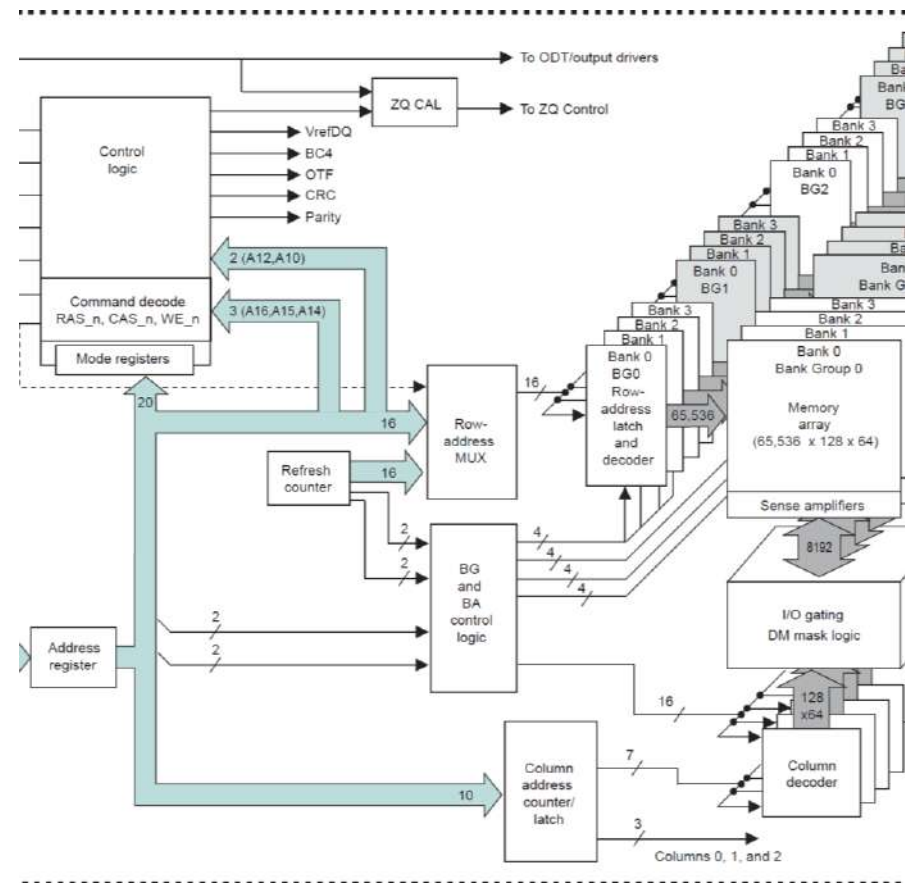
1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!
 b) hogyan történik pontosan a címzés?



A valódi memóriák szervezése picit eltér az előadáson megismerttől. Ennek oka az, hogy egy nagy kapacitású memória esetén a memória mátrix kezelhetetlen méretű lenne, ezért több mátrixot helyeznek el a chip felszínén.

1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!
 b) hogyan történik pontosan a címzés?

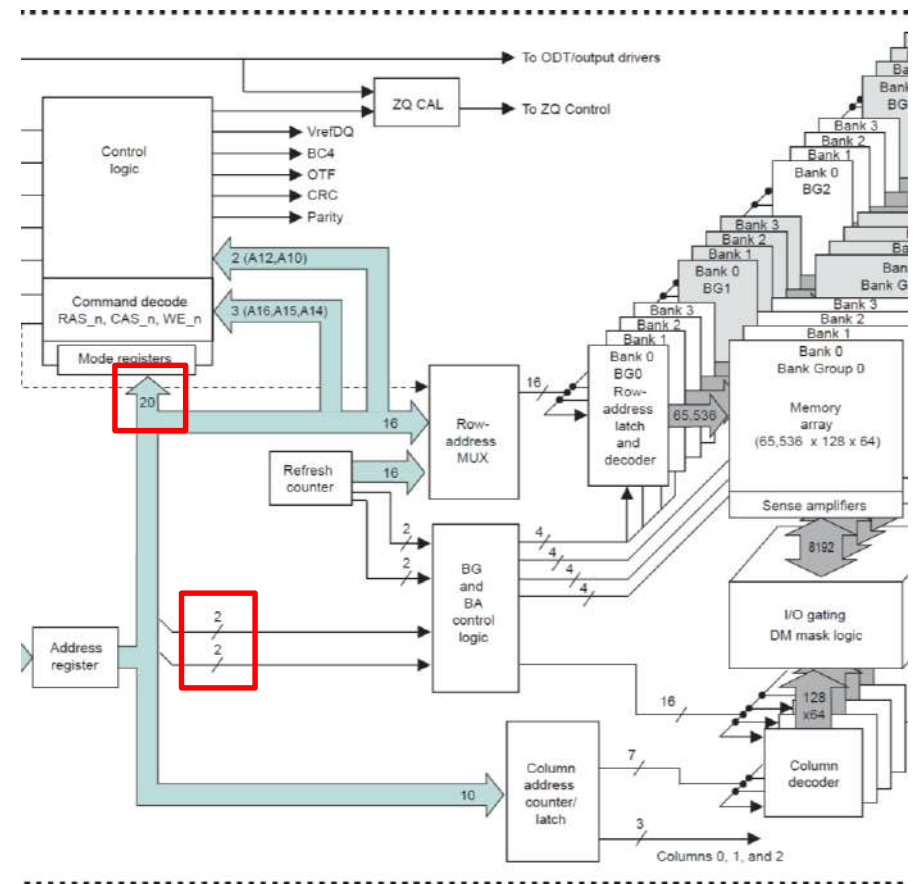
- A címzés két részletben történik.



1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

b) hogyan történik pontosan a címzés?

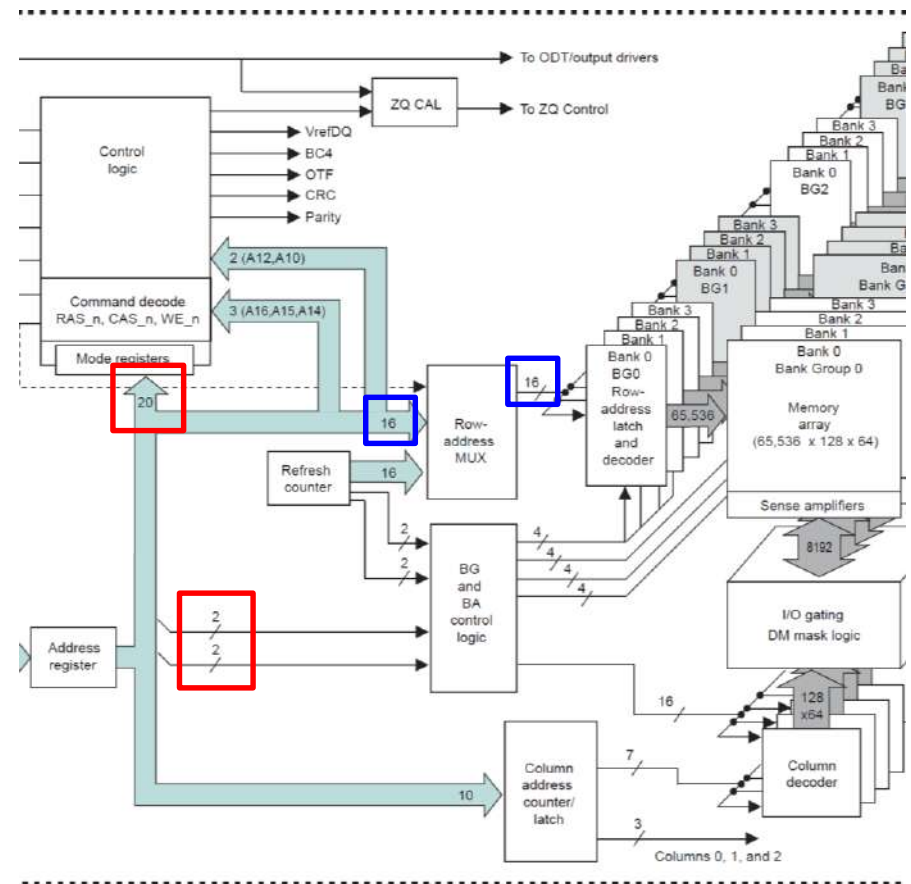
- A címzés két részletben történik.
- Először a cím felső 20 bitjét kell közölni, ebből 2+2 bit azonosítja a csoportot és a mátrixot ($2^4 = 16$)



1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

b) hogyan történik pontosan a címzés?

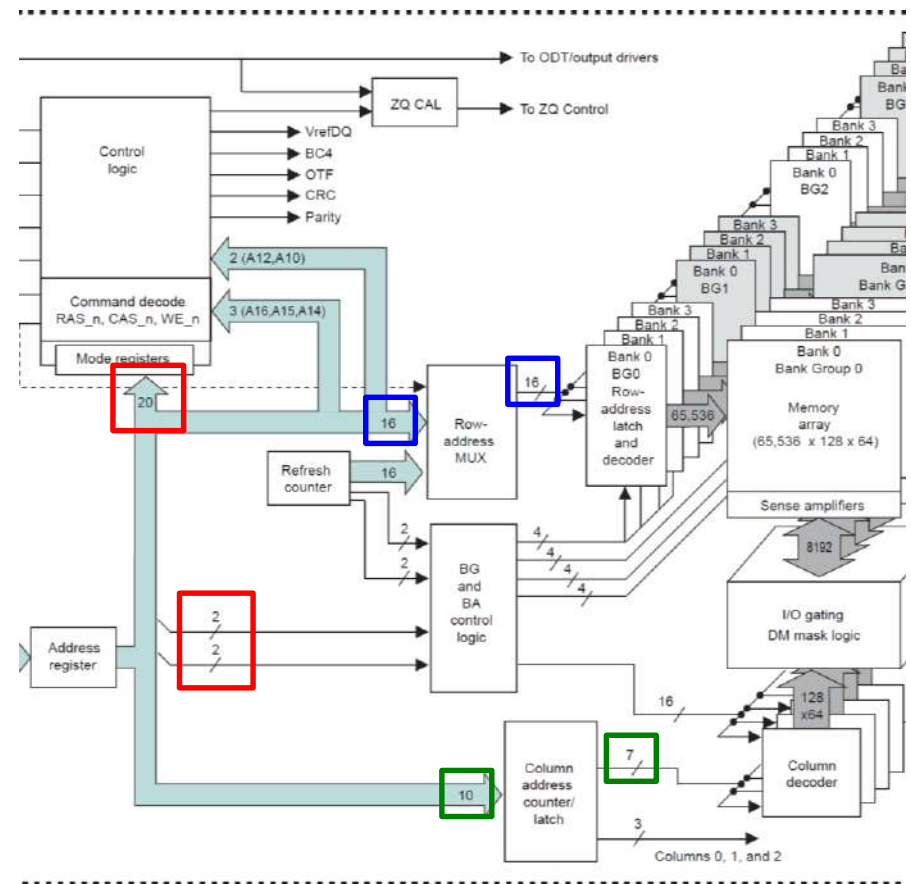
- A címzés két részletben történik.
- Először a cím felső 20 bitjét kell közölni, ebből 2+2 bit azonosítja a csoportot és a mátrixot ($2^4 = 16$)
- A további 16 bit pedig a sor kiválasztására szolgál ($2^{16} = 65536$)



1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

b) hogyan történik pontosan a címzés?

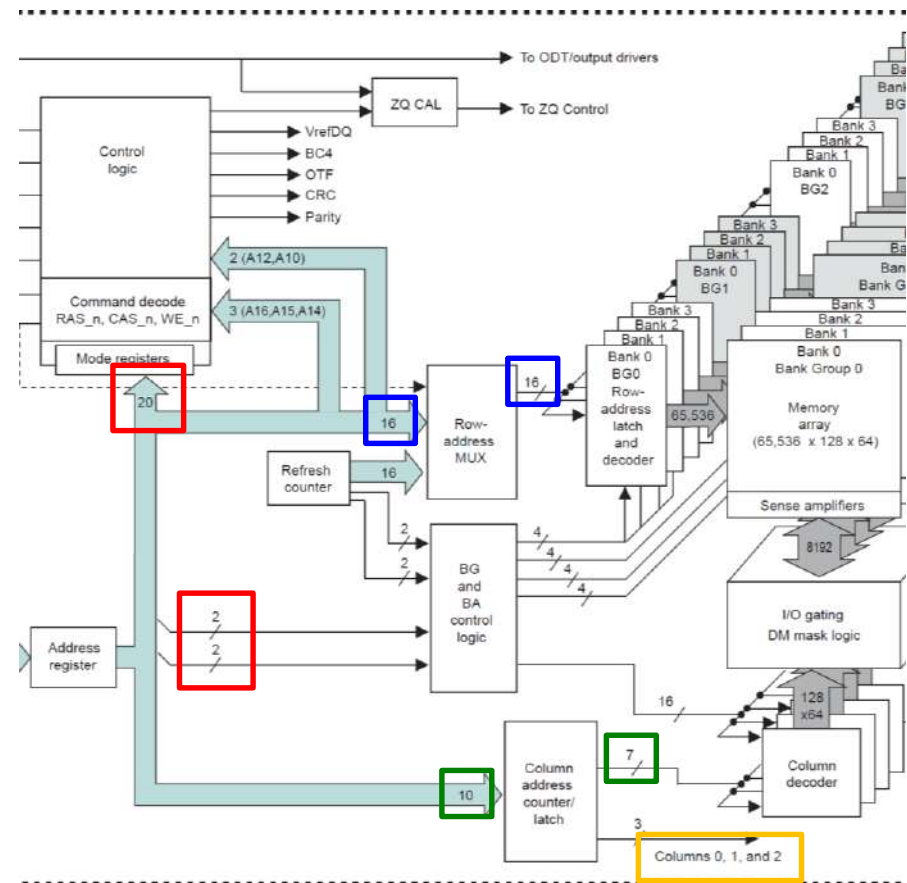
- A címzés két részletben történik.
- Először a cím felső 20 bitjét kell közölni, ebből 2+2 bit azonosítja a csoportot és a mátrixot ($2^4 = 16$)
- A további 16 bit pedig a sor kiválasztására szolgál ($2^{16} = 65536$)
- A második részletben közölt cím 10 bites, ebből 7 bit ($2^7 = 128$) azonosítja a kidekódolt soron belül egymást követő 64 bitet (virtuálisan 128 oszlop és minden oszlopban 64 bit)



1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

b) hogyan történik pontosan a címzés?

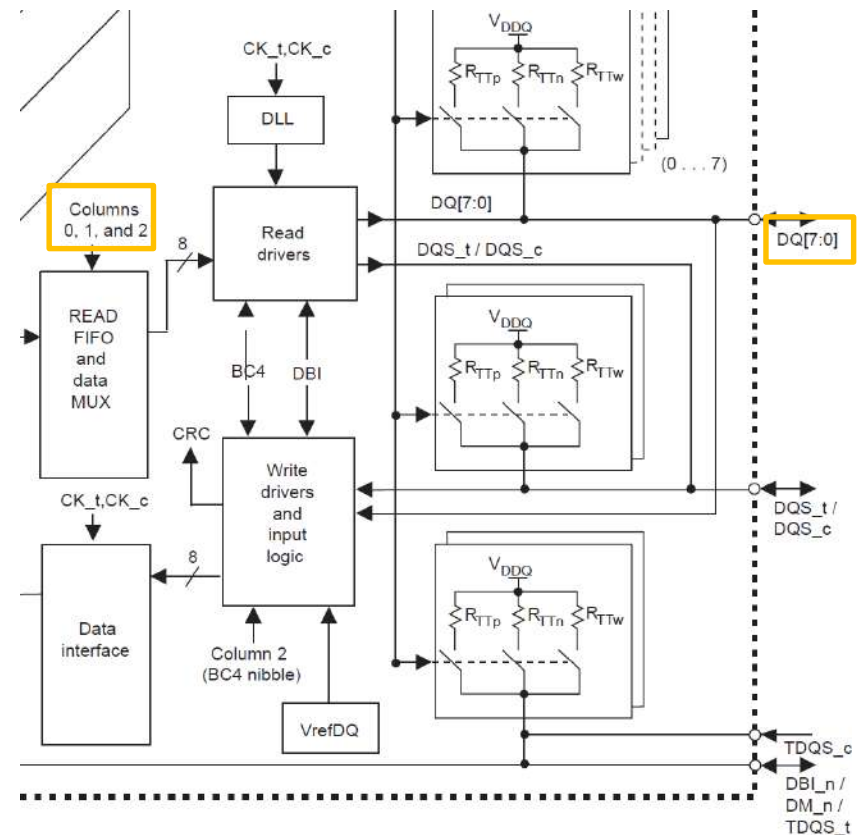
- A címzés két részletben történik.
- Először a cím felső 20 bitjét kell közölni, ebből 2+2 bit azonosítja a csoportot és a mátrixot ($2^4 = 16$)
- A további 16 bit pedig a sor kiválasztására szolgál ($2^{16} = 65536$)
- A második részletben közölt cím 10 bites, ebből 7 bit ($2^7 = 128$) azonosítja a kidekódolt soron belül egymást követő 64 bitet (virtuálisan 128 oszlop és minden oszlopban 64 bit)
- A másik 3 bit a „csomagokra”, szavakra osztásért felel, mert a kimenet 8 bites.



1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

b) hogyan történik pontosan a címzés?

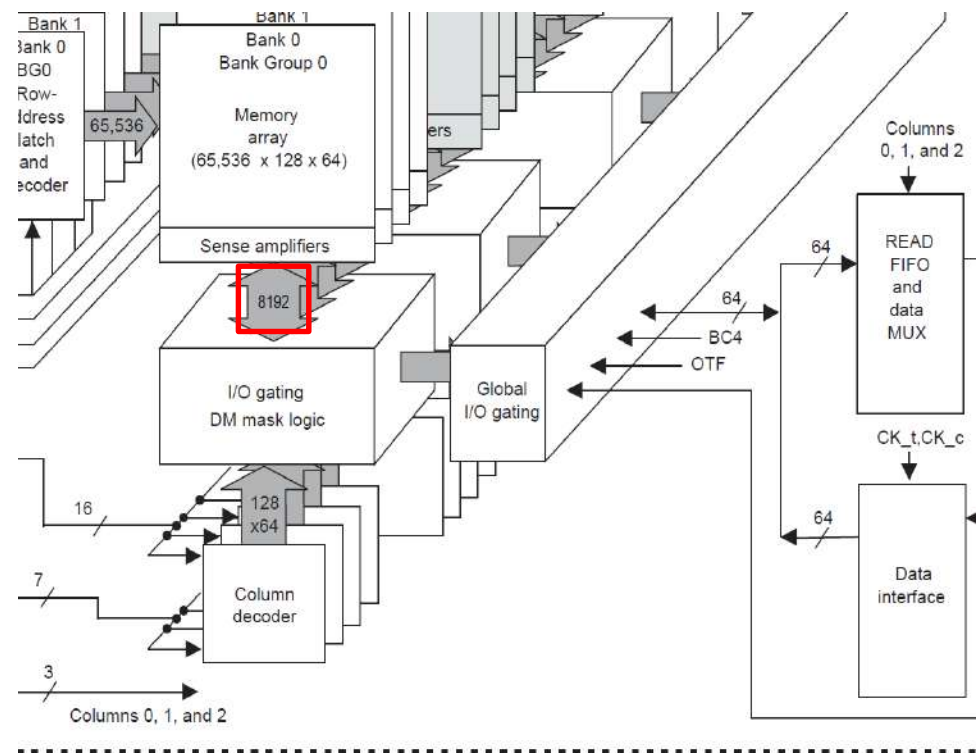
- A címzés két részletben történik.
- Először a cím felső 20 bitjét kell közölni, ebből 2+2 bit azonosítja a csoportot és a mátrixot ($2^4 = 16$)
- A további 16 bit pedig a sor kiválasztására szolgál ($2^{16} = 65536$)
- A második részletben közölt cím 10 bites, ebből 7 bit ($2^7 = 128$) azonosítja a kidekódolt soron belül egymást követő 64 bitet (virtuálisan 128 oszlop és minden oszlopban 64 bit)
- A másik 3 bit a „csomagokra”, szavakra osztásért felel, mert a kimenet 8 bites.



1. Feladat - A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. az ábrán szereplő 8Gb-es chipet!

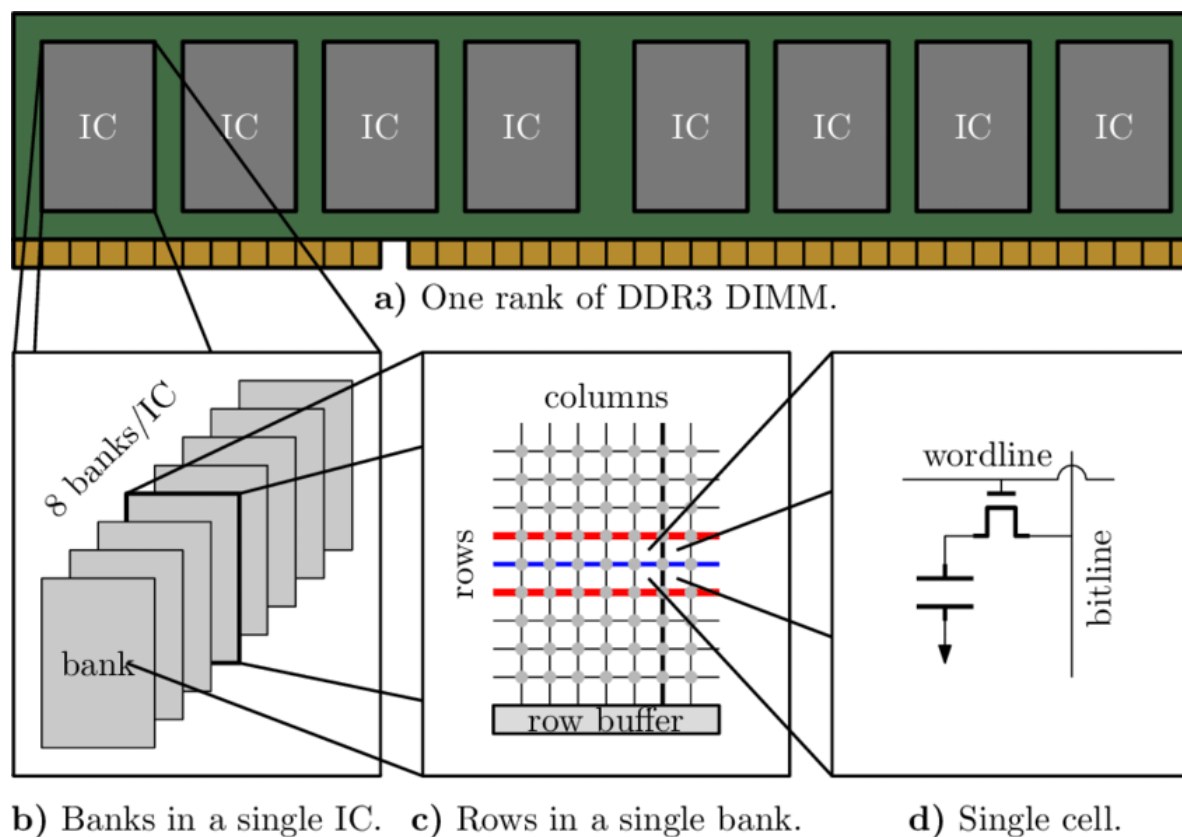
c) logikailag milyen felépítésű a memória?

- Tehát egy mátrix 65536 x 8192 bitet tartalmaz
- Felkészülve az egymást követő adatok gyors továbbítására, ebből rögtön 64 bit kerül kiválasztásra
- Ez egy ún. DDR4 memória; amint az első adat elkészült, utána az órajel fel és lefutó élére további 7 „csomagot” lehet továbbítani (ún. burst)
- Logikailag ez egy 1 GByte-os chip, azaz 1 G x 8 bit.



2. Feladat - Hogyan lehet (kell) az előző chipet memóriamodulba szervezni, hogy 64 bites adatokat tudjon szolgáltatni?

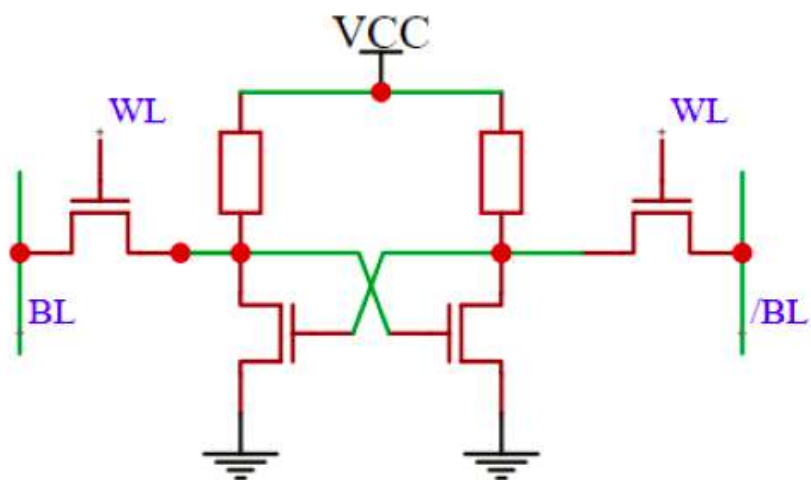
- 64 bites szélesség eléréséhez 8 (ECC memória esetén 9) chipet kell felhasználni



3. Feladat - A hat tranzisztoros cella mellett létezik az ún. 4 tranzisztoros memória cella is, melynek a kapcsolási rajza az alábbi.

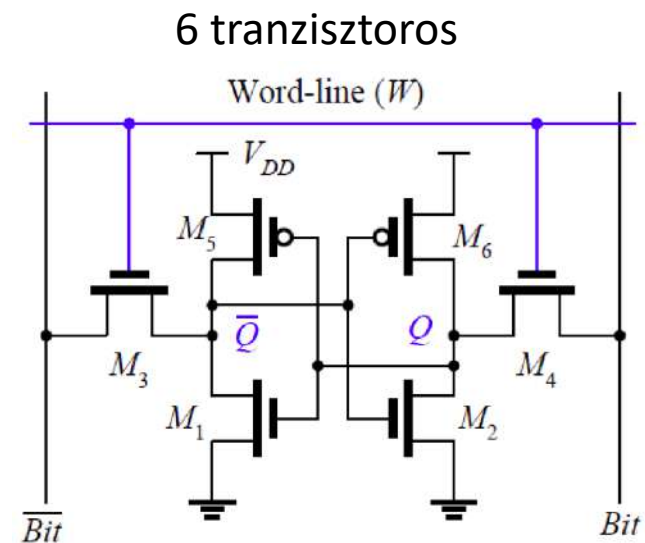
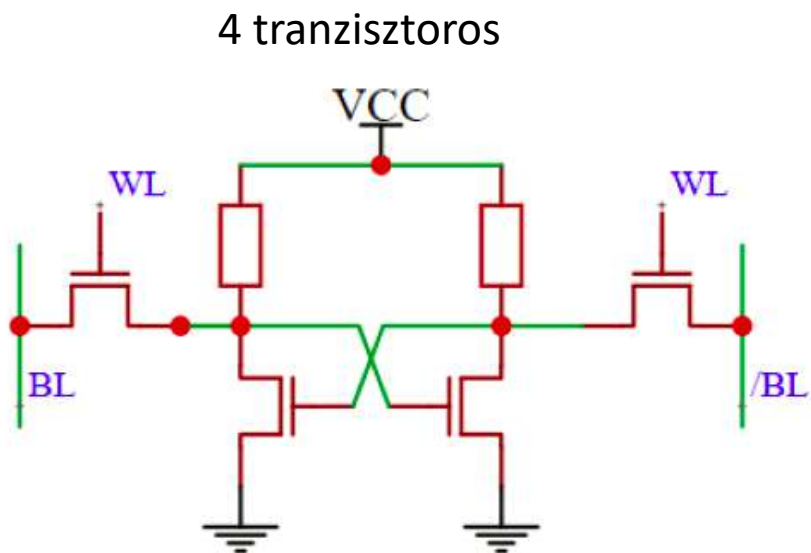
Hogyan működik ez a fajta elrendezés? Mi az előnye és mi a hátránya?

4 tranzisztoros



3. Feladat - A hat tranzisztoros cella mellett létezik az ún. 4 tranzisztoros memória cella is, melynek a kapcsolási rajza az alábbi.

Hogyan működik ez a fajta elrendezés? Mi az előnye és mi a hátránya?

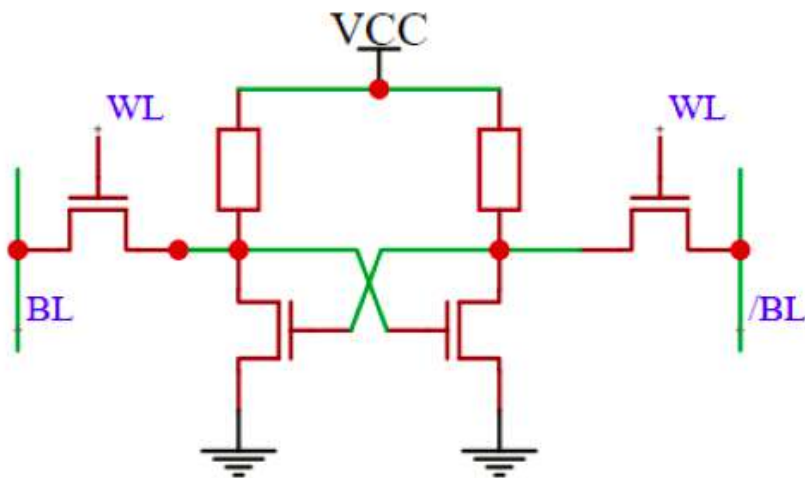


- Hasonlóképpen működik, mint a pseudo-NMOS logika, de itt az inverter egy nMOS tranzisztorból és egy ellenállásból áll. Ha pl. az inverter kimenete 0, akkor az fizikailag nem 0 V, hanem 0 V-hoz közel álló feszültség szinten van.
- A nyitott tranzisztor az ellenálláson keresztül (az ellenállás jó nagy!) áramot ad a tápfeszültség és a föld között -> van statikus fogyasztás

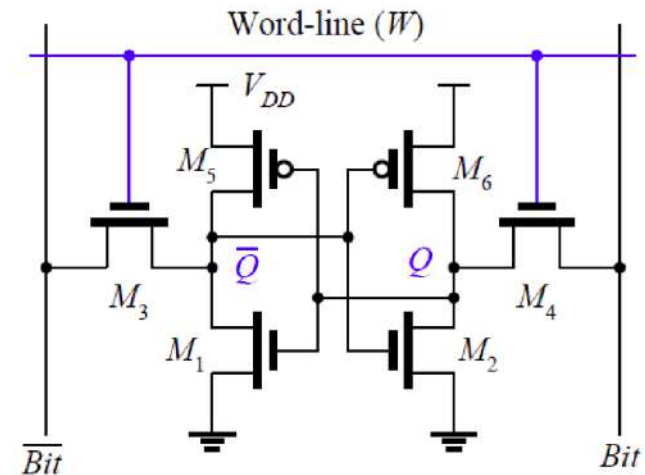
3. Feladat - A hat tranzisztoros cella mellett létezik az ún. 4 tranzisztoros memória cella is, melynek a kapcsolási rajza az alábbi.

Hogyan működik ez a fajta elrendezés? Mi az előnye és mi a hátránya?

4 tranzisztoros



6 tranzisztoros



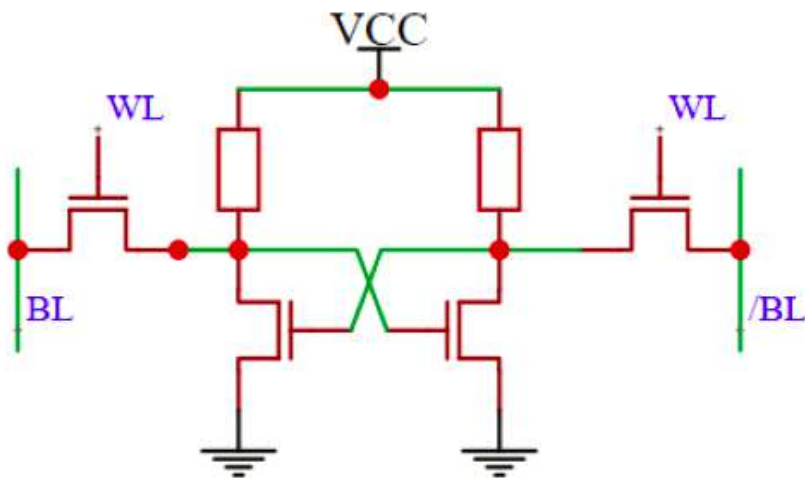
- Ha feltételezzük, hogy $R \gg r_{DSon}$

- Akkor $P_{static} = \frac{V_{CC}^2}{R}$ <- alacsony tápfeszültséggel kordában tartható

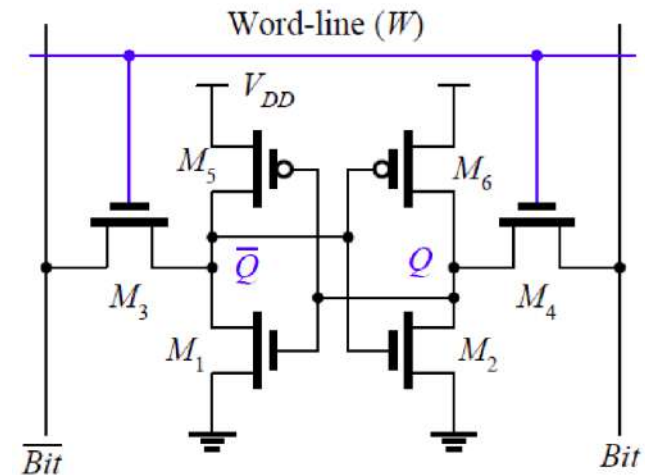
3. Feladat - A hat tranzisztoros cella mellett létezik az ún. 4 tranzisztoros memória cella is, melynek a kapcsolási rajza az alábbi.

Hogyan működik ez a fajta elrendezés? Mi az előnye és mi a hátránya?

4 tranzisztoros

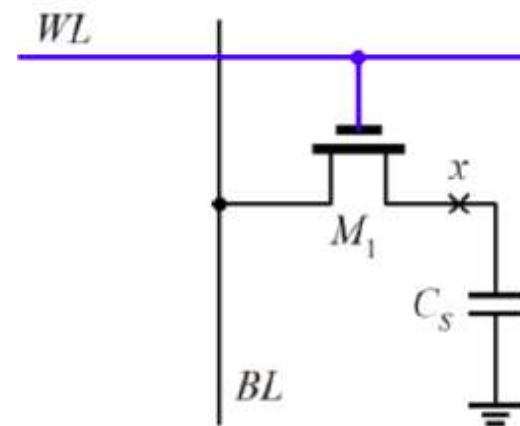
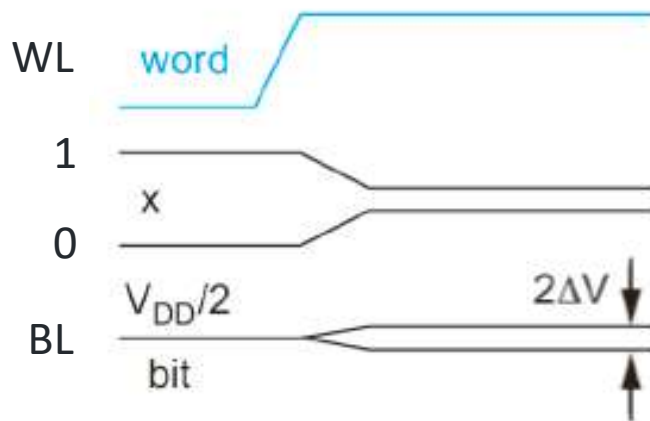


6 tranzisztoros



- A 4 tranzisztoros elrendezés előnye, hogy az ellenállásokat fizikailag a tranzisztorok tetején valósítják meg, így az elemi cella kisebb, a memória sűrűbb lehet.

4. Feladat – DRAM esetében mennyit változik meg a tápfeszültség felére előtöltött bitvonal feszültsége, ha tároló kapacitás 50 fF, a bitvonal kapacitása 500 fF, a tápfeszültség pedig 1,2V?



- Előadás alapján:
$$\Delta V = \frac{C_S}{C_{BL} + C_S} \cdot \frac{V_{DD}}{2} = \frac{50}{500 + 50} \cdot \frac{1,2}{2} = \pm 54 \text{ mV}$$

4. Feladat – DRAM esetében mennyit változik meg a tápfeszültség felére előtöltött bitvonal feszültsége, ha tároló kapacitás 50 fF, a bitvonal kapacitása 500 fF, a tápfeszültség pedig 1,2V?

- A töltésmegoszlást numerikusan végig vezetve:
- Legyen V_S a C_S feszültsége
- A teljes töltésmennyiség a rákapcsolás előtt:

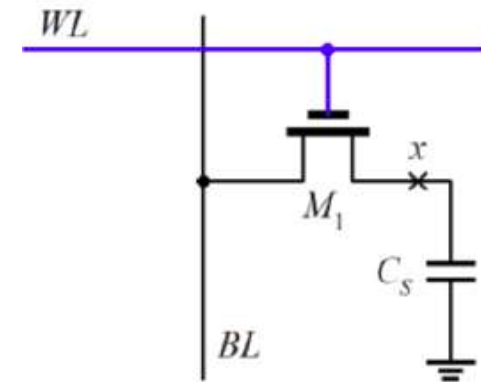
$$Q = C_{BL} \cdot V_{DD} / 2 + C_S V_S$$

- Rákapcsolás után pedig:

$$Q = (C_{BL} + C_S) V, \text{ ahol } V \text{ a } B_L \text{ állandósult feszültsége rákapcsolás után.}$$

- Ezekből:

$$V = \frac{C_{BL} \cdot V_{DD} / 2 + C_S V_S}{(C_{BL} + C_S)} = \frac{500 \cdot V_{DD} / 2 + 50 V_S}{(500 + 50)} = \frac{5 \cdot V_{DD} + V_S}{11}$$



4. Feladat – DRAM esetében mennyit változik meg a tápfeszültség felére előtöltött bitvonal feszültsége, ha tároló kapacitás 50 fF, a bitvonal kapacitása 500 fF, a tápfeszültség pedig 1,2V?

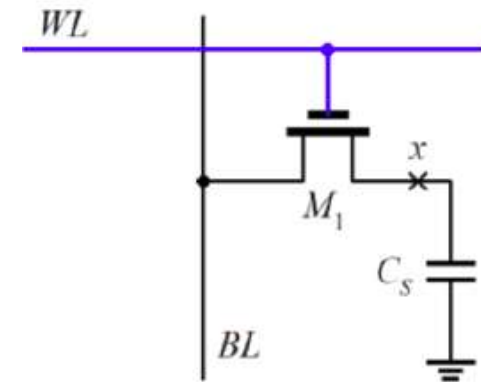
- Ha a cella értéke 1 volt, akkor $V_S = V_{DD}$

$$\frac{5 \cdot V_{DD} + V_{DD}}{11} = \frac{6}{11} 1,2 = 654 \text{ mV}$$

- Ha a cella értéke 0 volt, akkor $V_S = 0 \text{ V}$

$$\frac{5 \cdot V_{DD} + 0}{11} = \frac{5}{11} 1,2 = 546 \text{ mV}$$

- Látható, hogy a feltöltött- nem feltöltött állapot kiolvasása között kb. 100mV feszültségkülönbség van. Ha a sorok számát növeljük, azaz a bitvonal hosszabb lesz, ebből következően a kapacitása megnő, ez a feszültségkülönbség tovább csökken. Ez tehát egy gyakorlati határt ad a sorok számára, ebből következően a memória mátrix méretére.



5. Feladat – Feltételezzük, hogy egy DRAM cella tárolókapacitása 50 fF , a teljesen feltöltött kapacitás feszültsége $1,2 \text{ V}$.

a) Hány elektron van a kapacitásban?

b) A cella szivárgási árama $0,5 \text{ pA}$. Mennyi idő alatt csökken kapacitás feszültsége a felére?

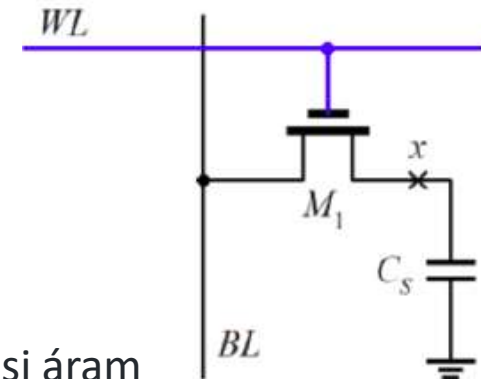
a)

$$Q = C \cdot V = 50 \cdot 10^{-15} \cdot 1,2 = 6 \cdot 10^{-14} \text{ C } ([\text{As}])$$

$$n = 6 \cdot 10^{-14} / 1,6 \cdot 10^{-19} = 375 \text{ 000}$$

b) A kapacitás töltését az (erős közelítéssel állandó) szivárgási áram csökkenti. Azt kell kiszámolni, mennyi ideig tart a töltés felének eltávolítása:

$$t = \frac{Q}{I} \rightarrow t = \frac{C \cdot V}{I \cdot 2} = \frac{50 \cdot 10^{-15}}{0,5 \cdot 10^{-12}} \cdot 0,6 = 60 \text{ ms}$$



6. Feladat – A szivárgási áram hőmérsékletfüggő. Kb. 30 °C hőmérséklet-növekedés tízszeresíti a szivárgási áramot. Az előző példa adatai 25 °C-ra vonatkoznak.

Mennyi idő alatt csökken a kapacitás feszültsége a felére 90 °C hőmérsékleten?

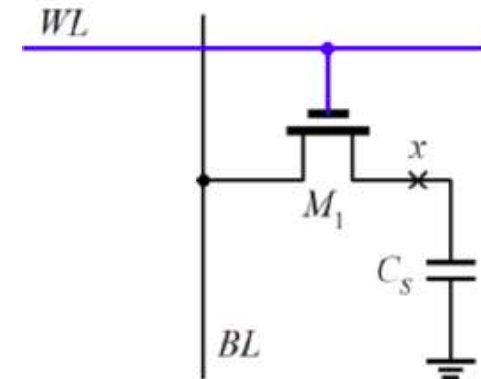
- A szivárgási áram növekedése 90 °C – 25°C = 65°C növekedés hatására:

$$I = 0,5 \text{ pA} \cdot 10^{65/30} = 73,4 \text{ pA}$$

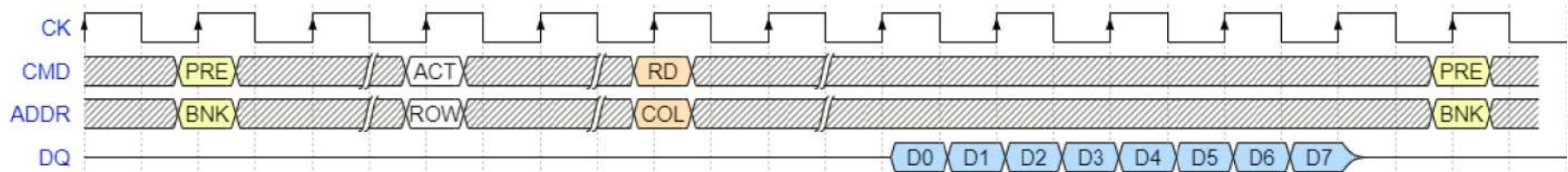
- Az idő pedig, ami alatt a feszültség a felére esik:

$$t = \frac{C}{I} \cdot \frac{V}{2} = \frac{50 \cdot 10^{-15}}{73,4 \cdot 10^{-12}} \cdot 0,6 = 0,4 \text{ ms}$$

- A DRAM memóriákat hűteni kell, ellenkező esetben túl gyakran kell frissíteni, ami további teljesítményigénnyel és sávszélesség csökkenéssel járna.

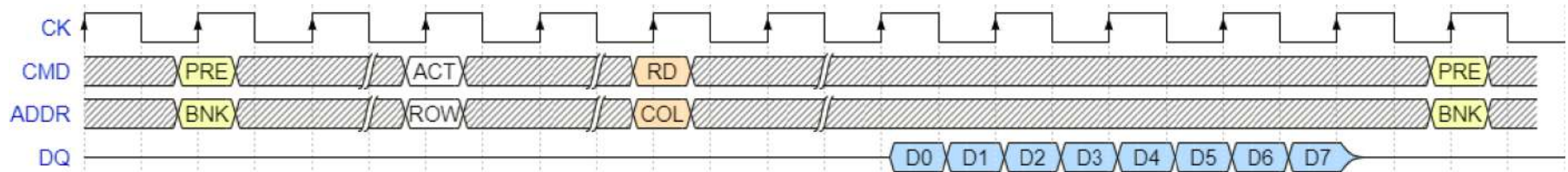


7. Feladat – Az alábbi egyszerűsített - DDR SDRAM-ra vonatkozó időzítéseket tartalmazó ábra segítségével magyarázza meg, mikor mi történik a memória hozzáférés során, mikor mire kell éppen várni.



- **PRE** - precharge, előtöltés. A kiválasztott bankot megnyitja, majd a bitvonalakat olvasáshoz a tápfeszültség felére előtölti
- **ACT** - activate, egy, előzőleg előtöltött bank aktiválása. Ennek hatására a sorcímet kidekódolja, a szóvonalat aktiválja és az információ a bitvonalakra kerül
- **RD** - olvasás, az alsó bitek által kiválasztott oszlop olvasása.

7. Feladat – Az alábbi egyszerűsített - DDR SDRAM-ra vonatkozó időzítéseket tartalmazó ábra segítségével magyarázza meg, mikor mi történik a memória hozzáférés során, mikor mire kell éppen várni.



Három számmal szokás egy adott frekvenciájú SDRAM-ot jellemezni.

- *RP*: az előtöltés ideje, órajelben
- *RCD*: RAS-to-CAS delay, az aktiválástól az oszlop kiválasztásig
- *CL*: CAS latency, az oszlop megadásától a az adat megjelenéséig
- Az óra elején látott chip esetén mindhárom érték 22 órajel (az órajel 1600MHz), azaz a teljes olvasás megkezdése után az első byte 41.25 ns múlva érkezik meg, majd utána 0,3125 ns-onként érkezik még 7 (alapesetben, 8-as burstnél)
- Ez lassúnak tűnik, de az architektúra rengeteg párhuzamosítási lehetőséget tartalmaz; pl. miközben egy bankot olvasunk előtölthetünk egy másik csoportot stb. Ez a DRAM vezérlő feladata.

8. Feladat – Egy 64 Gbites MLC flash memória egy tranzisztora 4 állapotot tud tárolni. Mekkora kapacitású lenne egy ugyanilyen technológiával készült SLC memória?

- A tranzisztor vezet/nem vezet – SLC single level cell: 1 bit
- Adott feszültségek mellett jól megkülönböztethető áramok folynak:
 - MLC multi level cell: 4db – 2 bit
 - TLC triple level cell: 8db – 3 bit
 - QLC quad level cell: 16db – 4 bit

Tehát az MLC memória egy tranzisztorban 4 állapotot, azaz két bitet tud tárolni. Ezzel szemben az SLC tranzisztoronként csak 1 bitet tárol. Ugyanabban a fizikai elrendezésben és tranzisztorokkal az SLC memória fele akkora kapacitású, azaz 32 Gbites lenne.

9. Feladat – A flash EEPROM hátránya, hogy egyszerre csak nagyobb blokkban törölhető. Non-volatile tárolás céljára lehetséges azonban egy hagyományos memória szimulációja. A megoldás lényege, hogy a megváltozott adatot töröltnek jelöljük be (programozni tudunk szavanként, csak törölni nem), majd folytonosan írjuk, minimum két lapra. Ha egy lapot teleírtunk, az írást a következő üres lapon folytatjuk, miközben a teleírt lapot töröljük.

- a) Tételezzük fel, hogy 2db 16 kbyte-os lapot használunk fel tárolás céljára, a tárolandó információ pedig 512 byte. Hányszor írhatjuk újra, ha egy lapot biztonságosan tízezerszer lehet törölni?
- b) Hány lapot kellene használni, hogy a tárolandó információt garantáltan 1 000 000-szor tudjuk írni?

-
- a) Ha folyamatosan írjuk, akkor az első lap $16\text{k}/0,5\text{k} = 32$ írás után, a második lap 64 írás után telik meg. Azaz kb. 640 000 -szer írhatjuk újra.
 - b) Egymillió íráshoz a három lap nem elegendő, ezért 4 lapot, 64k-t kell használni.

Elektronika alapjai képletgyűjtemény

Tartalomjegyzék

1. Hálózati alapok	3
1.1. Ohm-törvény	3
1.2. Teljesítmény	3
1.3. Kapcsolások	3
1.3.1. Soros	3
1.3.2. Párhuzamos	3
1.4. Kapacitás (kondenzátor)	4
1.4.1. Alapok	4
1.4.2. Soros kapcsolás	4
1.4.3. Párhuzamos kapcsolás	4
1.5. Induktivitás (tekerces)	4
1.5.1. Alapok	4
1.5.2. Soros kapcsolás	4
1.5.3. Párhuzamos kapcsolás	4
2. RC hálózat	5
2.1. Alapok	5
2.2. Időfüggvény feltöltésnél (bekapcsolás)	5
2.3. Időfüggvény kisütésnél (kikapcsolás)	5
2.4. Állandósult állapotól történő eltérés	5
2.4.1. Abszolút eltérés	5
2.4.2. Százalékos eltérés	5
3. Dióda	6
4. CMOS	6
4.1. Késleltetés	6
4.2. Töltéspumpálás	6
4.3. Teljesítmény (fogyasztás)	6
4.4. DRAM	7
4.4.1. Bitvonal feszültségváltozása	7
4.4.2. Töltésmennyiség, szivárgás	7
4.4.3. Szivárgási áram	7
5. Analóg elektronika	8
5.1. Valós feszültségforrás	8
5.2. Thévenin-tétel	8
5.2.1. Üresjárás feszültség	8
5.2.2. Rövidzárási áram	8
5.2.3. Belső ellenállás	8
5.3. Erősítő	8
5.3.1. Feszültség erősítés	8
5.3.2. Terhelés (kimenet) feszültsége	8
5.4. dB skála	9
5.5. dB-erősítés	9
5.6. dB-milliwatt (dBm)	9
5.7. Műveleti erősítő	9
5.7.1. Alapok	9
5.7.2. Neminvertáló alapkapsolás	9
5.7.3. Invertáló alapkapsolás	9
5.7.4. Invertáló összeadó erősítő	9
5.7.5. Differenciálerősítő (kivonó)	10

5.7.6.	Mérőerősítő	10
5.7.7.	RC-integrátor	10
5.8.	Oscillátor	10
5.8.1.	Pontosság	10
5.8.2.	Maximális késés	10
5.8.3.	Maximális eltérés	10

1. Hálózati alapok

1.1. Ohm-törvény

$$R = \frac{U}{I} \quad [\Omega] \quad I = \frac{U}{R} \quad [A] \quad U = IR \quad [V]$$

1.2. Teljesítmény

$$P = UI = I^2 R = \frac{U^2}{R} \quad [W]$$

$$R = \frac{P}{I^2} = \frac{U^2}{P} \quad I = \frac{P}{U} = \sqrt{\frac{P}{R}} \quad U = \frac{P}{I} = \sqrt{PR}$$

1.3. Kapcsolások

1.3.1. Soros

- A sorba kapcsolt ellenállások **árama megegyezik**.
- A **bemenő feszültség** az egyes ellenállásokon **megoszlik** azok arányában:

$$U_i = U_{\text{in}} \frac{R_i}{\sum_i R_i}$$

- Az **eredő** ellenállás a sorba kapcsolt **ellenállások összege**:

$$R = \sum_i R_i$$

1.3.2. Párhuzamos

- A párhuzamosan kapcsolt ellenállásokba **befolyó áram** a **vezetések** ($G = \frac{1}{R}$) arányában oszlik meg:

$$I_i = I_{\text{in}} \frac{G_i}{\sum_i G_i} = I_{\text{in}} \frac{1}{R_i \sum_i \frac{1}{R_i}}$$

- A párhuzamosan kapcsolt ellenállások **feszültsége megegyezik**.
- Párhuzamos ellenállások **eredője**:

$$R = \frac{1}{\sum_i \frac{1}{R_i}} \quad 2 \text{ ellenállásra: } R = R_1 \times R_2 = \frac{R_1 R_2}{R_1 + R_2}$$

1.4. Kapacitás (kondenzátor)

1.4.1. Alapok

$$Q = CU \text{ [C]} \quad C = \frac{Q}{U} \text{ [F]} \quad U = \frac{Q}{C} \text{ [V]}$$
$$I = \frac{CU}{t} = \frac{Q}{t} \text{ [A]} \quad W_C = \frac{1}{2}CU^2 \text{ [J]}$$

1.4.2. Soros kapcsolás

Sorba kapcsolt kapacitások eredője a **reciprokösszeg reciproka**:

$$C = \frac{1}{\sum_i \frac{1}{C_i}}$$

1.4.3. Párhuzamos kapcsolás

Párhuzamosan kapcsolt kapacitások eredője **összeadódik**:

$$C = \sum_i C_i$$

1.5. Induktivitás (tekercs)

1.5.1. Alapok

$$U = L \frac{dI}{dt} \text{ [V]} \quad L = \frac{1}{U} \frac{dI}{dt} \text{ [H]}$$

1.5.2. Soros kapcsolás

Sorba kapcsolt induktivitások eredője **összeadódik**:

$$L = \sum_i L_i$$

1.5.3. Párhuzamos kapcsolás

Párhuzamosan kapcsolt induktivitások eredője a **reciprokösszeg reciproka**:

$$L = \frac{1}{\sum_i \frac{1}{L_i}}$$

2. RC hálózat

2.1. Alapok

$$\tau = RC \text{ [s]} \quad 5\tau \implies \Delta U < 1\% \quad \text{DE: } C \frac{dU_C}{dt} = \frac{U_0 - U_C}{R}$$

2.2. Időfüggvény feltöltésnél (bekapcsolás)

$$U_C(t) = U_0 \left(1 - e^{-\frac{t}{\tau}}\right) \quad I_C(t) = \frac{U_0}{R} e^{-\frac{t}{\tau}}$$

$$t = -\tau \cdot \ln \left(1 - \frac{U_C(t)}{U_0}\right) \quad \tau = -\frac{t}{\ln \left(1 - \frac{U_C(t)}{U_0}\right)}$$

2.3. Időfüggvény kisütésnél (kikapcsolás)

$$U_C(t) = U_C(0) e^{-\frac{t}{\tau}} \quad I_C(t) = -\frac{U_C(0)}{R} e^{-\frac{t}{\tau}}$$

$$t = \tau \cdot \ln \left(\frac{U_C(0)}{U_C(t)}\right) \quad \tau = \frac{t}{\ln \left(\frac{U_C(0)}{U_C(t)}\right)}$$

2.4. Állandósult állapottól történő eltérés

2.4.1. Abszolút eltérés

$$\Delta U = U_0 - U_C(t) = U_0 \cdot e^{-\frac{t}{\tau}}$$

$$\Delta U|_{t=\tau} = U_0 \cdot e^{-\frac{\tau}{\tau}} = U_0 \cdot e^{-1} \approx 0.37U_0 \quad \Delta U|_{t=5\tau} = U_0 \cdot e^{-\frac{5\tau}{\tau}} = U_0 \cdot e^{-5} \approx 0.0067U_0$$

2.4.2. Százalékos eltérés

$$\frac{\Delta U}{U_0} = e^{-\frac{t}{\tau}}$$

$$\frac{\Delta U}{U_0} \Big|_{t=\tau} = e^{-\frac{\tau}{\tau}} = e^{-1} \approx 37\% \quad \frac{\Delta U}{U_0} \Big|_{t=5\tau} = e^{-\frac{5\tau}{\tau}} = e^{-5} \approx 0.67\%$$

3. Dióda

$$I_D = I_0 \left(e^{\frac{V}{nV_{TH}}} - 1 \right) \quad I_D = \frac{V_0 - V_D}{R_t}$$

$$V_0 = IR_t + V_D \quad R_t = \frac{V_0 - V_D}{I_D}$$

$$10^{-14} < I_0 < 10^{-15} \quad 1 < n < 2$$

$$V_{TH} = 26 \text{ mV} \quad V_{D_{Si}} \approx 0.7 \text{ V} \quad V_{D_{Ge}} \approx 0.3 \text{ V}$$

4. CMOS

4.1. Késleltetés

$$t_{pd} \sim \frac{CV_{dd}}{I} \quad Q = CV_{dd} \quad I \sim V_{dd}^2$$

4.2. Töltéspumpálás

$$E_C = \frac{1}{2} C_L V_{dd}^2 \quad E = CV_{dd}^2 \quad P = \frac{E}{T} = fCV_{dd}^2$$

$$P \sim fV_{dd}^2 \quad W \sim V_{dd}^2$$

A kimenet megváltozási valószínűsége: $P(\text{megváltozik}) = p - \frac{p^2}{2}$

$$0 < p < 1 : P = pfCV_{dd}^2 \quad (\text{teljesítmény valószínűséggel})$$

4.3. Teljesítmény (fogyasztás)

$$E = P \cdot t \quad P = \frac{E}{t} \quad t = \frac{E}{P}$$

$$P|_{\text{kWh}} = \frac{P|_W}{1000}$$

4.4. DRAM

4.4.1. Bitvonal feszültégváltozása

$$V_{\text{dd}} \rightarrow \alpha V_{\text{dd}} : \Delta V = \alpha V_{\text{dd}} \frac{C_S}{C_S + C_{BL}} \quad (0 < \alpha < 1)$$

4.4.2. Töltésmennyiség, szivárgás

$$V = \frac{\alpha V_{\text{dd}} C_{BL} + V_S C_S}{C_{BL} + C_S}$$

$$q = 1.6 \cdot 10^{-19} \text{ (töltés)} \implies n = \frac{CV}{q} \text{ (elektronok száma)}$$

4.4.3. Szivárgási áram

$$C \rightarrow \beta C : t = \frac{Q}{I} = \beta \frac{CV}{I} \quad (0 < \beta < 1)$$

$$\Delta T : T_0 \rightarrow T_1 \text{ [}^\circ\text{C]} \implies I_{\Delta T} = I \cdot 10^{\frac{T_1 - T_0}{30}}$$

5. Analóg elektronika

5.1. Valós feszültségforrás

$$V_{cc} = V_G - IR_G$$

5.2. Thévenin-tétel

5.2.1. Üresjárási feszültség

$$V_{out} = V_{cc} \frac{R_2}{R_1 + R_2}$$

5.2.2. Rövidzárási áram

$$I_S = \frac{V_{cc}}{R_1}$$

5.2.3. Belső ellenállás

$$R_G = \frac{V_G}{I_S} = \frac{R_1 R_2}{R_1 + R_2} = R_1 \times R_2$$

5.3. Erősítő

5.3.1. Feszültségerősítés

$$A = \frac{V_{out}}{V_{in}}$$

5.3.2. Terhelés (kimenet) feszültsége

$$V_L = V_G \frac{R_{in}}{R_{in} + R_G} \cdot A \frac{R_L}{R_L + R_{out}}$$

- V_G : Generátorfeszültség
- A : Erősítés
- R_{in} : Bemeneti ellenállás
- R_G : Generátor belső ellenállása
- R_{out} : Kimeneti ellenállás
- R_L : Terhelő ellenállás

5.4. dB skála

5.5. dB-erősítés

$$A|_{\text{dB}} = 20 \cdot \lg \left(A \cdot \frac{R_{\text{in}}}{R_{\text{in}} + R_G} \cdot \frac{R_L}{R_L + R_{\text{out}}} \right)$$

5.6. dB-milliwatt (dBm)

$$P|_{\text{dBm}} = 10 \cdot \lg \left(\frac{P|_{\text{mW}}}{1 \text{ mW}} \right) \iff P|_{\text{mW}} = 1 \text{ mW} \cdot 10^{\frac{P|_{\text{dBm}}}{10}}$$

$$A|_{\text{dBm}} = 20 \cdot \lg \left| \frac{V_2}{V_1} \right|$$

5.7. Műveleti erősítő

5.7.1. Alapok

$$A_D = \infty \quad R_{\text{in}} = \infty \quad R_{\text{out}} = 0 \quad (\text{ideális})$$
$$V_{\text{out}} = A_D(V_+ - V_-)$$

5.7.2. Neminvertáló alapkácsolás

$$R_{\text{in}} \rightarrow \infty \quad R_{\text{out}} \rightarrow 0$$

$$A = 1 + \frac{R_2}{R_1}$$

5.7.3. Invertáló alapkácsolás

$$R_{\text{in}} = R_1 \quad R_{\text{out}} \rightarrow 0$$

$$A = -\frac{R_2}{R_1}$$

5.7.4. Invertáló összeadó erősítő

$$\forall i : V_i \rightarrow A_i = -\frac{R}{R_i} \quad (R: \text{ visszacsatoló ellenállás})$$

$$V_{\text{out}} = -\sum_i \frac{R}{R_i} V_i \quad (\text{szuperpozíció})$$

5.7.5. Differenciálerősítő (kivonó)

$$V_+ = \frac{R_2}{R_1} V_1 \quad V_- = -\frac{R_2}{R_1} V_2$$

$$V_{\text{out}} = \frac{R_2}{R_1} (V_+ - V_-)$$

5.7.6. Mérőerősítő

$$I_{R_G} = \frac{V_+ - V_-}{R_G} \quad A_D = 1 + \frac{2R_1}{R_G}$$

$$V_{\text{out}} = A_D \frac{R_3}{R_2} (V_+ - V_-)$$

5.7.7. RC-integrátor

$$V_{\text{out}}(t) = V_{\text{out}}(0) - \frac{V_{\text{in}} \cdot t}{RC}$$

$$t = \frac{V_{\text{max}} RC}{V_{\text{in}}} \text{ [s]} \quad (\text{integrálhatóság hiba nélkül})$$

5.8. Oszcillátor

5.8.1. Pontosság

$$p = 10^{-6} \text{ [ppm]}$$

5.8.2. Maximális késés

$$\Delta T|_s = p \quad \Delta T|_m = 60p$$

$$\Delta T|_h = 3600p \quad \Delta T|_{\text{nap}} = 86400p$$

5.8.3. Maximális eltérés

$$\Delta t|_s = \frac{1}{\Delta T|_s} = \frac{1}{p} \quad \Delta t|_m = \frac{1}{\Delta T|_m} = \frac{1}{60p}$$

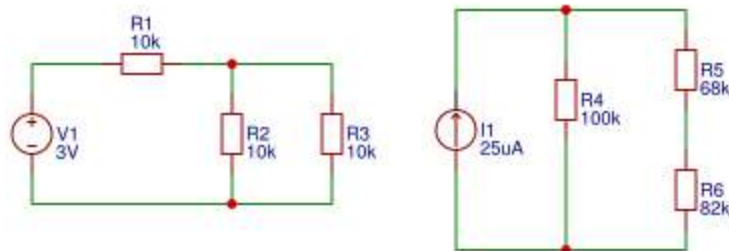
$$\Delta t|_h = \frac{1}{\Delta T|_h} = \frac{1}{3600p} \quad \Delta t|_{\text{nap}} = \frac{1}{\Delta T|_{\text{nap}}} = \frac{1}{86400p}$$

Elektronika alapjai 1. gyakorlat

A gyakorlaton megoldott feladatok

1. Feladat

Az Ohm törvény, az áram és feszültségosztás segítségével határozza meg a két ábrán látható hálózatban az összes elektromos mennyiséget!



Az egyes ellenállások feszültségét a legegyszerűbben feszültségosztással számíthatjuk, a 3V megoszlik az R1 ellenállás és az R2, R3 párhuzamos eredőjén. A párhuzamos eredő:

$$R_E = \frac{1}{\frac{1}{10} + \frac{1}{10}} = 5k\Omega$$
$$U_1 = 3 \cdot \frac{10}{10 + 5} = 2V$$

Az R1 ellenállás áramát az Ohm törvényből számítjuk ki:

$$I_1 = \frac{2}{10} = 0,2mA$$

Az osztó másik ellenállásán ebből kiszámítható, hogy 1V-os feszültség van, ez a az R2, R3 ellenállás feszültsége, mivel párhuzamosan vannak kapcsolva. Az ellenállások áramát pedig az Ohm törvényből könnyen számíthatjuk, mivel 1V feszültség esik 10kΩ-on:

$$I_2 = I_3 = \frac{1}{10} = 0,1mA$$

Gondolkodhattunk volna úgy is a Kirchhoff áramtörvény alapján, hogy a bejövő 0,2mA két egyforma ellenálláson oszlik meg, így az ellenállások árama 0,1mA.

A másik kapcsolásban áramosztást kell alkalmaznunk, az R4 ellenállás és az R5, R6 soros eredője, azaz 150kΩ között. Az R4 ág árama:

$$I_4 = 25 \cdot \frac{150}{100 + 150} = 15\mu A$$

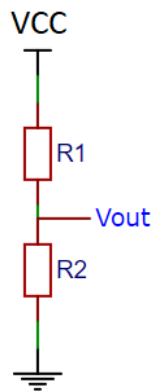
a másik ágon nyilvánvaló módon $10\mu\text{A}$ folyik. (jegyezzük meg, párhuzamos kapcsolásban mindig a kisebb ellenálláson folyik a nagyobb áram!). Ha az áramokat meghatároztuk, akkor az ellenállások feszültsége a Ohm törvényből könnyen kiszámítható.

Összefoglalva:

	Feszültség	Áram
R1	2V	0,2mA
R2	1V	0,1mA
R3	1V	0,1mA
R4	1,5V	$15\mu\text{A}$
R5	680mV	$10\mu\text{A}$
R6	820mV	$10\mu\text{A}$

2. Feladat

Egy 12V-os akkumulátor feszültségének időbeli változását szeretnénk mérni egy feszültségmérővel, amelynek a mérési tartománya 0-3V. Készítsen megfelelő feszültségosztót!



Ez egy gyakran előforduló helyzet, a feszültségmérő általában egy A/D átalakító, amelynek az átalakítási tartományára kell lecsökkenteni, le kell osztani a mérendő feszültséget. Egy valódi kézi mérőműszernél a méréshatár váltó valójában ellenállás osztót kapcsolgat, kézzel, vagy elektronikus úton. Adná magát egy negyedrésére osztó, de a biztonság kedvéért tervezzünk egyötödös leosztást. Így a töltést is (a töltőfeszültség nagyobb, mint az akkumulátor névleges feszültsége) figyelemmel kísérhetjük. Az osztóarány legyen tehát $1/5$:

$$\frac{R_2}{R_1 + R_2} = \frac{1}{5}$$

Ebből kiszámolhatjuk, hogy az ellenállásokra igaz kell, hogy legyen:

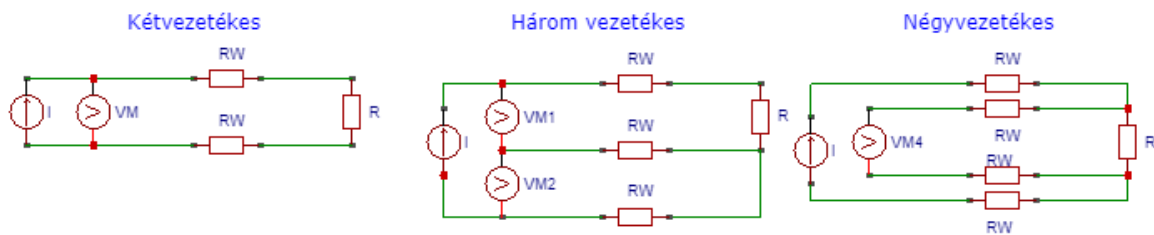
$$R_1 = 4R_2$$

Azaz R1 ellenállás négyszer nagyobb értékű, mint az R2.

Ne felejtjük el, hogy az osztó áramot fog felvenni az akkumulátorból, így vigyázni kell arra, hogy ne legyen túl nagy. (Mivel az áram a mérés során az akkumulátorból származik, ezért merítjük az akkumulátort. Egy valódi rendszerben az osztót csak a mérés idejére kapcsolnánk be.) Legyen pl. a $R_2=100\text{k}\Omega$, ekkor $R_1=400\text{k}\Omega$. Ekkor $2,4\mu\text{A}$ -el terheljük az akkumulátort, ez megfelelőnek tűnik.

3. Feladat

Ellenállás mérésekor (nagyon sok olyan érzékelő van, ahol egy elektromos ellenállás változik meg valamilyen érzékelni kívánt mennyiség hatására) ismert és pontosan előállított áramot bocsátunk keresztül a mérendő ellenálláson és megmérjük a feszültséget. Azonban a hozzávezetés ellenállása (ne felejtjük el, általában elhanyagoljuk, de a vezetéknek is van ellenállása, a kontaktusoknak szintén van ellenállása!) a mérést befolyásolja. Ennek kiküszöbölése a 3 vagy 4 vezetékes méréssel történik. Vizsgálja meg mit mutatnak az (ideálisnak feltételezett) mérőműszerek az alábbi esetekben! Tételezzük fel, hogy a mérni kívánt ellenállás 100Ω , a vezetékek ellenállása 1Ω , a mérőáram pedig 10mA . Mit mérünk?



Kétvezetékes esetben a vezeték ellenállásán eső feszültséget is "belemérjük", azaz a mért feszültség:

$$V_M = (2R_W + R)I$$

A mért ellenállás pedig:

$$R + 2 \cdot R_W = 102\Omega$$

Háromvezetékes esetben az első voltmérő a mérendő ellenállás és 1. hozzávezetés ellenállásán eső feszültséget mutatja, hiszen a "középső" vezetéken ideális voltmérő esetén áram nem folyik. A második feszültségmérő pedig pontosan a vezeték ellenállásán mért feszültséget mutatja.

$$V_{M1} = (R_W + R)I = 1,01V$$

$$V_{M2} = R_W I = 10\text{mV}$$

Az ellenállást így pontosan meg tudjuk mérni, ha feltételezzük, hogy a vezetékek egyforma hosszúak.

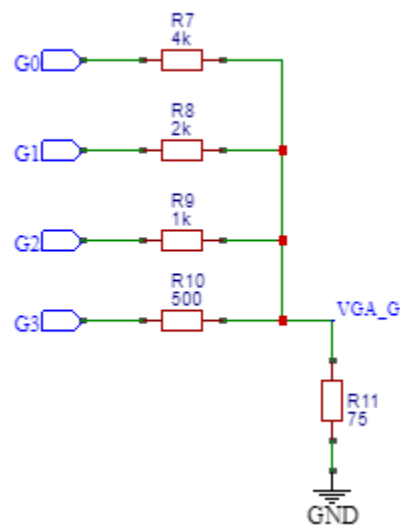
$$R = \frac{V_{M1} - V_{M2}}{I} = 100\Omega$$

(a gyakorlatban itt az lesz a probléma, hogyha a mérendő ellenállás sokkal nagyobb, mint a hozzávezetés ellenállása, akkor a 2. feszültségmérőnek jóval pontosabbnak kell lennie)

A négyvezetékes módszer esetén pedig pontosan a mérendő feszültséget mérjük, hiszen a két középső mérővezetéken áram nem folyik.

4. Feladat

Hogyan alakul az ábrán látható kapcsolás kimenetének feszültsége, a bemenetek feszültsége függvényében? Használja a szuperpozíció tételét! A bemenetek digitális jelek, a logikai magas szint 3,3V, a kapcsolás valódi és működő. Mire szolgálhat?



Számítsuk ki pl. a G3-mal jelzett bemenetre a kimenet feszültségét! Használjuk a szuperpozíció elvét, ebben az esetben a nem használt generátorokat inaktíváljuk, azaz a feszültséggenerátort 0V-os feszültséggenerátorral (magyarul rövidzárral) helyettesítjük. Ekkor ábrázolva az áramkört, azt láthatjuk, hogy egy feszültségosztóval állunk szembe, amelynek "alsó" ellenállása a 75Ω -al párhuzamosan kapcsolt 4kΩ, 2kΩ, 1kΩ eredő ellenállása: 66,3Ω, "felső" ellenállása pedig 500Ω. Ekkor a kimenet:

$$V_{OUT} = \frac{66,3}{566,3} V_{G3} = 0,117 V_{G3}$$

hasonlóképpen az összes bemenetre kiszámítva (a párhuzamos ellenállások rendre: 62,2Ω; 60,3Ω; 59,4Ω)

$$V_{OUT} = 0,117 V_{G3} + 0,0586 V_{G2} + 0,0294 V_{G1} + 0,0146 V_{G0}$$

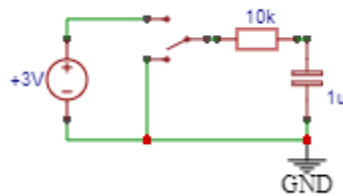
Amit látunk tehát, az, hogy (közelítően) bináris súly szerint összeadtunk négy feszültséget. Mivel az egyes feszültségek digitális jelek, 0V, vagy 3,3V értéktől függően megvalósítottunk egy digitális - analóg átalakítást, mert a kimeneti feszültsége a G3 G2 G1 G0 binárisan értelmezett számmal egyenesen arányos. 0 esetén 0V, 15 (1111) esetén 724mV. Ez (majdnem) megfelel az analóg VGA bemeneti jelszintjének (700mV maximum szabvány szerint). A kapcsolás tehát egy nagyon egyszerűen megvalósított D/A átalakító.

Elektronika alapjai 2. gyakorlat

A gyakorlaton megoldott feladatok

1. Feladat

Adja meg az ábrán látható RC késleltető hálózat feszültségének és áramának időfüggését, ha $t=0$ időpontban a bemenetre egy 3V-os egyenfeszültséget kapcsolunk. Ugyanígy számítsa ki a kikapcsolás időfüggvényét!



Mindkét esetben a Kirchhoff áramtörvényből eredő egyenletet kell megoldani, azaz, hogy a kapacitás és az ellenállás árama megegyezik. Mivel a kapacitás árama a rajta lévő feszültség megváltozásától függ, ez az egyenlet egy differenciál-egyenlet lesz. Az ellenállás feszültsége a bemeneti feszültség és a kondenzátor feszültségének különbsége lesz, így az egyenlet, amit meg kell oldani:

$$C \frac{dV_C(t)}{dt} = \frac{V_0 - V_C(t)}{R}$$

bekapcsolásra a kezdeti feltételek:

$$V_0 = 3V, V_C(t = 0) = 0V$$

Behelyettesítéssel meggyőződhetünk róla, hogy a helyes megoldás:

$$V_C(t) = V_0 \left(1 - e^{-\frac{t}{\tau}} \right)$$

Ahol $\tau = RC$ az **időállandó**.

A bekapcsolás időfüggvénye tehát:

$$V_C(t) = 3 \left(1 - e^{-\frac{t}{10ms}} \right)$$

Az áram pedig:

$$I(t) = \frac{V_0}{R} e^{-\frac{t}{\tau}} = 0,3e^{-\frac{t}{10ms}} \text{ mA}$$

Ez egybevág a gyakorlati tapasztalatokkal. Feltöltéskor a kondenzátor árama nagy, a tápfeszültség és az ellenállás által meghatározott érték. Ahogy töltődik fel a kapacitás, úgy csökken az áram. Egyensúlyban a kapacitás feszültsége megegyezik a bemeneti feszültséggel és áram nem folyik.

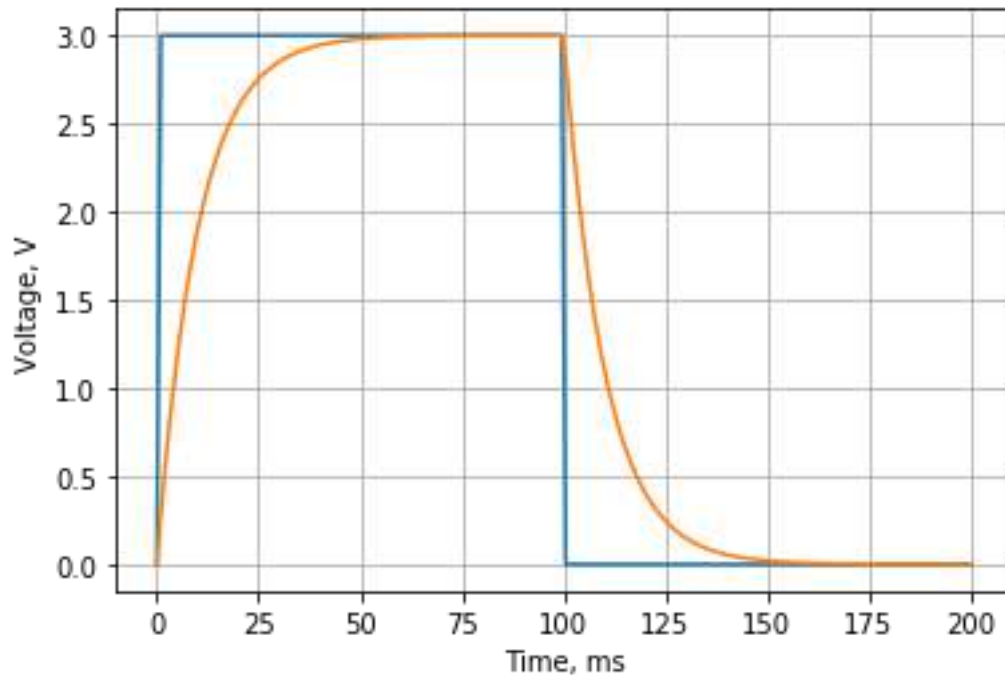
Kikapcsolásra a kezdeti feltételek:

$$V_0 = 0V, V_C(t = 0) = 3V$$

Behelyettesítéssel meggyőződhetünk, hogy a helyes megoldás

$$V_C(t) = V_C(0)e^{-\frac{t}{\tau}} = 3e^{-\frac{t}{10ms}}$$

Az áram időfüggvénye megegyezik a bekapcsolásával, de ellentétes irányú.



2. Feladat

Mekkora lesz egy állandósult állapottól történő eltérés egy τ időállandóval rendelkező rendszer esetén pontosan τ illetve 5τ idő múlva?

Akár bekapcsolást, akár kikapcsolást nézünk, az eltérés az egyensúlyi helyzettől (abszolút értékben)

$$\Delta V = V_0 e^{-\frac{t}{\tau}}$$

Ha az eltérést százalékban szeretnénk kifejezni:

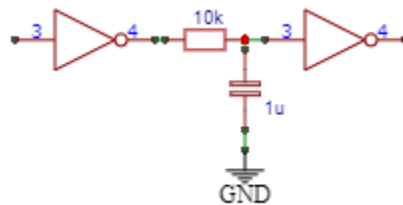
$$\frac{\Delta V}{V_0} = e^{-\frac{t}{\tau}}$$

Azaz egy időállandó elteltével az eltérés az egyensúlyi értéktől 37%, azaz a változás 63%-a egy időállandó alatt lezajlik, öt időállandó múlva pedig már 1%-nál kisebb, gyakorlatilag egyensúlyi helyzetnek tekinthető.

Az előző példa adataival pl. $5 \times 10ms$, azaz 50ms után a rendszer stabilnak tekinthető.

3. Feladat

Tekintsük egy digitális logikai kaput, amelynek a kimenetére az 5. példa késleltető áramkörét kötjük. Hány ms-os késleltetést okoz az áramkör, ha a komparálási feszültség a tápfeszültség fele?



Mivel a komparálási feszültség a tápfeszültség fele, mindegy, hogy melyik egyenletből számítunk. Pl. a kikapcsolás egyenletéből (V_{DD} a tápfeszültség)

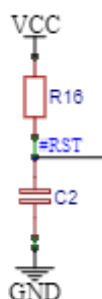
$$\frac{V_{DD}}{2} = V_{DD} e^{-\frac{t}{\tau}}$$

$$t = \tau \ln 2 = 6,9ms$$

Ahol különböző feszültségű vezetők vannak szigetelővel elválasztva, mint pl. egy áramkör felszínén, ott szükségszerűen kialakul egy kapacitás. A vezető ellenállása pedig nem 0, azaz ez egy RC hálózat, ami késleltetést fog okozni... Valójában ez a logika kapuk közötti összeköttetés legegyszerűbb modellje.

4. Feladat

Egy RC hálózat segítségével készítünk bekapcsoláskori (Power on reset) áramkört. Mekkora legyen az ellenállás és a kondenzátor, hogy a 3,3V-os tápfeszültség ráadása után 100ms-ig még logikai alacsony szinten maradjon? A komparálási feszültség a tápfeszültség fele.



A bekapcsolás időfüggvénye:

$$V(t) = V_{CC} \left(1 - e^{-\frac{t}{\tau}}\right)$$

tehát a

$$\frac{V_{CC}}{2} = V_{CC} \left(1 - e^{-\frac{t}{\tau}}\right)$$

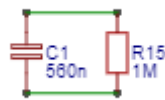
egyenletet kell megoldani. Látható, hogy független lesz a tápfeszültségtől. Ebből az időállandó kiszámítható:

$$\tau = \frac{t}{\ln 2} = \frac{100ms}{\ln 2} = 144ms$$

Legyen tehát az ellenállás pl. 220kΩ, a kondenzátor pedig 680nF, ezek szabványos értékek, egy picit túlméreteztük.

5. Feladat

Egy retrofit LED "villanykörte" kapcsolásában az 560nF kondenzátorral párhuzamosan kötnek egy 1MΩ-os ellenállást, hogy az esetlegesen csúcsfeszültségre feltöltött kondenzátor töltése kicsavarás után eltűnjön. Legrosszabb esetben mennyi idő alatt csökken a feszültség a veszélytelennek ítélt 48V-ra?



Legrosszabb esetben a kondenzátor a 230V-os feszültség csúcserékére, azaz

$$V_{MAX} = 230 \cdot \sqrt{2} = 325V\text{-ra van feltöltve, az időállandó pedig: } \tau = RC = 1M\Omega \cdot 560nF = 0,56s$$

Az ellenálláson történő kisütés időfüggvénye:

$$V_C(t) = V_C(0)e^{-\frac{t}{\tau}}$$

azaz a

$$48 = 325e^{-\frac{t}{0,56}}$$

egyenletet kell megoldani. Ebből az egyenletből: $t=1,07s$. Ennyi idő alatt valószínűleg kicsavarni sem tudjuk, nemhogy megérinteni, tehát ez biztonságosnak tekinthető.

6. Feladat

Bizonyítsuk be, hogy egy kapacitást egy ellenálláson keresztül tetszőleges időfüggő árammal tápfeszültségre töltjük, a feltöltés határfoka 50%, azaz az energia felét az ellenálláson mindenféleképp eldisszipáljuk!

Ha a kapacitást teljesen feltöltjük, a feszültsége a V tápfeszültség lesz, ekkor a benne tárolt töltés:

$$Q = CV$$

A feszültségforrás által végzett munka, definíció szerint, az elektromos teljesítmény integrálja, ha a feszültségforrás árama $I(t)$ függvény szerint alakul:

$$W_G = \int_0^{+\infty} V \cdot I(t) dt = V \int_0^{+\infty} I(t) dt = VQ = CV^2$$

észrevettük, hogy az áram integrálja a töltés, definíció szerint, a kapacitás töltése pedig: $Q = CV$
A kapacitásban tárolt energia:

$$W_C = \frac{1}{2} CV^2$$

ebből az állítás következik.

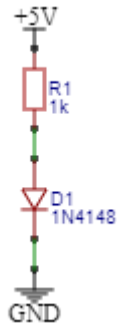
Ez az eredmény a következőt jelenti: a logikai kapuk kimenetének megváltoztatása egy kapacitás feltöltését, vagy kisütését jelenti. Ez pedig energiabefektetés nélkül nem fog menni, a logikai kapuk tehát szükségszerűen fogyasztanak.

Elektronika alapjai 3. gyakorlat

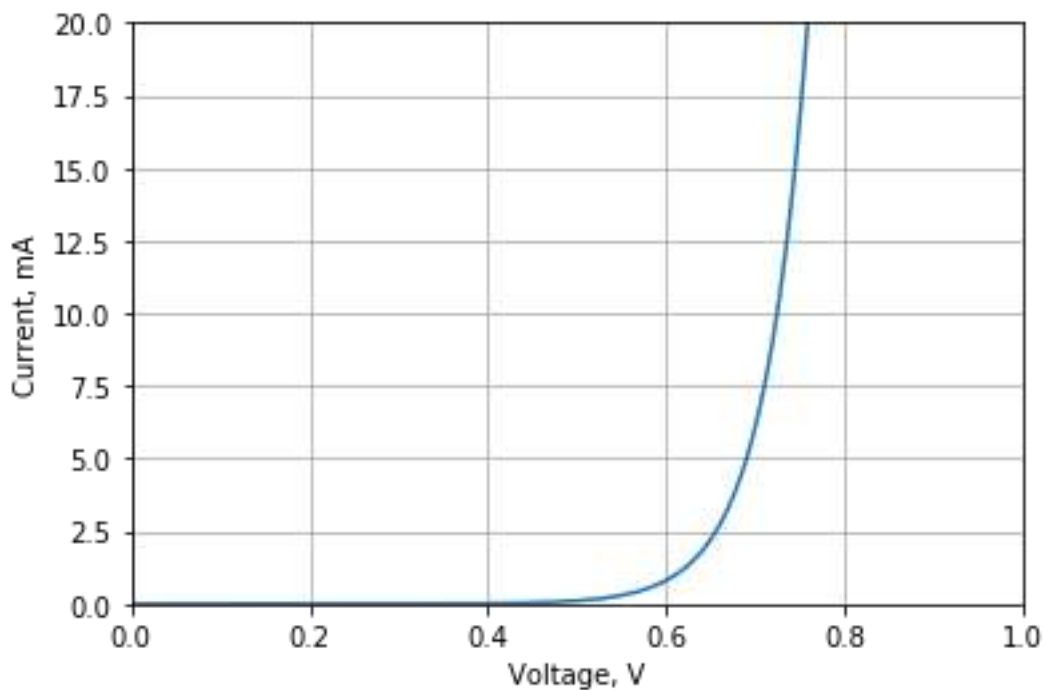
A gyakorlaton megoldott feladatok

1. Feladat

Határozza meg az adott áramkörben a dióda feszültségét és áramát!



a) Grafikus megoldás – ha ismerjük a dióda karakterisztikáját



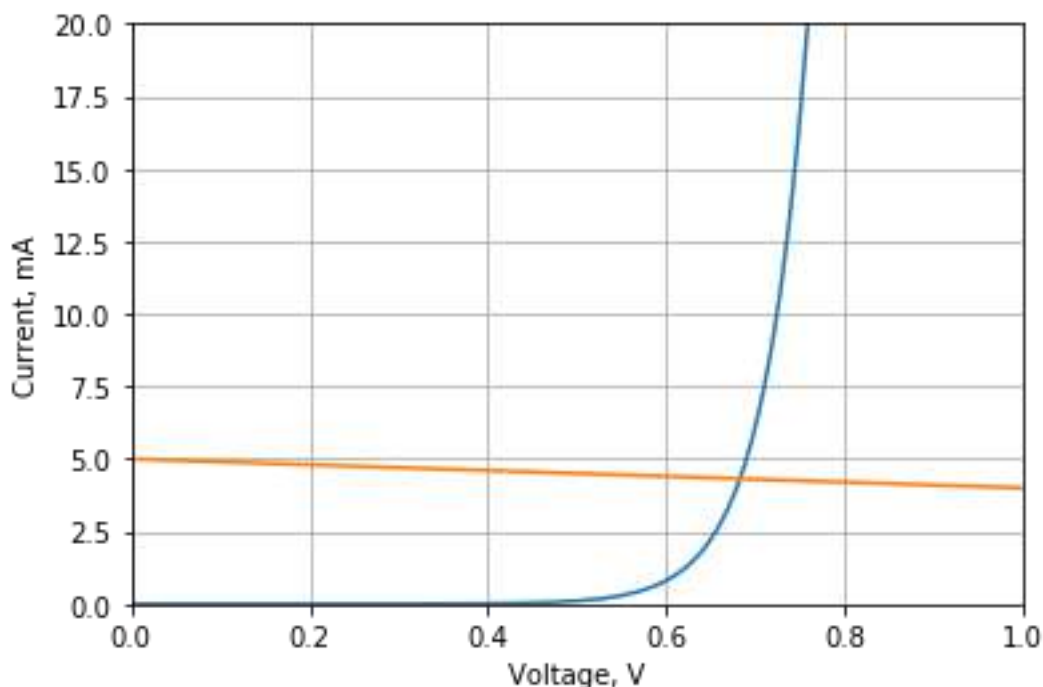
A Kirchhoff törvény alapján tudjuk, hogy a dióda és az ellenállás feszültségének összege kiadja a tápfeszültséget. Azaz

$$V_{DD} = V_R + V_D = IR + V_D$$

Az egyenletből kifejezve a dióda áramát:

$$I = \frac{V_{DD} - V_D}{R}$$

Ez egy egyenes egyenlete, amit a grafikusan adott karakterisztikába könnyen berajzolhatunk. (Még könnyebb, ha le sem vezetjük: ha dióda feszültsége 0V lenne, abban az esetben az áram $\frac{V_{DD}}{R} = 5mA$, ezt rögtön be is jelöljük az y tengelyen. 1V esetén pedig 4mA, két pont pedig meghatároz egy egyenest.) Tegyük fel, hogy le tudjuk jól olvasni, a metszéspont 0,68V, az áram pedig 4,32mA.



Dióda és ellenállás karakterisztikája

b) Számítással, a dióda áramának és feszültségének összefüggése nyitóirányban:

$$I_D = I_0 \left(e^{\frac{V_D}{nV_{TH}}} - 1 \right)$$

ahol $I_0 = 4,352nA$, $n=1,9$ modellkonstansokat mérésekből lehet megállapítani, $V_{TH} = kT/q = 26mV$ pedig a termikus feszültség. (k – Boltzmann állandó, q – az elektron töltése, T az abszolút hőmérséklet)

Ha ezt az összefüggést behelyettesítjük, akkor egy nemlineáris egyenletet kapunk, amely analitikusan nem oldható meg, numerikus módszerekkel viszont könnyen megoldható. A legegyszerűbb, ha iterációval számítjuk ki. Tippetünk egy diódafeszültséget, számítsunk abból áramot a Kirchoff törvény alapján, ebből számítsuk ki a dióda feszültségét a karakterisztika egyenlet alapján, egészen addig, amíg a kellő pontosságot el nem értük. A számítógépes szimulációk is hasonlóképpen működnek.

Az i . iterációs lépésben:

$$I^{(i)} = \frac{V_{DD} - V_D^{(i)}}{R}$$

$$V^{(i+1)} = nV_{TH} \ln\left(\frac{I^{(i)}}{I_0} + 1\right)$$

(a dióda modell egyenletéből kifejeztük a feszültséget)

It.	V(V)	I(mA)
1	0	5
2	0,689	4,311
3	0,682	4,318

c) Használjuk a $V_D = 0,7V$ gyakorlati közelítést!

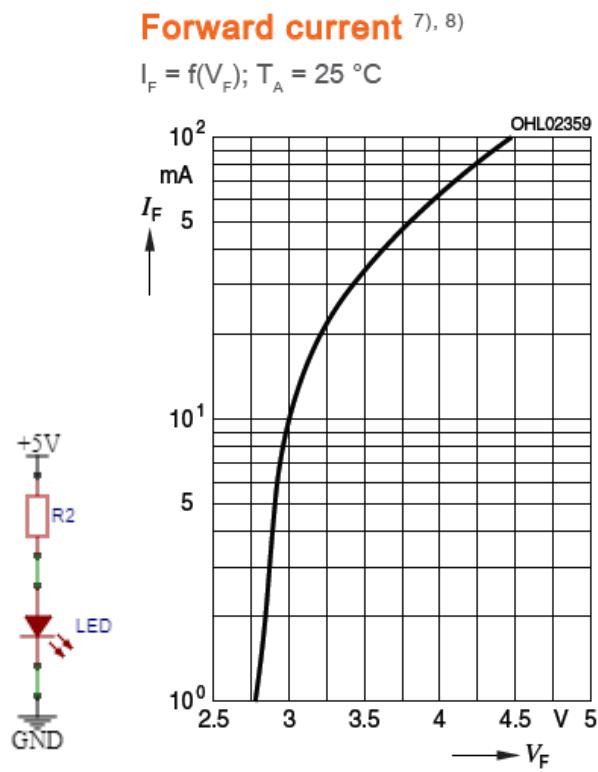
Ez a legegyszerűbb és a gyakorlatban használt. A szilíciumdióda feszültségét egyszerűen 0,7V-al helyettesítjük. (Ez általában jó közelítés a szilíciumból készült diódára. Másfajta diódára, LED-re stb. az adatlap vagy a gyakorlati tapasztalat alapján tudunk becslést tenni.) Ebben az esetben:

$$I = \frac{V_{DD} - V_D}{R} = 4,3mA$$

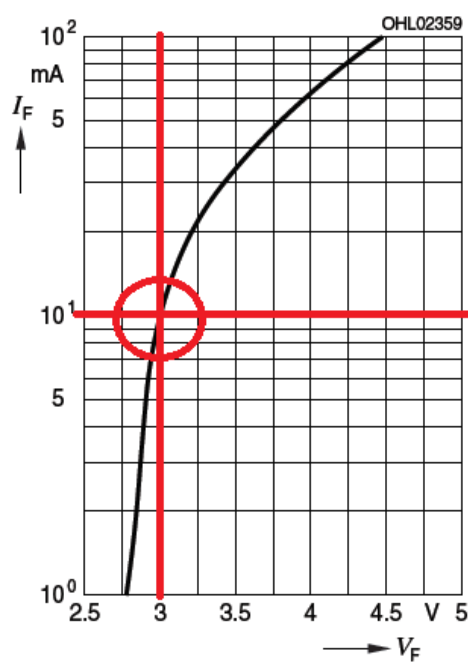
(vessük össze a többi eredménnyel és vegyük figyelembe, hogy egy félvezetőeszköz paramétereinek a szórása ennél jóval nagyobb is lehet!)

2. Feladat

Mekkora legyen az előtét ellenállás, hogy adott karakterisztikájú világító dióda (LED) árama 10mA legyen? A tápfeszültség 5V. A LED karakterisztikája:



A karakterisztikáról le tudjuk olvasni (figyelem! Az áramtengely logaritmikus!), hogy 10mA esetén a LED feszültsége kb. 3V.



Soros kapcsolás esetén a feszültség összeadódik, ebből az következik, hogy

$$V_{DD} = RI + V_{LED}$$

azaz az ellenálláson és a LED-en eső feszültség összege megegyezik a tápfeszültséggel. Átrendezve megkapjuk az ellenállás értékét:

$$R = \frac{V_{DD} - V_{LED}}{I} = 200\Omega$$

(figyelni kell a behelyettesítéssel a SI prefixekre! Ha Voltban mért feszültséget osztunk mA-ben mért árammal, akkor k Ω -ot kapunk.)

3. Feladat



Határozzuk meg a LED-ek áramát és üzemi feszültségét az ábrán látható LED szalag esetén!

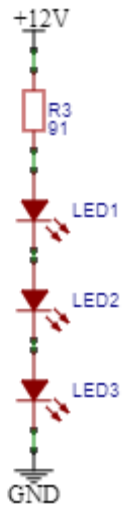
A szalag egy szegmense egy hüvelyk (1" = 2,54cm) hosszú és a szükséges teljesítmény pedig 5,5W egy láb (1' = 12") hossza.

A LED szalagok egy flexibilis hordozóra felszerelt LED-ekből állnak. A szalag szegmensekre tagolt és a szegmensek határán elvágható. A szegmensek párhuzamosan kapcsolódnak a tápfeszültségre, egy szegmensben belül viszont több LED van sorba kötve, az áramot pedig egy előtét ellenállás állítja be.

A fényképről láthatjuk, hogy egy szegmensben

1. a tápfeszültség 12V
2. három LED-et kapcsoltunk sorba
3. az előtét ellenállás 91 Ω (a felirat "910", ami 91·10⁰= 91 ként értelmezendő)

A kapcsolási rajz tehát:



Egy szegmens teljesítménye tehát (mivel $1' = 12''$)

$$P = V \cdot I = \frac{5500}{12} = 458mW$$

Ekkor az áram:

$$I = \frac{P}{V} = \frac{458}{12} = 38,2mA$$

A teljes tápfeszültség az ellenálláson eső feszültség és 3 LED feszültségének az összege lesz, azaz

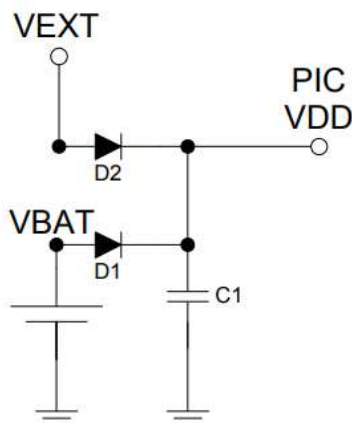
$$V_{DD} = RI + 3V_{LED}$$

Egy LED feszültsége pedig ez alapján:

$$V_{LED} = \frac{12 - 0,091 \cdot 38,2}{3} = 2,84V$$

4. Feladat

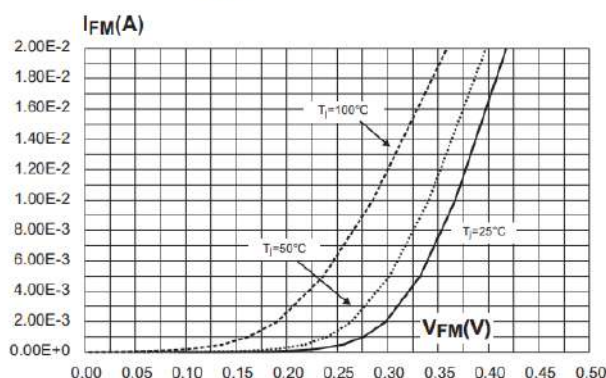
A dióda, mint egyenirányító eszköz felfogható a feszültség polaritásával vezérelhető kapcsolónak: ha a feszültség nyitóirányú, vezet, záróirányú feszültségre viszont lezár. Így diódákkal építhetők kapcsoló áramkörök, melyre egy gyakran használt példát mutat az alábbi kapcsolás.



Ez egy viszonylag gyakran használt elrendezés, amely arra szolgál, hogy egy adott (kis fogyasztású, pl. szenzor) rendszer külső feszültségről, illetve szárazelemről is működtethető legyen és a két feszültség közötti átkapcsolás „automatikus” legyen.

- Hogyan működik ez az áramkör? Legyen az elem feszültsége 3V, a külső táp feszültsége pedig 3,3V.
- Mekkora lesz a mikrokontroller tápfeszültsége az egyes esetekben, ha az átlagos fogyasztás bekapcsolt állapotban 2mA és a dióda (BAR42) karakterisztikája a következő?

Figure 1. Forward voltage drop versus forward current (typical values, low level)



Ha a rendszer a külső 3,3V-os tápfeszültségről működik, akkor D2 dióda kinyit és azon keresztül a külső tápegység fogja táplálni az áramkört. Amennyiben a D2 diódán túl sok feszültség nem esik, addig a D1 dióda nem nyit ki, mert az elem feszültsége csak 3V. Az elem irányába áram nem folyik. Ha eltávolítjuk (kihúzzuk) a külső tápot, akkor egy darabig C1 kondenzátor töltése szolgáltatja az áramot egészen addig, amíg a feszültség 3V alá nem csökken. Amikor lecsökken, akkor D1 kinyit. Tehát automatikusan átkapcsoltunk a külső tápfeszültségről a belső elemre, vagy vissza.

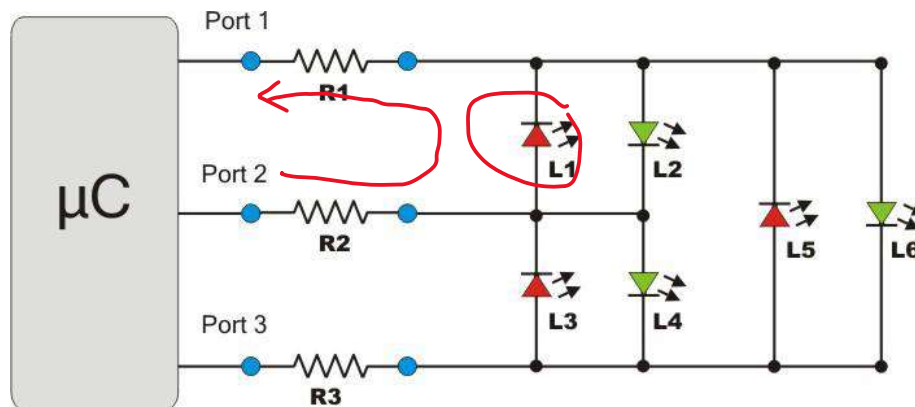
Ha megnézzük a karakterisztikát, akkor 2mA esetén kb. 0,3V feszültsége van a diódának. (Micsoda véletlen 😊). Tehát külső táp esetén a mikrokontroller tápfeszültsége kb. 3V, a telepes tápláláskor

pedig kb. 2,7V. Mivel a mikrokontroller CMOS áramkör, amely a tápfeszültségre kevésbé érzékeny, ezért működni fog mindkét esetben.

Az alkalmazott dióda ún. Schottky dióda. Ez nem pn átmenetet, hanem fém-félvezető átmenetet tartalmazó eszköz, emiatt azonos áramnál a feszültsége kisebb. (Szilícium dióda esetén kb. 0,6-0,7V lenne a dióda feszültsége). A diódán eső feszültség – főleg nagy áramok esetén – káros, hiszen egyrészt csökkenti a rendszer tápfeszültségét, másrészt nagy áram esetén gondoskodni kell a diódák hűtéséről. Emiatt nagyobb áramok esetén MOS tranzisztorokkal oldják meg az átkapcsolást, de egy kisfogyasztású eszköz esetén ez egy egyszerű és megfelelő megoldás.

5. Feladat

Kevés digitális kimenettel sok LED meghajtására mutat példát a következő kapcsolás. (Google keresőszó: [charlieplexing](#))



Feltételezhetjük, hogy a mikrokontroller tápfeszültsége kevés ahhoz, hogy két sorbakapcsolt LED-et kinyisson. Hogyan működik ez a kapcsolás? Ne felejtjük el, hogy (ahogy Hardver alapokon szó volt róla) egy lábat be és kimenetnek is konfigurálhatunk. A bemenetnek konfigurált lábon áram nem folyik, a kimenetre pedig logika 1-t vagy 0-t, azaz a tápfeszültséget vagy a földet kapcsolhatjuk.

Rögzítsük egy táblázatba, hogyan kell az egyes pin-eket programozni. (L, H vagy Z – logikai 0, logikai 1 illetve bemenetnek kapcsolva)

Ahhoz, hogy a LED világítson, nyitóirányú áramnak kell keresztülhaladnia. Tehát egyszerűen végig kell gondolnunk, hogy állítunk elő nyitóirányú feszültséget az egyes LED-eknek. (Segítség: a nyíl iránya megadja a nyitó irányt!) Rajzoljuk fel az áram irányát és állítsuk be ennek megfelelően a portokat!

LED	Port1	Port2	Port3
L1	L	H	Z
L2	H	L	Z
L3	Z	L	H
L4	Z	H	L
L5	L	Z	H
L6	H	Z	L

6. Feladat

Vizsgáljuk meg a 3. feladatban mutatott LED szalag hatásfokát!

Egy szegmens esetén az áram a három LED-en kívül az ellenállást is melegíti. Ebből definiálhatjuk a meghajtás hatásfokát, ami:

$$\eta_{EL} = \frac{P_{LEDEK}}{P_{ÖSSZES}} = \frac{3U_{LED}I}{V_{CC}I} = \frac{3 \cdot 2,84}{12} = 71\%$$

Tehát ezzel a megvalósítással az elektromos teljesítmény kb. 70%-a kerül a világító diódákra, kb. 30% helyből a környezet melegítésére fordítódik. Nagyobb teljesítményű megvilágítás esetén ez nagy rossz arány, ott nem előtét ellenállást, hanem más elven alapuló LED meghajtó áramköröket használunk.

A szalagon lévő, nem a legmodernebb LED hatásfokát 40%-ra becsülhetjük. (pontos típust nem tudunk megállapítani). Ez a kibocsátott fényt teljesítmény és az elektromos teljesítmény hányadosa.

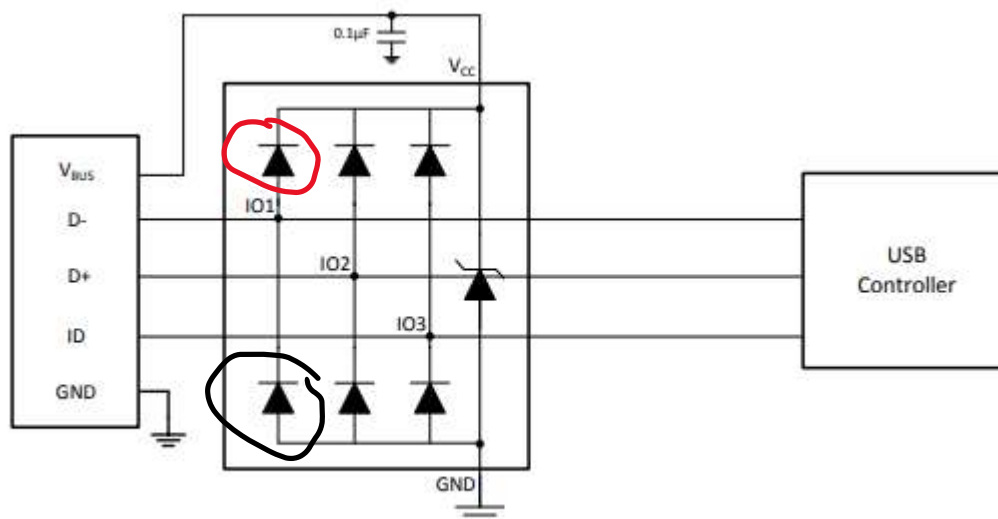
$$\eta_{LED} = \frac{P_{FÉNY}}{P_{LED}} = 40\%$$

A valóságban a 12V-os feszültséget egy kb. 90% vagy jobb hatásfokú tápegységgel állítjuk elő a hálózati feszültségből. Mivel a fogyasztásmérő az utóbbi fogyasztását méri, ezt is bele kell számolnunk a teljes rendszer hatásfokába.

Így a teljes rendszer hatásfoka a három hatásfok szorzata, ami 25% körül van, tehát kb. a befektetett elektromos energia negyede lesz fény, a többi viszont hő. (Izzólámpa hatásfoka: 2-5%)

7. Feladat

Minden külső csatlakozót, amelyre a felhasználó kívülről eszközt csatlakoztat, próbálják a lehetőség szerint a legjobban megvédeni a túlfeszültség ellen. Az ábrán egy USB (on-the-go) port védelmét ellátó eszköz kapcsolási rajza szerepel. (Texas Instruments, TPD3E001)



Hogyan működik ez az eszköz?

Ez az integrált áramkör ellátja egyrészt a tápvonalak, másrészt a három digitális vonal túlfeszültség elleni védelmét.

A digitális vonalakat 1-1 diódával védi. Amennyiben a digitális jel feszültsége a tápfeszültséget meghaladja, a pirossal karikázott dióda kinyit, így és mivel a dióda feszültsége és árama között a kapcsolat jó közelítéssel exponenciális, viszonylag nagy áram esetén is a feszültség kevésbé emelkedik meg, így a feszültség az USB 5V tápfeszültsége + a dióda feszültsége lesz, amiről úgy gondoljuk a védendő integrált áramkört nem károsítja. Hasonlóan, negatív feszültségű impulzus esetén a feketével karikázott dióda nyit ki, így a bemenetre maximum egy negatív előjelű dióda feszültség kerül.

A tápfeszültség és a föld között lévő dióda egy ún. Zener dióda, amit letörésben való működésre fejlesztettek. Ha valamelyik védődióda kinyit, a tápfeszültség is megnövekszik a befolyó áram miatt. Ha ez a növekedés a dióda letörési feszültségét meghaladja, akkor letörik és nagy árammal vezetni fog, így a tápfeszültség nem fogja meghaladni a dióda letörési feszültségét.

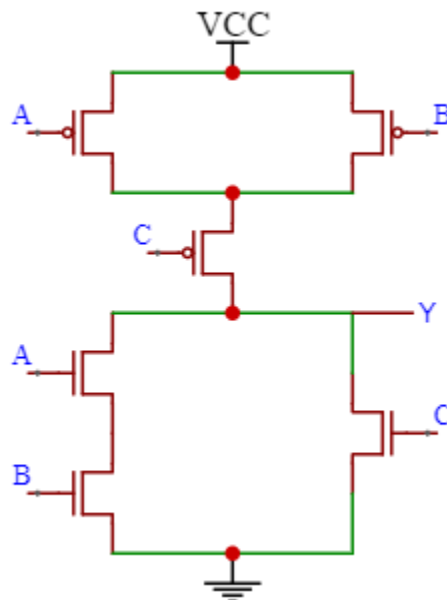
Nyitóirányban egy hagyományos dióda, a fordított tápcsatlakozás esetén vezetni fog, maximum fordított irányban a diódafeszültség kerülhet oda. (Ha tápellátás nem áramkorlátozott, ez a védő áramkör füstölni fog, de a mögötte lévő áramköröket megóvjá. USB esetén ez a helyzet nagyon erőszakosan képzelhető el a csatlakozók kialakítása miatt).

Elektronika alapjai 4. gyakorlat

A gyakorlaton megoldott feladatok

1. CMOS komplex kapuk megvalósítása

Milyen logikai függvényt valósít meg az alábbi CMOS kapu?



Hány tranzisztorral tudnánk megvalósítani ezt a kaput, "hagyományos" alapkapuk használatával?
Tervezze át a kaput, hogy az

$Y = \overline{(A + B)C}$ függvényt valósítsa meg!

A kapcsolás elemzése egyszerű, emlékezzünk arra, hogy a pull-down network vezet (az NMOS tranzisztorok), ha a kimenet logikai értéke 0 kell, hogy legyen, ha pedig a pull-up network vezet (a PMOS tranzisztorok), akkor pedig a kimenet értéke 1 lesz. A kimenet a kapcsolási rajz szerint kétféleképpen lehet 0:

- az A és B-hez tartozó NMOS tranzisztor egyszerre vezet, azaz a logika függvény A ÉS B
- a C-hez tartozó NMOS tranzisztor vezet

Logikai kifejezéssel leírva:

$$Y = \overline{AB + C}$$

ellenőrizzük, hogy a pull-up network jól működik-e. Két De Morgan átalakítás után

$$Y = \overline{AB + C} = \overline{AB} \cdot \overline{C} = (\overline{A} + \overline{B})\overline{C}$$

Tehát a kimenet akkor lesz logikai 1, ha $C = 0$ és A vagy B nulla. A kapcsolási rajzon pedig pontosan ezt látjuk.

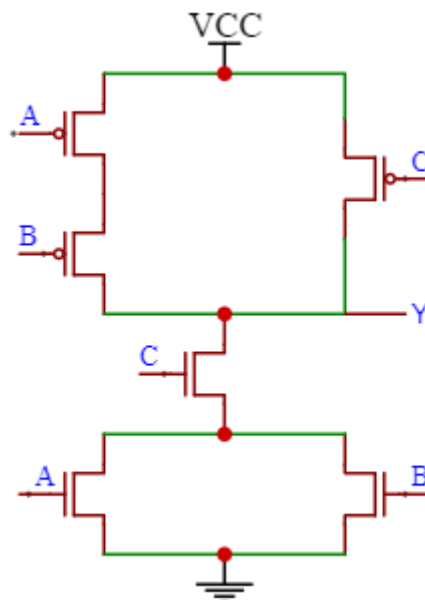
A hagyományos megvalósításhoz szükségünk lenne egy kétbemenetű NAND, kétbemenetű NOR és egy inverter kapura, amit összesen 10 db tranzisztorral tudunk megvalósítani. Látható, hogy a komplex kapuk használata előnyös. Ráadásul a többszintű megvalósítás esetén a jelek késleltetése nem lesz egyforma. [A kapu interaktív kapcsolási rajza](#).

Tervezzük át a kaput, hogy az $Y = \overline{(A + B)C}$ függvényt valósítsa meg!

A tervezés nagyon egyszerű, kezdjük a pull-down hálózattal! (mivel ennek logikai kifejezése rögtön adott) ÉS kapcsolatnak sorbakötött, VAGY kapcsolatnak párhuzamosan kötött hálózatrészek felelnek meg, azaz két tranzisztort kell párhuzamosan kötni az $A+B$ kifejezés megvalósításához, és ezzel pedig sorbakötni egy harmadikat. A pull-up network megvalósítására két út is van. A pull-up network rövidzár akkor, amikor a pull-down network szakad, illetve fordítva (ha nem így lenne, a kapu nem logikai kapuként, hanem rövidzárként működne). Azaz semmi mást nem kell tenni, mint a párhuzamos-soros kapcsolatokat megcserélni. (Ennek példáját láttuk az alapkapuk esetén.) A másik lehetőség, hogy a De Morgan azonosságokat használva:

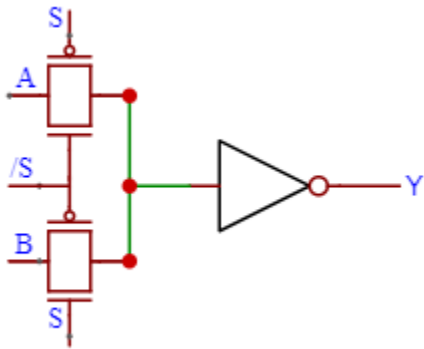
$$Y = \overline{(A + B)C} = \overline{A + B} + \overline{C} = \bar{A} \cdot \bar{B} + \bar{C}$$

Ez alapján a kapcsolási rajz:



2. CMOS transzfer kapu

Milyen logikai függvényt valósít meg az alábbi kapcsolás? A /S rajztechnikai okokból az S jel negáltját jelenti.



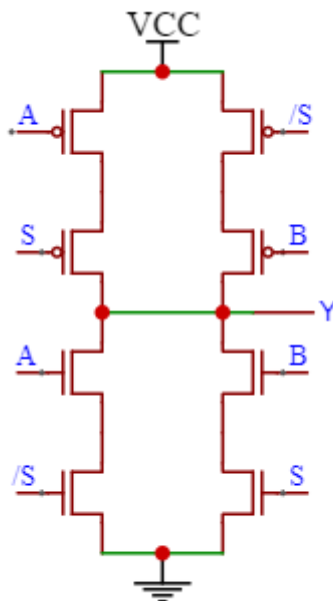
Egyszerűen végiggondolva azt, hogy mi történik, a következőkre juthatunk. Ha $S=0$, akkor az inverter bemenetére a "felső" transzfer kapu a A jelet kapcsolja, miközben az "alsó" transzfer kapu zárva van. Ha $S=1$, akkor az "alsó" transzfer kapu működik és az inverter bemenetére a B jelet kapcsolja rá.

Összefoglalva:

$$Y = \overline{A\bar{S}} + BS$$

A komplex kaput az előző feladat alapján könnyen megtervezhetjük.

Invertáló multiplexer komplex kapuval:



(az itt szereplő kapcsolási rajzban vagy egy apró "trükk". Egy összekötéssel kevesebb van, mégis helyes. Miért?)

A komplex kapuban 8 tranzisztor lesz, míg a transzfer kapus megvalósítás csak hatot tartalmazott. Tehát a transzfer kapuk használata is előnyös.

[A két megvalósítás megtekinthető itt](#)

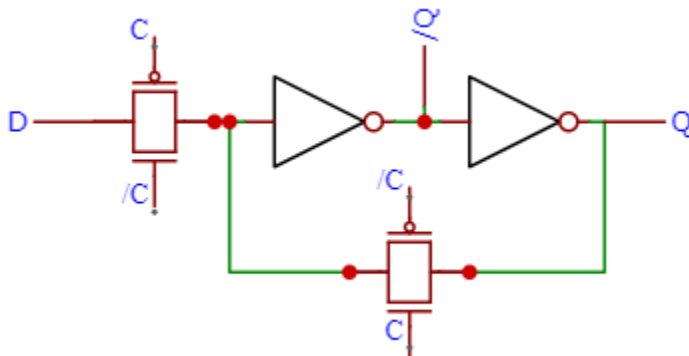
3. CMOS tárolók

Hogyan kellene átalakítani az előadáson látott latch-et úgy, hogy az órajel alacsony szintjén legyen átlátszó?

Fel kell cserélni az órajelek polaritását az előadáson szereplőhöz képest, semmi több. Az első komplex kapu órajel alacsony szintjén vezet, ekkor a visszacsatoló komplex kapu leválaszt. Ekkor a bemenet a két inverteren keresztül íródik a kimenetre, azaz a latch átlátszó.

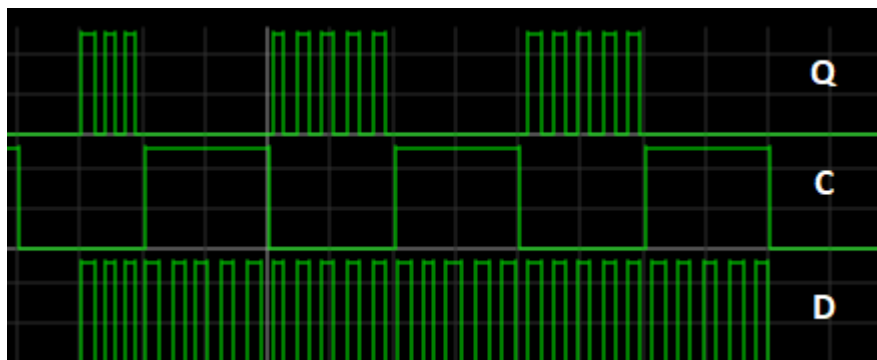
Ha az órajel magas, akkor az első komplex leválasztja a bemenetet, a második pedig létrehozza a két inverter között a visszacsatolást, azaz a 2. inverter kimenetét az első inverter bemenetére kapcsolja. Ez a rendszer stabil, amíg tápfeszültség van, megőrzi az állapotát.

A kapcsolási rajz tehát:



[A működés interaktívan.](#)

Egy jellemző hullámforma pedig:



4. CMOS teljesítményigény, fogyasztás

1. Egy otthoni router átlagos teljesítménye 5W. Mennyibe kerül a havi üzemeltetése, ha 1kWh kb. 40Ft? Mennyibe kerül egy átlagosan 70W-os PC alapú szerver 0-24 otthoni üzemeltetése havonta?

Egy óra alatt az elfogyasztott energia 0,005kWh. Egy átlagos 30 napos hónappal számítva $0,005 \cdot 24 \cdot 30 = 3,6\text{kWh}$

Ez kb. 144 forintot jelent. A PC-s szerver ezekkel az adatokkal számítva több mint 2000Ft havonta, ami azért már egy észrevehető összeg lesz majd az elszámoló számlában...

2. Egy CMOS technológiával készült SoC órajele 1GHz, tápfeszültsége 3V. A rendszer így teljesen feltöltött akkumulátorról 12 órát működik. Az órajelet felére csökkentjük.
 - a. Meddig fog teljesen feltöltött akkumulátorról működni?
 - b. Egy taszk az eredeti rendszeren 100s-ig futott és 1kJ energiát használt fel. Mennyi ideig fog futni a módosított rendszeren és mennyi energiát használ fel?
 - c. Egy folyamatos, felügyelet jellegű taszkot futtatunk, amely biz. események bekövetkezésekor 10ms múlva tud reagálni. Hogyan változik ez a reakcióidő a felére csökkentett órajelű rendszeren?
 - d. Hogyan alakulnak ezek az értékek, ha a tápfeszültséget is kétharmadára csökkentjük?
 - a. A csökkentett fogyasztás a fele lesz, így kétszer annyi ideig fog a rendszer akkumulátorról működni, azaz 24 órát.
 - b. A teljesítményt felére csökkentjük, de a taszk a fele akkora órajellel kétszerannyi ideig fog futni, tehát 200s-ig és ugyanúgy 1kJ energiát használ el. Az órajel csökkentése önmagában nem lesz energiahatékony, ahhoz a tápfeszültséget is csökkenteni kell!
 - c. A feleakkora órajel miatt kétszer annyi idő lesz, mire reagál, azaz 20ms
 - d. Ha a tápfeszültséget is változtatjuk, a fogyasztás: $P' = \frac{1}{2} \left(\frac{2}{3}\right)^2 P = \frac{2}{9} P$ módon alakul. Azaz 4,5x több ideig fog működni, 54 órát. Az órajelet felére csökkentettük, azaz a taszk kétszer annyi ideig fog futni, 200 másodpercig, de a teljesítményigény 2/9 részére csökken, így a felhasznált energia: $W = 1\text{kJ} \cdot \frac{2}{9} \cdot 2 = 444\text{J}$. A reakcióidő ugyanúgy 20ms lesz, mint az előző esetben.
3. Egy rendszerben a mikroprocesszor magfeszültsége 3GHz-en 1,1V. A rendszert kétprocesszorossá szereljük át és 1,5GHz frekvencián működtetjük, 700mV tápfeszültségről. Feltételezzük, hogy a processzor fogyasztásának nagy részét a töltéspumpálás okozza.

A szokásos képletet alkalmazva:

$$\frac{P_1}{P_2} = 2 \cdot \frac{1,5}{3} \cdot \frac{0,7^2}{1,1^2} = 0,404$$

Tehát a szükséges elektromos teljesítményigény KÉTÖTÖDRÉSZÉRE csökken, míg a számítástechnikai értelemben vett teljesítménye (performance) változatlan. Azaz a kétprocesszoros, kisebb frekvencián működtetett rendszer energiahatékonyasága (performance/W) két és félszeres, feltéve, hogy a taszkokat hatékonyan el tudjuk osztani a processzorok között.

5. CMOS kapu kimenetének megváltozása

Egy kétbemenetű CMOS NAND kapu bemenete p valószínűséggel változik meg. Mekkora valószínűséggel változik meg a kapu kimenete?

Ki kell számolni minden lehetséges állapotban a megváltozás valószínűségét, majd összegezni. NAND esetén pl. ha a bemeneti kombináció 01 volt, a kimenet megváltozásához az kell, hogy A 1-be váltsón, és eközben B ne változzon, azaz $p(1 - p)$

Összeszedve és $1/4$ súllyal összegezve a valószínűségeket (sorban a 00 01 10 11 állapotokra):

$$p(ki) = \frac{1}{4}(p^2 + p(1 - p) + (1 - p)p + 1 - (1 - p)^2) = p - \frac{p^2}{2}$$

6. CMOS késleltetés, kritikus út

Egy teljes összeadó esetén a carry $100ps$, az összeg pedig a carry elkészülése után további $100ps$ után készül el. Mekkora lesz egy 12 bites, ripple carry összeadó legnagyobb késleltetése?

A kritikus útvonal a carry terjedése, ez fogja a teljes hálózat késleltetését és ebből következően a maximális órajelfrekvenciát meghatározni.

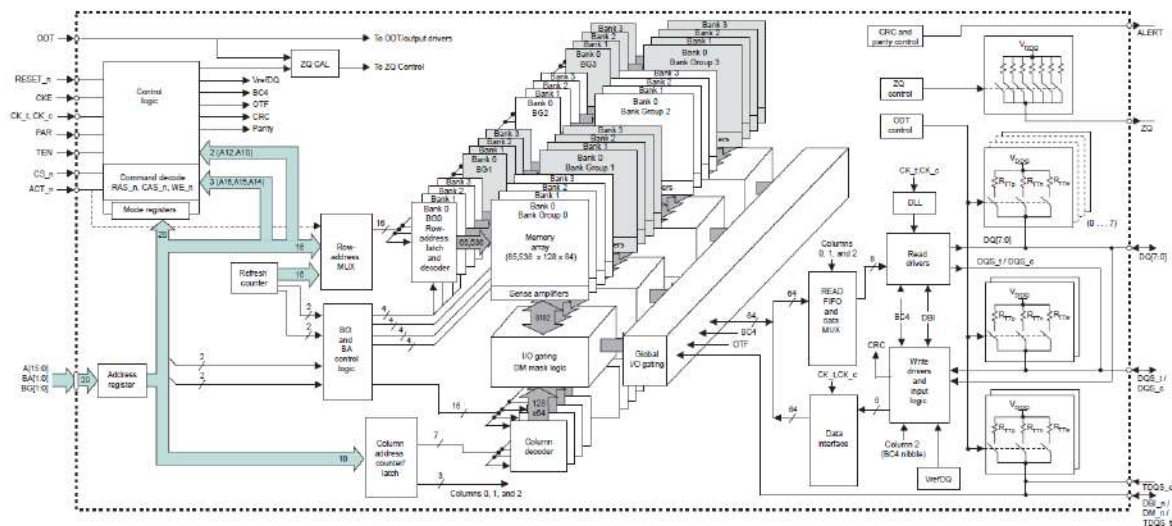
A késleltetés $t_{pd} = 12 \cdot 100ps + 100ps = 1300ps$ lesz.

Elektronika alapjai 5. gyakorlat

A gyakorlaton megoldott feladatok

1. Általános memória felépítés

A valódi memóriák szervezése picit eltér az előadáson megismerttől. Ennek oka az, hogy egy nagy kapacitású memória esetén a memória mátrix kezelhetetlen méretű lenne, ezért több mátrixot helyeznek el a chip felszínén.



A gyakorlatvezető segítségével vizsgálja meg egy modern memóriachip címzését, pl. a csatolt ábrán szereplő 8Gb-es chipet! ([adatlap](#))

- mekkora méretű egy mátrix?
- hogyan történik pontosan a címzés?
- logikailag milyen felépítésű a memória?
- Hogyan lehet (kell) az előző chipet memória modulba szervezni, hogy 64 bites adatokat tudjon szolgáltatni?

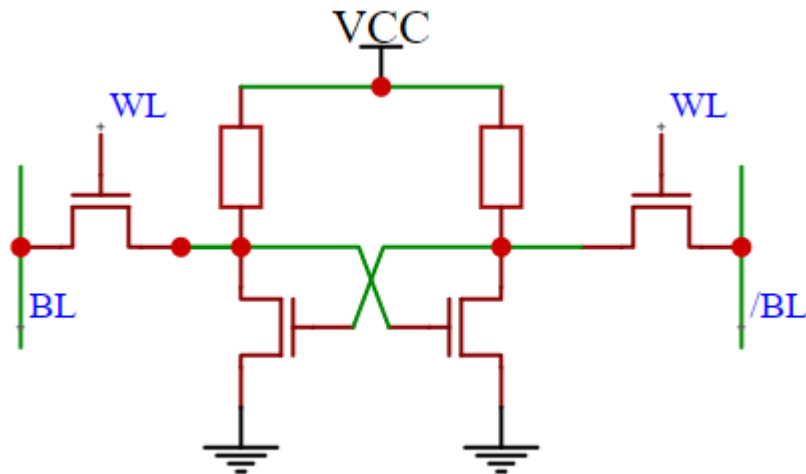
A címzés két részletben történik. A memória-mátrixok négy "bank-group"-ba szervezték, minden egyes csoport pedig szintén 4 mátrixot tartalmaz. Először a cím felső 20 bitjét kell közölni, ebből 4 bit azonosítja a csoportot és azon belül a mátrixot, az alsó 16 bit szolgál a sor kiválasztásra. A második részletben közölt cím 10 bites, ebből 7 bit azonosítja a kidekódolt soron belül egymást követő 64 bitet. Tehát egy mátrix 65536 x 8192 bitet tartalmaz, de - felkészülve az egymást követő adatok gyors továbbítására, ebből rögtön 64 bit kerül kiválasztásra. (Ez egy ún. DDR4 memória, amint az első adat elkészült, utána az órajel fel és lefutó élére további 7 adatot lehet továbbítani, ez az ún. burst)

Logikailag ez egy 1GByte-os chip, azaz 1G x 8 bit.

Memória modul esetén 64 bites szélesség eléréséhez 8 (ECC memória esetén 9) chipet kell felhasználni.

2. SRAM

A hat tranzisztoros cella mellett létezik az ún. 4 tranzisztoros memória cella is, melynek a kapcsolási rajza:



Hogyan működik ez a fajta elrendezés? Mi az előnye és mi a hátránya?

Hasonlóképpen működik, mint az előadáson ismertetett pseudo-NMOS logika, de itt az inverter egy nMOS tranzisztorból és egy ellenállásból áll. Ha az inverter kimenete 0, akkor az fizikailag nem 0V, hanem 0V-hoz közelálló feszültségszintet kapunk, és a nyitott tranzisztor az ellenálláson keresztül (az ellenállás jó nagy!) áramutat ad a tápfeszültség és a föld között. Ebből az következik, hogy van statikus fogyasztás, méghozzá, logikai 0 esetén, ha a tranzisztor csatornaellenállása r_{DSON} , akkor a nyitott tranzisztoron és az ellenálláson $I = \frac{V_{CC}}{R+r_{DSON}}$ áram folyik. Mivel a tároló két keresztbecsatolt invertert tartalmaz, valamelyik mindenféleképpen vezetni fog, így a statikus fogyasztás:

$$P = V_{CC}I = V_{CC}^2 / (R + r_{DSON})$$

Ha feltételezzük, hogy R nagy (ez szükséges feltétel, hogy a logikai 0 szint tényleg a 0V környéki legyen, hiszen $V_0 = \frac{r_{DSON}}{R+r_{DSON}} V_{CC}$), és a tápfeszültség alacsony akkor a fogyasztás kordában tartható, cserébe, mivel az ellenállást fizikailag a tranzisztorok tetején valósítják meg, az eleme cella kisebb, azaz a memória sűrűbb lehet.

3. DRAM

1. Mennyit változik meg a tápfeszültség felére előtöltött bitvonal feszültsége, ha tároló kapacitás 50fF, a bitvonal kapacitása pedig 500fF, a tápfeszültség pedig 1,2V?

Töltésmegosztás történik. Legyen V_S a kapacitás feszültsége, és V pedig a kiolvasás után a bitvonal feszültsége. Az összes töltés rákapcsolás előtt:

$$Q = \frac{C_{BL}V_{DD}}{2} + C_S V_S$$

Rákapcsolás után pedig:

$$Q = (C_{BL} + C_S)V$$

A töltésmegmaradásból kifejezhető a kialakult feszültség:

$$V = \frac{\frac{C_{BL}V_{DD}}{2} + C_S V_S}{C_{BL} + C_S} = \frac{5V_{DD} + V_S}{11}$$

azaz, ha a tároló kapacitás nem volt feltöltve, akkor a bitvonal feszültsége kb. 545mV, azaz kb. 55mV-ot csökken. Ha pedig fel volt töltve, akkor a bitvonal feszültsége 654mV lesz.

Látható, hogy a feltöltött- nem feltöltött állapot kiolvasása között kb. 100mV feszültségkülönbség van. Ha a sorok számát növeljük, azaz a bitvonal hosszabb lesz, ebből következően a kapacitása megnő, ez a feszültségkülönbség tovább csökken. Ez tehát egy gyakorlati határt ad a sorok számára, ebből következően a memória mátrix méretére.

2. Feltételezzük, hogy egy DRAM cella tárolókapacitása 50fF, a teljesen feltöltött kapacitás feszültsége 1,2V. Hány elektron van a kapacitásban? A kapacitásban tárolt töltés:

A kapacitásban tárolt töltést kell elosztani az elektron töltésével:

$$CV/q = 6 \cdot 10^{-14} / 1,6 \cdot 10^{-19} = 375000db$$

3. A cella szivárgási árama 0,5pA. Mennyi idő alatt csökken kapacitás feszültsége a felére?

A kapacitás töltését az (erős közelítéssel állandó) szivárgási áram csökkenti. Azt kell kiszámolni, mennyi ideig tart a töltés felének eltávolítása:

$$t = \frac{Q}{I} = \frac{CV}{2I} = 60ms$$

4. A szivárgási áram hőmérsékletfüggő. Kb. 30°C hőmérsékletnövekedés megtízszerezi a szivárgási áramot. Az előző példa adatai 25°C-ra vonatkoznak. Mennyi idő alatt csökken a kapacitás feszültsége a felére 90°C hőmérsékleten?

A szivárgási áram növekedése 90°C-25°C = 65°C növekedés hatására a feladat szerint:

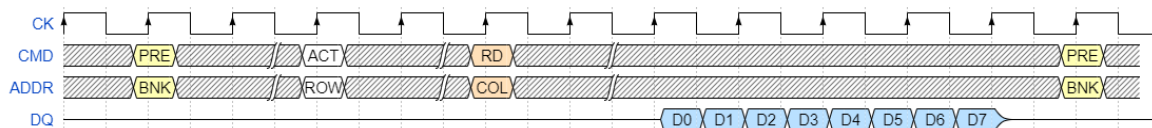
$$I = 0,5 \cdot 10^{30} = 73,4pA$$

A megnövekedett áram sokkal rövidebb idő alatt csökkenti le a kapacitás töltését:

$$t = 0,4ms (!)$$

A DRAM memóriákat hűteni kell, ellenkező esetben túl gyakran kell frissíteni, ez további teljesítményigénnyel és sávszélesség csökkenéssel jár.

5. Az alábbi egyszerűsített - DDR SDRAM-ra vonatkozó időzítéseket tartalmazó ábra segítségével magyarázza meg, mikor mi történik a memória hozzáférés során, mikor mire kell éppen várni :-)



7. Az SDRAM-oknak parancsot kell küldeni az egyes üzemmódok eléréséhez. Ezek a parancsok a következők:

PRE - precharge, előtöltés. A kiválasztott bankot megnyitja, majd a bitvonalakat olvasáshoz a tápfeszültség felére előtölti

ACT - activate, egy, előzőleg előtöltött bank aktiválása. Ennek hatására a sorcímet kidekódolja, a szóvonalat aktiválja és az információ a bitvonalakra kerül.

RD - olvasás, az alsó bitek által kiválasztott oszlop olvasása.

Három számmal szokás egy adott frekvenciájú SDRAM-ot jellemezni.

RP: az előtöltés ideje, órajelben

RCD: RAS-to-CAS delay, az aktiválástól az oszlop kiválasztásig

CL: CAS latency, az oszlop megadásától a az adat megjelenéséig

Az óra elején látott chip esetén mindhárom érték 22 órajel (az órajel 1600MHz), azaz a teljes olvasás megkezdése után az első byte 41,25ns múlva érkezik meg, majd utána 0,3125ns - onként érkezik még 7. (alapesetben, 8-as burstnél)

Ez elkeserítően lassúnak tűnik, hiszen alig használjuk ki a rendelkezésre álló sávszélességet, de az architektúra rengeteg párhuzamosítási lehetőséget tartalmaz. Miközben pl. egy bankot olvasunk előtölthetünk egy másik csoportot stb. Ez a DRAM vezérlő feladata és nem egyszerű.

4. Flash memóriák

1. Egy 64Gbites MLC flash memória egy tranzisztora 4 állapotot tud tárolni. Mekkora kapacitású lenne egy ugyanilyen technológiával készült SLC memória?

Az MLC memória egy tranzisztorban 4 állapotot, azaz két bitet tud tárolni. Ezzel szemben az SLC tranzisztoronként csak 1 bitet tárol, tehát ugyanabban a fizikai elrendezésben és tranzisztorokkal az SLC memória fele akkora kapacitású, azaz 32Gbites lenne.

2. A flash EEPROM hátránya, hogy egyszerre csak nagyobb blokkban törölhető. Non-volatile tárolás céljára lehetséges azonban egy hagyományos memória szimulációja. A megoldás lényege, hogy a megváltozott adatot *logikailag törölnék* jelöljük be (programozni tudunk szavanként, csak törölni nem), majd folytonosan írjuk, minimum két lapra. Ha egy lapot teleírtunk, az írást a következő üres lapon folytatjuk, miközben a teleírt lapot töröljük.

a) Tételezzük fel, hogy 2db 16kbyte-os lapot használunk fel tárolás céljára, a tárolandó információ pedig 512 byte. Hányszor írhatjuk újra, ha egy lapot biztonságosan tízezerszer lehet törölni?

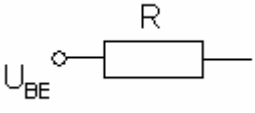
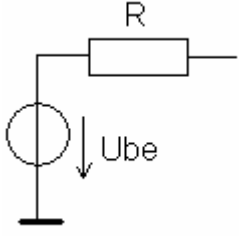
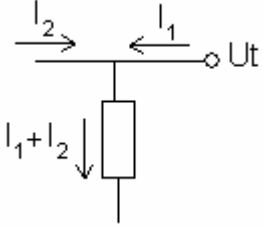
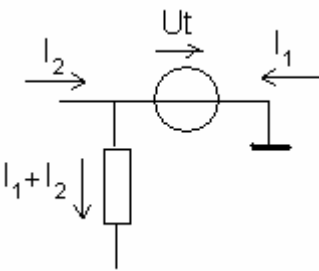

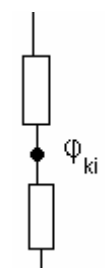
b) Hány lapot kellene használni, hogy a tárolandó információt garantáltan 1 000 000-szor tudjuk írni?

Ha folyamatosan írjuk, akkor az első lap $16k/0.5k = 32$ írás után, a második lap 64 írás után telik meg. Azaz kb. 640 000 -szer írhatjuk újra. Egymillió íráshoz a három lap nem elegendő, ezért 4 lapot, 64k-t kell használni.

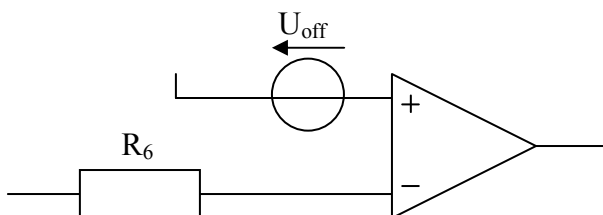
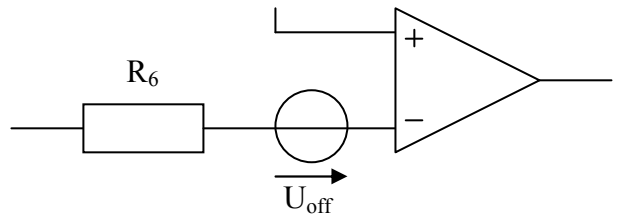
Elektronika zöldfülűeknek

$R \rightarrow \infty$ Szakadás, olyan mintha kiradíroznánk az ellenállást vezetékkel együtt. A feszültség nem feltétlen ugyanakkora a két oldalon.

$I = 0$ Üresjárat, az ellenállás helyére rövidzárát képzelünk, szóval a feszültség mindkét oldalon megegyezik, de nem folyik rajta áram

elektronikás jelölés:	jelekes tudással:	magyarázat:
		Bemeneti egyenfeszültség. Munkapont-analízisnél $U_{be} = 0$.
		U_t egyenfeszültségű táplálás. A lényeg, hogy $I_2 \neq I_1 + I_2$
		Az adott U_{ki} helyen mérjük a feszültséget, de amúgy nem befolyásol semmit.

$U_{off} = 1 \text{ mV}$ Az erősítő bemenetéhez hozzárajzolunk egy feszültségforrást 1 mV-tal. Attól még ugyanúgy 0 a bemenő áram! Tehát R_6 -on nem folyik áram ($I = 0$), rövidzár.



Ha a pozitív oldalhoz kell rajzolni, akkor a feszültségforrást fordítva vesszük fel.

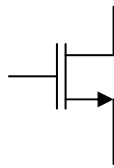
$$I_{E0} = ? \quad \text{vagy} \quad I_{D0} = ?$$

Munkaponti analízisnél $U_{be} = 0$. Általában egyenáramú gerjesztés van ($U_t = 15 \text{ V}$), ezért a kondenzátor szakadás, a tekercs rövidzár. A hálózaton belül arra a körre kell felírni egyenletet, amit megadnak, pl. $U_{BE} = 0,6 \text{ V}$, akkor a tranzisztor bázis-emitter körére.

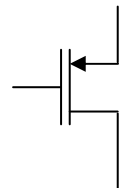
U_{GS} vagy U_{SG} esetén megadnak egy másodfokú egyenletet, aminek két megoldása van, ezek közül a nagyobbik a nyerő (mert $U_{GS} > U_P$). Vagy ha az áramra (I_{D0} -ra) fejezzük ki a másodfokú egyenletet, akkor abból a kisebbik I_{D0} megoldást kell venni.

Ha nem adnak meg másodfokú egyenletet, akkor fejből kell tudni a képletet.

n-csatornás MOS FET esetén:
 $I_{D0} = I_{D00} \cdot ((U_{GS0} - U_P) / U_P)^2$



p-csatornás MOS FET esetén:
 $I_{D0} = I_{D00} \cdot ((U_{SG0} - U_P) / U_P)^2$



(I_{D00} , U_P adott)

$U_{CE0} = ?$ munkaponti analízis, $U_{be} := 0$, egyenáram folyik (U_t), így a tekercs rövidzár, a kondenzátor pedig szakadás

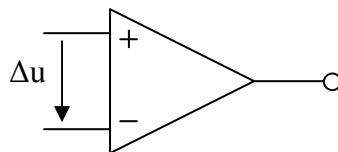
$$S = ? \quad S = \left. \frac{dI_d(U_{GS})}{dU_{GS}} \right|_{U_{GS}=U_{GS0}} = 2 \frac{I_{D0}}{U_{GS0} - U_P}$$

$$r_d = ? \quad r_d = U_T / I_E$$

$U_{ki} / U_{be} = ?$ A tranzisztoros példákban kisjelű helyettesítő kép kell, míg az erősítő példákban Kirchhoff egyenletek.

$U_{ki} / U_{be}(p) = ?$ Tranzisztoros példában felírjuk a kisjelű helyettesítő kép segítségével az egyenleteket, $Z_C = 1 / pC$; $Z_L = sL$, majd olyan alakra hozzuk, hogy $K \cdot (1 + p / \omega_z) / (1 + p / \omega_p)$, ahol K , ω_z és ω_p is konstans
 $p = s$ komplex frekvenciabeli változó
 ha a nevező másodfokú, akkor az $1 + 2\xi \cdot (p/\Omega) + (p/\Omega)^2$ alakú, ahol ξ és Ω konstans, a négyzetes tagból meghatározzuk Ω -t, a lineárisból ξ -t
 BODE diagramm rajzoláskor $p = j\omega$ helyettesítés, $\omega = \text{futóváltozó}$

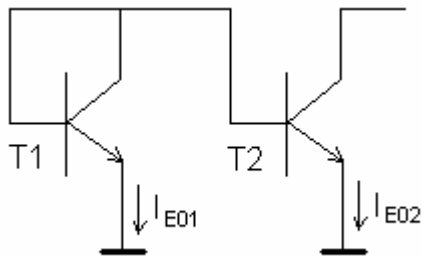
$A_2(s) = A_0 / (1 + p / \omega_0)$ Nem ideális erősítő, ekkor $U_{ki} = A(s) \cdot \Delta u$



$\Delta I_{E01} = ?$ A tranzisztorok bázisai és emitterei közé be kell tenni egy ΔU_{BE} feszültség-generátort az I_B irányában. Ha $\Delta T = 10 \text{ }^\circ\text{C}$, akkor $\Delta U_{BE} = -2 \cdot 10 \text{ mV}$

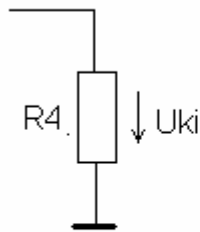
$T_1 \equiv T_2$ akkor $r_{d1} = r_{d2}$ és $U_{BE1} = U_{BE2}$

„áramtükör”

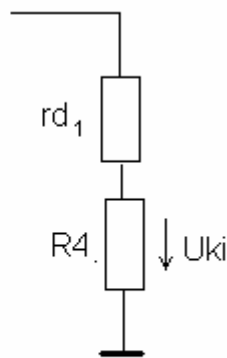


$T_1 \equiv T_2$
 $U_{BE01} = U_{BE02}$
 $I_{E01} = I_{E02}$

$R_{ki} = ?$ Általában ránézésre meg lehet állapítani:

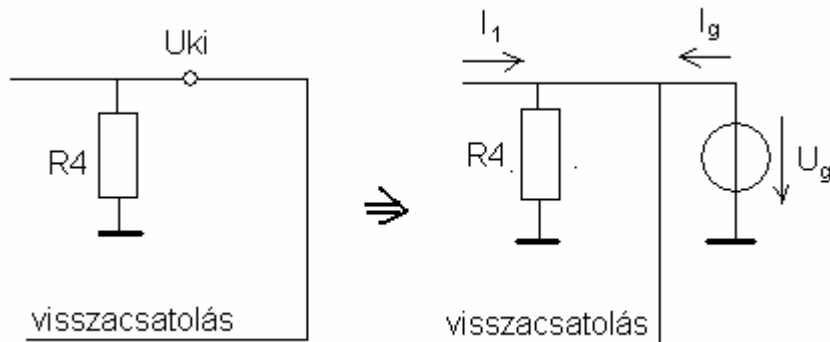


$U_{ki} = R4$



$U_{ki} = r_{d1} \times R4$

egyéb esetben $R_{ki} = U_{ki} / I_{ki}$, ha van visszacsatolás, akkor $U_{be} = 0$, és U_{ki} helyére feszültséggenerátort rakunk.



$R_{ki} = U_g / I_g$, $I_g = I_4 - I_1$, $I_4 = U_g / R_4 \rightarrow I_g = U_g / R_4 - I_1$

$I_1 (U_g)$ meghatározása

Visszacsatolás típusa? ld.: 12. gyakorlat

Kivezérés számolása:

fel kell írni az egyenáramú és a váltóáramú helyettesítő képet

egyenáramú: ($\omega = 0$), kondenzátor = szakadás, tekercs = rövidzár

váltóáramú generátorok: fesz.generátor = rövidzár, áramgenerátor = szakadás

váltóáramú: ($\omega \neq 0$) ha $C \rightarrow \infty$, akkor a kondenzátor rövidzár

ha $C = 0$, akkor a kondenzátor szakadás

ha $L \rightarrow \infty$, akkor a tekercs szakadás

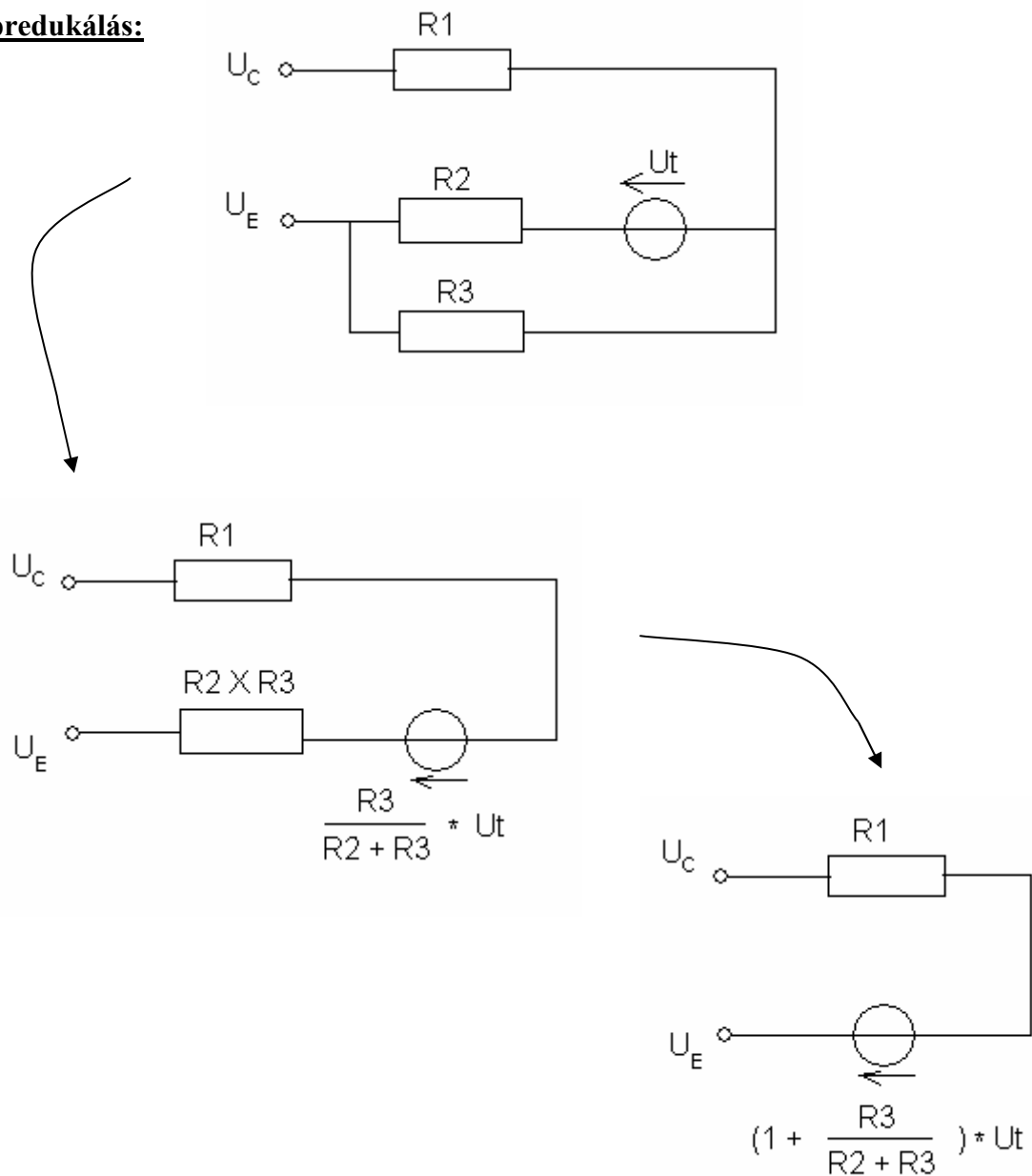
ha $L = 0$, akkor a tekercs rövidzár

az egyenáramú generátorok: feszültség-generátor (U_t) = rövidzár

áramgenerátor = szakadás

Tapasztalat szerint a váltóáramú helyettesítő képből kell kiszámolni az U_{CE0} -t, de ez nem biztos.

Telepredukálás:



Differenciál-erősítő: (képletek)

$$\boxed{A_D = ?} \quad A_D = U_{ki} / U_D \text{ és } U_K = 0 \quad > \text{ kisjelű helyettesítőkép kell}$$

$$\boxed{A_K = ?} \quad A_K = U_{ki} / U_K \text{ és } U_D = 0 \quad > \text{ kisjelű helyettesítőkép kell}$$

$$\boxed{U_K = ?} \quad U_K = (U_{be1} + U_{be2}) / 2$$

$$\boxed{U_D = ?} \quad U_D = U_{be1} - U_{be2}$$

$$\boxed{U_{kioff} = ?} \quad U_{kioff} = U_1 - U_2, \text{ ha (?) } I_{E01} = I_{E02}, \text{ a kapcsolási rajzból lehet kiszámolni}$$

$$\boxed{U_{beoff} = ?} \quad U_{beoff} = U_{kioff} / A_D$$

$$\boxed{U_{ki0} = ?} \quad U_{ki0} = A_D \cdot U_D, \text{ az } A_D\text{-t kiszámoljuk a kisjelű helyettesítő képből}$$
$$U_D = U_{off}$$

Teljesítményes feladat: (képletek)

A-osztályú képletek:

$$I_{C0opt} = (U_t - U_m) / (2 \cdot (R_f + R))$$

$$P_{fmax} = \frac{1}{2} \cdot (I_{fmax})^2 \cdot R_f$$

$$I_{fmax} = 2 \cdot I_{c0}$$

$$P_{Tmax} = 2U \cdot I_{C0opt}$$

B-osztályú képletek:

$$I_{Cmax} = I_{fmax} = (U_t - U_m) / R_f$$

$$P_{fmax} = \frac{1}{2} \cdot (I_{fmax})^2 \cdot R_f$$

$$P_{Tmax} = 2 \cdot U_t \cdot I_c = 2 \cdot U_t \cdot I_{Cmax} \cdot 1/\pi = 2/\pi \cdot U_t \cdot I_{Cmax}$$

$$P_{Dmax} = P_T(I_C) - P_f(I_C) \rightarrow \text{deriválni } I_C \text{ szerint, ott van maximuma, ahol a derivált 0}$$

$$\eta_{Tmax} = P_{fmax} / P_{Tmax}$$